

PIC16F87X

Модули TMR0, TMR1, TMR2, CCP в микроконтроллерах PIC16F87X

Перевод основывается на технической документации DS30292C
компании Microchip Technology Incorporated, USA.

© ООО «Микро-Чип»
Москва - 2001

Распространяется бесплатно.
Полное или частичное воспроизведение материала допускается только с письменного разрешения
ООО «Микро-Чип»
тел. (095) 737-7545
www.microchip.ru

Содержание

5.0 Модуль таймера TMR0	3
5.1 Прерывания от TMR0	3
5.2 Использование внешнего источника тактового сигнала для TMR0	4
5.3 Предделитель	4
6.0 Модуль таймера TMR1	5
6.1 Работа TMR1 в режиме таймера.....	6
6.2 Работа TMR1 в режиме счетчика.....	6
6.3 Работа TMR1 в режиме синхронного счетчика.....	6
6.4 Работа TMR1 в режиме асинхронного счетчика.....	7
6.4.1 Чтение/запись TMR1 в асинхронном режиме	7
6.5 Генератор TMR1	7
6.6 Сброс TMR1 триггером модуля CCP	7
6.7 Сброс регистров TMR1 (TMR1H, TMR1L).....	8
6.8 Предделитель TMR1	8
7.0 Модуль таймера TMR2	9
7.1 Предделитель и выходной делитель TMR2.....	10
7.2 Сигнал TMR2.....	10
8.0 CCP модуль (захват/сравнение/ШИМ)	11
8.1 Режим захвата	13
8.1.1 Настройка вывода модуля CCP	13
8.1.2 Настройка таймера TMR1	13
8.1.3 Обработка прерываний.....	13
8.1.4 Предварительный счетчик событий модуля CCP	13
8.2 Режим сравнения.....	14
8.2.1 Настройка вывода модуля CCP	14
8.2.2 Настройка таймера TMR1	14
8.2.3 Обработка прерываний.....	14
8.2.4 Триггер специального события	14
8.3 Режим ШИМ.....	15
8.3.1 Период ШИМ.....	15
8.3.2 Скважность ШИМ.....	16
8.3.3 Последовательность настройки модуля CCP в ШИМ режиме.....	16

5.0 Модуль таймера TMR0

TMR0 – таймер/счетчик, имеет следующие особенности:

- 8-разрядный таймер/счетчик;
- Возможность чтения и записи текущего значения счетчика;
- 8-разрядный программируемый предделитель;
- Внутренний или внешний источник тактового сигнала;
- Выбор активного фронта внешнего тактового сигнала
- Прерывания при переполнении (переход от FFh к 00h).

Блок схема модуля TMR0 и общего с WDT предделителя показана на рисунке 5-1.

Дополнительную информацию по работе модуля TMR0 смотрите в технической документации DS33023 "PICmicro™ Mid-Range Reference Manual".

Когда бит TOCS сброшен в '0' (OPTION_REG<5>), TMR0 работает от внутреннего тактового сигнала. Приращение счетчика TMR0 происходит в каждом машинном цикле (если предделитель отключен). После записи в TMR0 приращение счетчика запрещено два следующих цикла. Пользователь должен скорректировать эту задержку перед записью нового значения в TMR0.

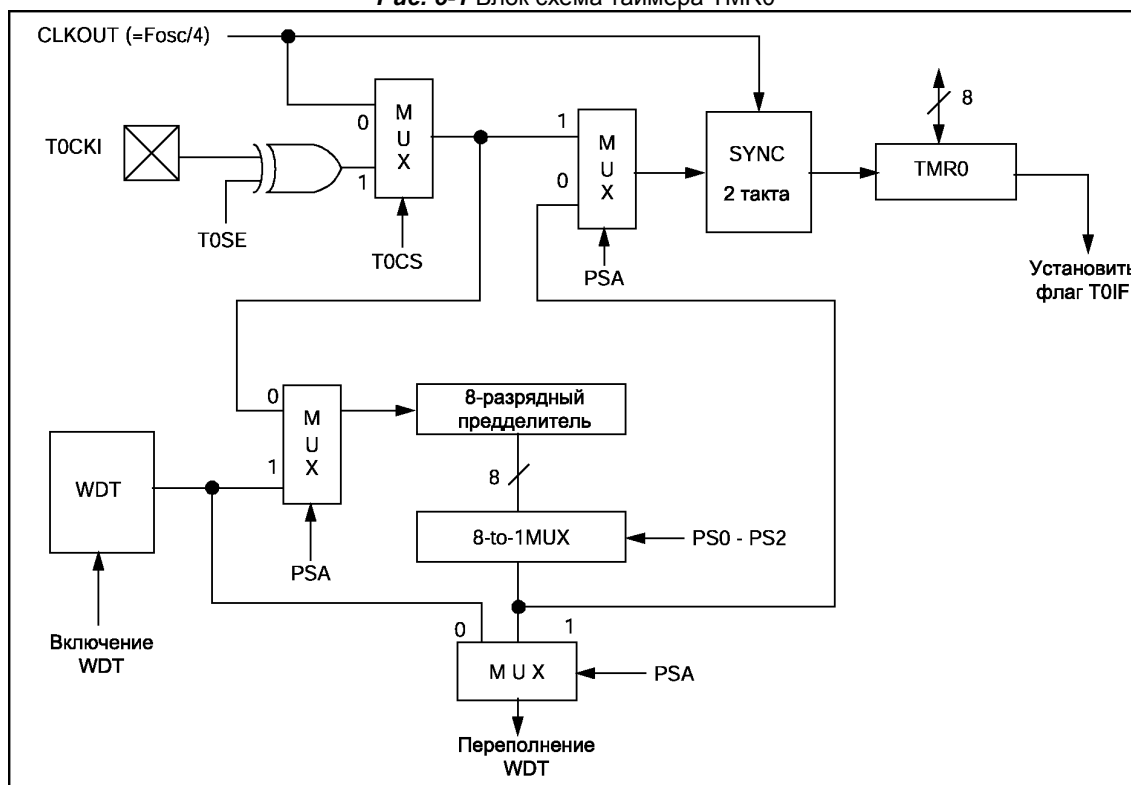
Если бит TOCS установлен в '1' (OPTION_REG<5>), TMR0 работает от внешнего источника тактового сигнала с входа RA4/T0CKI. Активный фронт внешнего тактового сигнала выбирается битом T0SE в регистре OPTION_REG<4> (T0SE=0 – активным является передний фронт сигнала). Работа модуля TMR0 с внешним источником тактового сигнала будет рассмотрена в разделе 5.2.

Предделитель может быть включен перед WDT или TMR0, в зависимости от состояния бита PSA (OPTION_REG<3>). Нельзя прочитать или записать новое значение в предделитель. Подробное описание работы с предделителем смотрите в разделе 5.3.

5.1 Прерывания от TMR0

Прерывания от TMR0 возникают при переполнении счетчика, т.е. при переходе его значения от FFh к 00h. При возникновении прерывания устанавливается в '1' бит T0IF(INTCON<2>). Само прерывание может быть разрешено/запрещено установкой/сбросом бита T0IE (INTCON<5>). Флаг прерывания от TMR0 T0IF (INTCON<2>) должен быть сброшен в подпрограмме обработки прерываний. В SLEEP режиме микроконтроллера модуль TMR0 выключен и не может генерировать прерывания.

Рис. 5-1 Блок схема таймера TMR0



Примечание. Биты управления T0CS, T0SE, PS2, PS1, PS0, PSA расположены в регистре OPTION.

5.2 Использование внешнего источника тактового сигнала для TMR0

Если предделитель не используется, внешний тактовый сигнал поступает непосредственно на синхронизатор. Синхронизация T0CKI с тактовым сигналом микроконтроллера усложняется из-за опроса выхода синхронизатора в машинные циклы Q2 и Q4. Поэтому длительность высокого или низкого логического уровня внешнего сигнала должна быть не меньше $2T_{OSC}$ (плюс небольшая задержка внутренней RC цепи 20нс). Дополнительную информацию смотрите в разделе электрических характеристик.

5.3 Предделитель

8-разрядный счетчик может работать как предделитель TMR0 или выходной делитель WDT. Для простоты описание этот счетчик всегда будем называть «предделитель». Обратите внимание, что существует только один предделитель, который может быть включен перед TMR0 или WDT. Использование предделителя перед TMR0 означает, что WDT работает без предделителя, и наоборот.

Коэффициент деления предделителя определяется битами PSA и PS2:PS0 в регистре OPTION_REG<3:0>.

Если предделитель включен перед TMR0, любые команды записи в TMR0 (например, CLRF 1, MOVWF 1, BSF 1,x и т.д.) сбрасывают предделитель. Когда предделитель подключен к WDT, команда CLRWDТ сбросит предделитель вместе с WDT. Предделитель также очищается при сбросе микроконтроллера. Предделитель недоступен для чтения/записи.

Примечание. Запись в регистр TMR0 сбросит предделитель, если он подключен к TMR0, но не изменит его режима работы.

Регистр OPTION_REG (адрес 81h или 181h)

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
-RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
-n – значение после POR
-x – неизвестное значение после POR

бит 7: **-RBPU:**

бит 6: **INTEDG:**

бит 5: **T0CS:** Выбор тактового сигнала для TMR0
1 = внешний тактовый сигнал с вывода RA4/T0CKI
0 = внутренний тактовый сигнал CLKOUT

бит 4: **T0SE:** Выбор фронта приращения TMR0 при внешнем тактовом сигнале
1 = приращение по заднему фронту сигнала (с высокого к низкому уровню) на выводе RA4/T0CKI
0 = приращение по переднему фронту сигнала (с низкого к высокому уровню) на выводе RA4/T0CKI

бит 3: **PSA:** Выбор включения предделителя
1 = предделитель включен перед WDT
0 = предделитель включен перед TMR0

биты 2-0: **PS2: PS0:** Установка коэффициента деления предделителя

Значение	Для TMR0	Для WDT
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

Таблица 5-1 Регистры и биты связанные с работой TMR0

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR	Другие сбросы
01h	TMR0	Регистр таймера 0								xxxx xxxx	uuuu uuuu
0Bh, 8Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
81h, 181h	OPTION_REG	-RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий.

Затененные биты на работу не влияют.

6.0 Модуль таймера TMR1

TMR1 – 16-разрядный таймер/счетчик, состоящий из двух 8-разрядных регистров (TMR1H и TMR1L) доступных для чтения и записи. Счет выполняется в спаренных регистрах (TMR1H : TMR1L), инкрементируя их значение от 0000h до FFFFh, далее считает с 0000h. При переполнении счетчика устанавливается в '1' флаг прерывания TMR1IF в регистре PIR1<0>. Само прерывание можно разрешить/запретить установкой/сбросом бита TMR1IE в регистре PIE1<0>.

TMR1 может работать в двух режимах:

- Режим таймера;
- Режим счетчика.

Включение модуля TMR1 осуществляется установкой бита TMR1ON в '1' (T1CON<0>).

Битом TMR1CS (T1CON<1>) выбирается источник тактовых импульсов. В режиме таймера TMR1 инкрементируется на каждом машинном цикле. Если TMR1 работает с внешним источником тактового сигнала, то приращение происходит по каждому переднему фронту сигнала.

TMR1 имеет внутренний вход сброса от CPP модуля (см. раздел 8.0).

Когда включен генератор тактовых импульсов (T1OSCEN=1) выводы RC1/T1OSI/CCP2 и RC0/T1OSO/T1CKI настроены как входы. Значение битов TRISC<1:0> игнорируется, а чтение данных с этих выводов дает результат '0'.

Управляющие биты TMR1 находятся в регистре T1CON.

Дополнительную информацию по работе модуля TMR1 смотрите в технической документации DS33023 "PICmicro™ Mid-Range Reference Manual".

Регистр T1CON (адрес 10h)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
-	-	T1CKPS1	T1CKPS0	T1OSCEN	-T1SYNC	TMR1CS	TMR1ON
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
–n – значение после POR
–x – неизвестное значение после POR

биты 7-6: **Не реализованы:** читаются как '0'

биты 5-4: **T1CKPS1:T1CKPS0:** Выбор коэффициента деления предделителя TMR1

11 = 1:8
10 = 1:4
01 = 1:2
00 = 1:1

бит 3: **T1OSCEN:** Включение внутреннего тактового генератора TMR1

1 = генератор включен
0 = генератор выключен (инвертирующий элемент и резистивная обратная связь выключены для уменьшения тока потребления)

бит 2: **-T1SYNC:** Синхронизация внешнего тактового сигнала

TMR1CS = 1
1 = не синхронизировать внешний тактовый
0 = синхронизировать внешний тактовый

TMR1CS = 0
Значение бита игнорируется

бит 1: **TMR1CS:** Выбор источника тактового сигнала

1 = внешний источник с вывода RC0/T1OSO/T1CKI (активным является передний фронт сигнала)
0 = внутренний источник Fosc/4

бит 0: **TMR1ON:** Включение модуля TMR1

1 = включен
0 = выключен

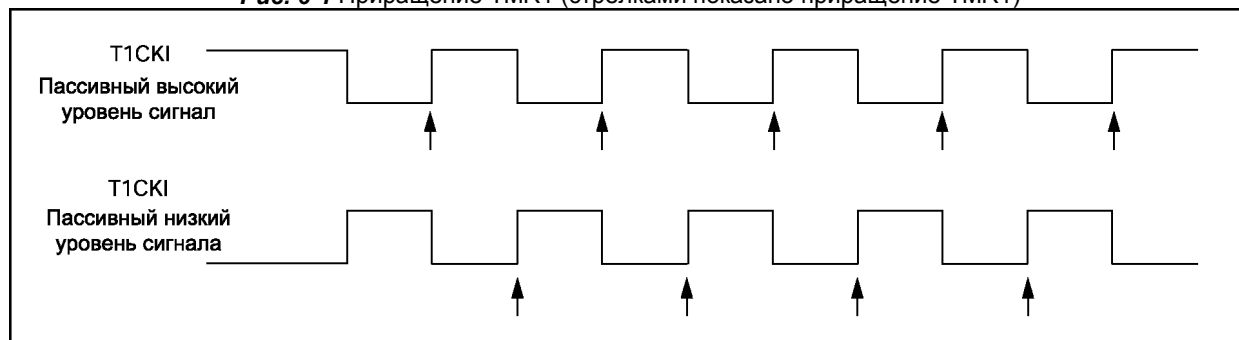
6.1 Работа TMR1 в режиме таймера

Приращение таймера происходит от внутреннего сигнала $F_{osc}/4$, когда бит TMR1CS (T1CON<1>) сброшен в '0'. В этом режиме бит синхронизации T1SYNC (T1CON<2>) игнорируется, потому что внутренний тактовый сигнал всегда синхронизирован.

6.2 Работа TMR1 в режиме счетчика

TMR1 может работать в синхронном или асинхронном режиме в зависимости от состояния бита TMR1CS. Когда TMR1 использует внешний тактовый сигнал, приращение таймера происходит по переднему фронту. Включив TMR1 в режим внешнего тактового сигнала счет начнется только после появления заднего фронта.

Рис. 6-1 Приращение TMR1 (стрелками показано приращение TMR1)



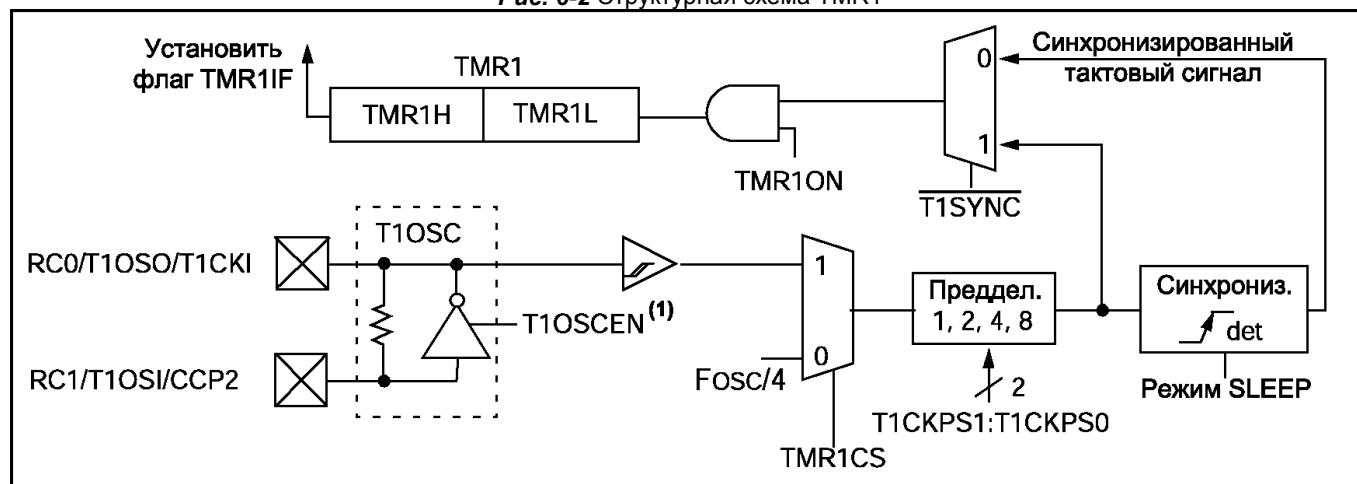
6.3 Работа TMR1 в режиме синхронного счетчика

Работа TMR1 от внешнего источника тактового сигнала выбирается установкой бита TMR1CS в '1'. В этом режиме приращение таймера происходит по каждому переднему фронту сигнала на выводе RC1/T1OSI/CCP2 (если T1OSCEN=1) или RC0/T1OSO/T1CKI (если T1OSCEN=0).

Если T1SYNC=0, то активный фронт внешнего тактового сигнала синхронизируется с внутренним тактовым сигналом на выходе асинхронного делителя.

В SLEEP режиме микроконтроллера счетчик не будет инкрементироваться (при наличии тактового сигнала) т.к. синхронизатор выключен (делитель продолжает счет тактовых импульсов).

Рис. 6-2 Структурная схема TMR1



Примечание. Если T1OSCEN=0, то инвертирующий элемент и резистивная обратная связь выключены для уменьшения тока потребления.

6.4 Работа TMR1 в режиме асинхронного счетчика

Если бит -T1SYNC (T1CON<2>) установлен в '1', внешний тактовый сигнал TMR1 не будет синхронизироваться с внутренним тактовым сигналом микроконтроллера, таймер продолжает работать в режиме SLEEP микроконтроллера. Переполнение таймера вызовет «пробуждение» микроконтроллера, если разрешено прерывание от TMR1. Однако, требуется осторожность при записи/чтении TMR1 (см. раздел 6.4.1).

В этом режиме TMR1 не может использоваться для захвата/сравнения данных модуля CCP.

6.4.1 Чтение/запись TMR1 в асинхронном режиме

Чтение TMR1H или TMR1L, во время счета в асинхронном режиме, гарантирует получение текущего значения счетчика (реализовано аппаратно). Однако, пользователь должен иметь в виду, что чтение 16-разрядного значения выполняется по байтно. Это накладывает некоторые ограничения т.к. таймер может переполниться между чтениями байт.

Запись в TMR1 рекомендуется выполнять после остановки таймера. Запись в регистры TMR1 во время приращения таймера может привести к непредсказуемому значению регистра.

В примерах 12-2, 12-3 документации DS33023 "PICmicro™ Mid-Range Reference Manual" представлена рекомендованная последовательность операций чтения/записи 16-разрядного значения TMR1 в асинхронном режиме.

6.5 Генератор TMR1

Резонатор подключается к выводам T1OSI (вход) и T1OSO (выход усилителя). Максимальная частота резонатора 200кГц. Тактовый генератор TMR1 (идентичный LP генератору) в основном предназначен для кварцевого резонатора 32кГц. Включение генератора производится установкой бита T1OSEN в регистре T1CON<3>, что позволяет работать TMR1 в SLEEP режиме микроконтроллера.

Пользователь должен обеспечить программную задержку, чтобы гарантировать надлежащий запуск генератора.

В таблицы 6-1 указаны рекомендуемые значения конденсаторов для генератора TMR1.

Таблица 6-1 Выбор конденсаторов для генератора TMR1

Тип генератора	Частота	C1	C2
LP	32 кГц	33 пФ	33 пФ
	100 кГц	15 пФ	15 пФ
	200 кГц	15 пФ	15 пФ
Ориентировочные значения			

Протестированные резонаторы:		
32.768кГц	Epson C-001 R32.768K-A	±20 PPM
100кГц	Epson C-2 100.00 KC-P	±20 PPM
200кГц	STD XTL 200.000 kHz	±20 PPM

Примечания:

1. Большая емкость увеличивает стабильность генератора, но также увеличивает время запуска.
2. Каждый резонатор имеет собственные характеристики. Проконсультируйтесь у производителя резонаторов для правильного подбора внешних компонентов.

6.6 Сброс TMR1 триггером модуля CCP

Если модуль CCP1 или CCP2 работает в режиме сравнения с триггером специальных функций (CCP1M3 : CCP1M0=1011), то сигнал триггера сбросит TMR1.

Примечание. Сигнал с триггера специальных функций модуля CCP1 не будет устанавливать флаг TMRIF (PIR<0>) в '1'.

TMR1 должен работать в режиме синхронизированного внешнего тактового сигнала или внутреннего тактового сигнала. В асинхронном режиме эта функция не работает.

Когда запись в TMR1 совпадает с сигналом сброса от триггера специальных событий, приоритет отдается записи в TMR1.

В этом режиме модуля CCP период сброса TMR1 сохраняется в регистрах CCPRxH:CCPRxL.

6.7 Сброс регистров TMR1 (TMR1H, TMR1L)

Регистры TMR1H и TMR1L не сбрасываются в 00h при сбросе по включению питания POR и других видах сброса, кроме сброса по сигналу триггера специальных событий модуля CCP1 или CCP2.

Регистр T1CON сбрасывается в 00h при сбросе POR и BOR (TMR1 выключается, коэффициент делителя равен 1:1). При всех остальных видах сброса значение регистра T1CON не изменяется.

6.8 Предделитель TMR1

Предделитель TMR1 очищается при записи в регистр TMR1L или TMR1H.

Таблица 6-2 Регистры и биты связанные с работой TMR1

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR	Другие сбросы
0Bh, 8Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF*	ADIF	RCIF	TXIF	SSPIF	CCP1F	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE*	ADIE	RCIE	TXIE	SSPIE	CCP1E	TMR2IE	TMR1IE	0000 0000	0000 0000
0Eh	TMR1L	Младший байт 16-разрядного таймера 1								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	Старший байт 16-разрядного таймера 1								xxxx xxxx	uuuu uuuu
10h	T1CON	-	-	T1CKPS1	T1CKPS0	T1OSCEN	-T1SYNC	TMR1CS	TMR1ON	--00 0000	--uu uuuu

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий.

Затененные биты на работу не влияют.

Примечание*. Биты PSPIE и PSPIF в микроконтроллерах PIC16F873, PIC16F876 не используются.

7.0 Модуль таймера TMR2

TMR2 – 8-разрядный таймер с программируемыми предделителем и выходным делителем, 8-разрядным регистром периода PR2. TMR2 может быть опорным таймером для CCP модуля в ШИМ режиме. Регистры TMR2 доступны для записи/чтения и очищаются при любом виде сброса.

Входной тактовый сигнал ($F_{osc}/4$) поступает через предделитель с программируемым коэффициентом деления (1:1, 1:4 или 1:16), определяемый битами T2CKPS1:T2CKPS0 (T2CON<1:0>).

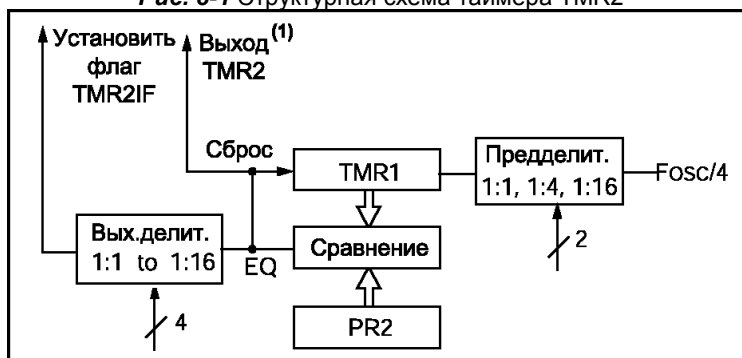
TMR2 считает инкрементируя от 00h до значения в регистре PR2, затем сбрасывается в 00h на следующем машинном цикле. Регистр PR2 доступен для записи и чтения. После сброса значение регистра PR2 равно FFh.

Сигнал переполнения TMR2 проходит через выходной 4-разрядный делитель с программируемым коэффициентом деления (от 1:1 до 1:16 включительно) для установки флага TMR2IF в регистре PIR1<1>.

Для уменьшения энергопотребления таймер TMR2 может быть выключен сбросом бита TMR2ON (T2CON<2>) в '0'.

Дополнительную информацию по работе модуля TMR2 смотрите в технической документации DS33023 "PICmicro™ Mid-Range Reference Manual".

Рис. 8-1 Структурная схема таймера TMR2



Примечание 1. TMR2 может использоваться для программного выбора скорости обмена данными модуля SSP.

Регистр T2CON (адрес 12h)

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
–n – значение после POR
–x – неизвестное значение после POR

бит 7: **Не реализован:** читается как '0'

биты 6-3: **TOUTPS3:TOUTPS0:** Выбор коэффициента выходного делителя TMR2

0000 = 1:1
0001 = 1:2
:
:
1111 = 1:16

бит 2: **TMR2ON:** Включение модуля TMR2

1 = включен
0 = выключен

биты 1-0: **T2CKPS1:T2CKPS0:** Выбор коэффициента деления предделителя TMR2

00 = 1:1
01 = 1:4
1x = 1:16

7.1 Пределитель и выходной делитель TMR2

Счетчик пределителя и выходного делителя сбрасываются в случае:

- записи в регистр TMR2;
- записи в регистр T2CON;
- любого вида сброса микроконтроллера (POR, BOR, сброс WDT или активный сигнал -MCLR).

Регистр TMR2 не очищается при записи в T2CON.

7.2 Сигнал TMR2

Сигнал переполнения TMR2 (до выходного пределителя) поступает в модуль SSP для управления скоростью передачи данных.

Таблица 7-1 Регистры и биты связанные с работой TMR2

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR	Другие сбросы
0Bh, 8Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF*	ADIF	RCIF	TXIF	SSPIF	CCP1F	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE*	ADIE	RCIE	TXIE	SSPIE	CCP1E	TMR2IE	TMR1IE	0000 0000	0000 0000
11h	TMR2	Регистр таймера 2								0000 0000	0000 0000
12h	T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-uuu uuuu
92h	PR2	Регистр периода таймера 2								1111 1111	1111 1111

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий.

Затененные биты на работу не влияют.

Примечание*. Биты PSPIE и PSPIF в микроконтроллерах PIC16F873, PIC16F876 не используются.

8.0 CCP модуль (захват/сравнение/ШИМ)

Каждый модуль CCP содержит 16-разрядный регистр, который может использоваться в качестве:

- 16-разрядного регистра захвата данных;
- 16-разрядного регистра сравнения;
- Двух 8-разрядных (ведущий и ведомый) регистров ШИМ.

Работа модулей CCP1 и CCP2 идентична, за исключением функционирования триггера специального события. В таблице 8-1 и 8-2 указаны ресурсы, используемые модулем CCP. Далее будет описана работа модуля CCP1. Модуль CCP2 работает аналогично, отличия будут указаны отдельно.

Модуль CCP1:

Регистр CCPR1 модуля CCP состоит из двух 8-разрядных регистров: CCPR1L (младший байт), CCPR1H (старший байт). В регистре CCP1CON находятся управляющие биты модуля CCP1 доступные для записи и чтения. В режиме сравнения триггер специального события сбрасывает таймер TMR1.

Модуль CCP2:

Регистр CCPR2 модуля CCP состоит из двух 8-разрядных регистров: CCPR2L (младший байт), CCPR2H (старший байт). В регистре CCP2CON находятся управляющие биты модуля CCP2 доступные для записи и чтения. В режиме сравнения триггер специального события сбрасывает таймер TMR1 и запускает преобразование АЦП (если АЦП включено).

Дополнительную информацию по работе модулей CCP смотрите в технической документации DS33023 "PICmicro™ Mid-Range Reference Manual" и AN594 "Use the CCP Modules".

Таблица 8-1 Использование таймеров модулями CCP

Режим модуля CCP	Таймер
Захват	TMR1
Сравнение	TMR1
ШИМ	TMR2

Таблица 8-2 Взаимодействие двух модулей CCP

Режим CCPx	Режим CCPy	Взаимодействие
Захват	Захват	Базовый таймер TMR1
Захват	Сравнение	Модуль CCP, работающий в режиме сравнения должен сбрасывать таймер TMR1 триггером специального события.
Сравнение	Сравнение	Модули CCP, работающий в режиме сравнения должны сбрасывать таймер TMR1 триггером специального события.
ШИМ	ШИМ	Оба ШИМ имеют одинаковую частоту и фазу (базовый таймер TMR2)
ШИМ	Захват	Нет
ШИМ	Сравнение	Нет

Регистр CCPxCON (адрес 17h/1Dh)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
-	-	CCPxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0
Бит 7		Бит 0					

R – чтение бита
 W – запись бита
 U – не реализовано,
 читается как 0
 -п – значение после POR
 -x – неизвестное
 значение после POR

бит 7-6: **Не используются:** читаются как '0'

биты 5-4: **CCPxX:CCPxY:** Младшие биты скважности ШИМ

Режим захвата
 Не используются

Режим сравнения
 Не используются

Режим ШИМ
 Два младших бита скважности. Восемь старших находятся в CCPxL.

биты 3-0: **CCPxM3:CCPxM0:** Режим работы модуля CCPx

0000 = модуль CCPx выключен (сброс модуля CCPx)
 0100 = захвата по каждому заднему фронту сигнала
 0101 = захват по каждому переднему фронту сигнала
 0110 = захват по каждому 4-му переднему фронту сигнала
 0111 = захват по каждому 16-му переднему фронту сигнала
 1000 = сравнение, устанавливает выходной сигнал (устанавливается флаг CCPxIF в '1')
 1001 = сравнение, сбрасывает выходной сигнал (устанавливается флаг CCPxIF в '1')
 1010 = сравнение, на выходной сигнал не влияет (устанавливается флаг CCPxIF в '1')
 1011 = сравнение, триггер специальных функций (устанавливается флаг CCPxIF в '1'; на вывод CCPx не влияет). CCP1 - сброс таймера TMR1. CCP2 - сброс таймера TMR1, запуск преобразования АЦП (если АЦП включено).
 11xx = ШИМ режим

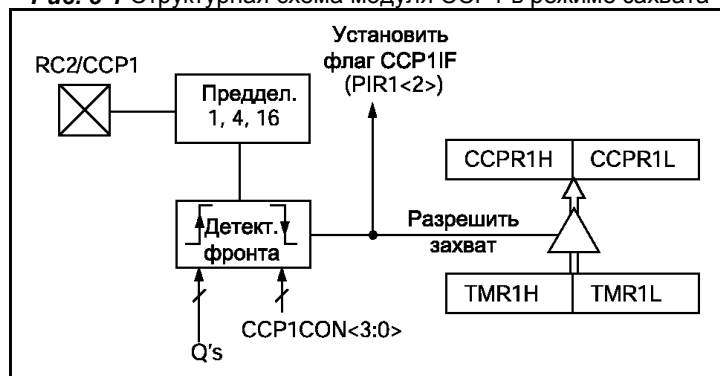
8.1 Режим захвата

При возникновении события захвата 16-разрядное значение счетчика TMR1 переписывается в регистры CCPR1L:CCPR1H модуля CCP1. Событием захвата может быть:

- Каждый задний фронт сигнала на входе RC2/CCP1;
- Каждый передний фронт сигнала на входе RC2/CCP1;
- Каждый 4-й передний фронт сигнала на входе RC2/CCP1;
- Каждый 16-й передний фронт сигнала на входе RC2/CCP1.

Тип события захвата устанавливается битами CCP1M3:CCP1M0 в регистре CCP1CON. После выполнения захвата устанавливается флаг прерывания CCP1F (PIR1<2>) в '1', который должен быть сброшен программно. Если происходит события захвата до того как предыдущие данные были прочитаны, старое значение будет потеряно.

Рис. 8-1 Структурная схема модуля CCP1 в режиме захвата



8.1.1 Настройка вывода модуля CCP

Порт ввода/вывода RC2/CCP1 должен быть настроен на вход установкой бита TRISC<2> в '1'.

Примечание. Если порт ввода/вывода RC2/CCP1 настроен на выход, то захват может происходить командой из программы.

8.1.2 Настройка таймера TMR1

TMR1 должен работать в синхронизированном режиме, в случае использования внешнего тактового сигнала с вывода RC1/T1OSI/CCP2. В асинхронном режиме TMR1 модуль CCP1 работать не будет.

8.1.3 Обработка прерываний

Когда изменяется режим работы модуля CCP необходимо запрещать прерывания сбросом бита CCP1IE (PIE<2>) в '0' для предотвращения ложных прерываний. После изменение режима работы модуля CCP1, перед разрешением прерываний, необходимо сбросить флаг CCP1IF (PIR1<2>) в '0'.

8.1.4 Предварительный счетчик событий модуля CCP

Существует четыре режима работы предварительного счетчика событий (определяется битами CCP1M3:CCP1M0). Включение режима захвата очищает предварительный счетчик событий. Переключение между типами событий не очищает счетчик событий, поэтому результат первого захвата после переключения может быть недостоверным. Любой сброс микроконтроллера очищает счетчик событий.

В примере 8-1 показано как нужно производить переключение типа события, чтобы не вызвать ложное прерывание.

Пример 8-1 Переключение типа события

CLRF	CCP1CON	; Выключить CCP модуль
MOVLW	NEW_CAPT_PS	; Записать W новый тип захвата и режим работы CCP
MOVWF	CCP1CON	; Загрузить настройку в регистр CCP1CON

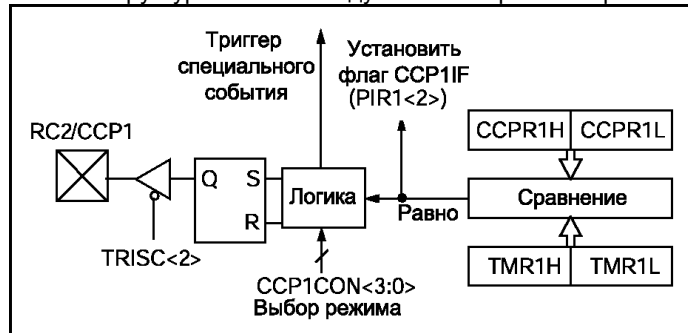
8.2 Режим сравнения

В этом режиме, 16-разрядный регистр CCP1R сравнивается со значением TMR1. Как только значения в регистрах становятся одинаковыми, модуль CCP1 изменяет состояние вывода RC2/CCP1:

- Устанавливает высокий уровень сигнала;
- Устанавливает низкий уровень сигнала;
- На вывод не воздействует.

Действие при совпадении может быть выбрано битами CCP1M3:CCP1M0 в регистре CCP1CON. В момент изменение состояния вывода устанавливается флаг прерывания CCP1IF в '1'.

Рис. 8-2 Структурная схема модуля CCP1 в режиме сравнения



8.2.1 Настройка вывода модуля CCP

Для изменения состояния вывода RC2/CCP1, он должен быть настроен на выход сбросом бита TRISC<2> в '0'.

Примечание. При очистке регистра CCP1CON на выводе RC2/CCP1 появится сигнал низкого уровня, что не является результатом сравнения или данными из выходной защелки PORTC.

8.2.2 Настройка таймера TMR1

TMR1 должен работать в синхронизированном режиме, в случае использования внешнего тактового сигнала с вывода RC1/T1OSI/CCP2. В асинхронном режиме TMR1 модуль CCP1 работать не будет.

8.2.3 Обработка прерываний

Программное изменение уровня сигнала на выходе CCP1 не вызовет генерацию прерывания. Прерывание генерируются только модулем CCP1.

8.2.4 Триггер специального события

В режиме сравнения модуля CCP1 может быть включен триггер специального события.

Триггер специального события CCP1 сбрасывает значения таймера TMR1 при каждом положительно выполненном сравнении. Регистр CCP1R является 16-разрядным программируемым регистром периода для TMR1.

Триггер специального события CCP2 сбрасывает значения таймера TMR1 и запускает преобразование АЦП (если модуль АЦП включен).

Примечание. Триггер специального события модулей CCP1 и CCP2 не устанавливает флаг прерывания TMR1IF (PIR1<0>) в '1'.

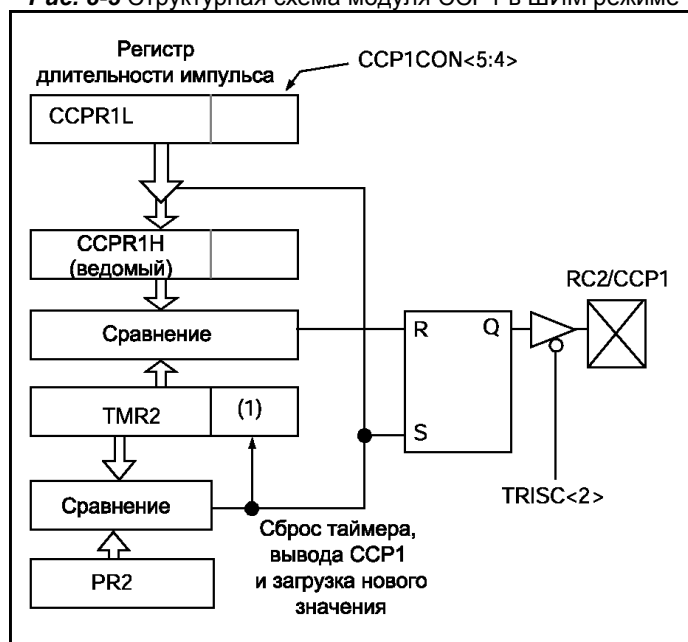
8.3 Режим ШИМ

В ШИМ режиме модуля CCP1 вывод RC2/CCP1 используется в качестве выхода 10-разрядного ШИМ. Т.к. вход CCP1 мультиплицирован с цифровым каналом порта ввода/вывода, бит направления TRISC<2> должен быть сброшен в '0'.

Примечание. Очистка регистра CCP1CON вынудит перевести вывод CCP1 в низкий логический уровень. Низкий логический уровень не является данными из защелки PORTC.

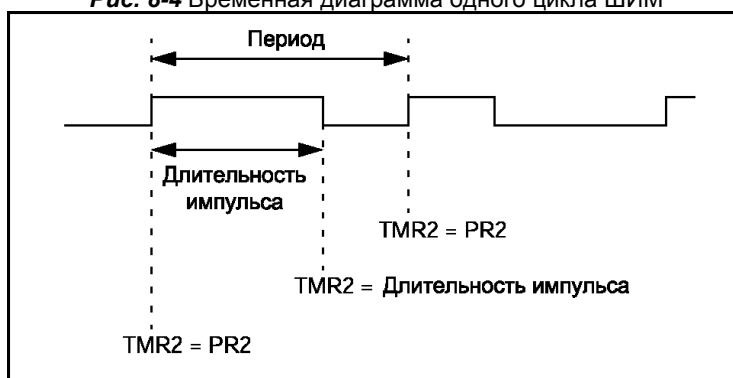
На рисунке 8-3 показана структурная схема модуля CCP1 в ШИМ режиме. Пошаговое описание настройки модуля CCP1 в ШИМ режиме смотрите в разделе 8.3.3.

Рис. 8-3 Структурная схема модуля CCP1 в ШИМ режиме



На рисунке 8-4 показана временная диаграмма одного цикла ШИМ (период ШИМ и длительность высокого уровня сигнала). Частота ШИМ есть обратная величина периоду (1/период).

Рис. 8-4 Временная диаграмма одного цикла ШИМ



8.3.1 Период ШИМ

Период ШИМ определяется значением в регистре PR2 и может быть вычислен по формуле:

$$\text{Период ШИМ} = [(PR2) + 1] \times 4 \times T_{osc} \times (\text{коэффициент делителя TMR2})$$

$$\text{Частота ШИМ} = 1 / \text{Период ШИМ}$$

Когда значение TMR2 сравнивается с PR2, выполняются следующие действия:

- TMR2 сбрасывается в 00h;
- Устанавливается высокий уровень сигнал на выводе CCP1 (Если скважность равна 0%, то сигнал в высокий уровень устанавливаться не будет);
- Модуль ШИМ начинает новый цикл, загружая значение из регистра CCPR1L в CCPR1H.

Примечание. Выходной делитель TMR2 (см. раздел 7.1) не влияет на частоту ШИМ. Он может использоваться для отсчета времени, когда необходимо изменить скважность ШИМ.

8.3.2 Скважность ШИМ

Скважность ШИМ определяется битами в регистрах CCP1L и CCP1CON<5:4>. Для 10-разрядного ШИМ старшие восемь бит сохраняются в регистре CCP1L, а младшие два бита в регистре CCPCON<5:4> (CCPR1L:CCPCON<5:4>). Для вычисления длительности сигнала высокого уровня, воспользуйтесь следующей формулой:

$$\text{Длительность импульса ШИМ} = (\text{CCPR1L:CCPCON<5:4>}) \times T_{\text{osc}} \times (\text{коэффициент делителя TMR2})$$

Биты в регистре CCP1L и CCP1CON<5:4> могут быть изменены в любое время, но значение в регистре CCP1H не изменяется, пока не произойдет соответствие PR2 и TMR2. В ШИМ режиме регистр CCP1H доступен только для чтения.

Регистр CCP1H и внутренняя двух разрядная защелка образуют буфер ШИМ. Эффект буферизации необходим при записи нового значения длительности импульса ШИМ.

Когда значение CCP1H и 2-разрядной внутренней защелки соответствует значению TMR2 и внутреннему 2-разрядному счетчику в такте Q2 на выводе CCP1 будет установлен низкий уровень сигнала.

Расчет максимального разрешения ШИМ для данной частоты можно вычислить по формуле (бит):

$$\frac{\log\left(\frac{F_{\text{osc}}}{F_{\text{pwm}}}\right)}{\log(2)}$$

Примечание. Если длительность импульса ШИМ больше периода ШИМ, вывод CCP1 не будет иметь низкий уровень сигнала.

8.3.3 Последовательность настройки модуля CCP в ШИМ режиме

Рекомендованная последовательность включения модуля CCP в ШИМ режиме:

1. Установить период ШИМ в регистре PR2;
2. Установить длительность импульса в регистрах CCP1L и CCP1CON <5:4>;
3. Настроить вывод CCP1 как выход, сбросив бит TRISC<2>;
4. Настроить предделитель и включить TMR2 в регистре T2CON;
5. Включить CCP1 в режиме ШИМ.

Таблица 8-3 Соответствие частоты ШИМ и разрешения ШИМ при тактовой частоте микроконтроллера 20МГц

Частота ШИМ	1.22кГц	4.88кГц	19.53кГц	78.12кГц	156.3кГц	208.3кГц
Коэффициент предделителя TMR2	16	4	1	1	1	1
Значение PR2	0xFF	0xFF	0xFF	0x3F	0x1F	0x17
Разрешение ШИМ (бит)	10	10	10	8	7	5.5

Таблица 8-4 Регистры и биты связанные с работой модуля CCP в режиме захват/сравнение и модуля TMR1

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR	Другие сбросы
0Bh, 8Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF*	ADIF	RCIF	TXIF	SSPIF	CCP1F	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE*	ADIE	RCIE	TXIE	SSPIE	CCP1E	TMR2IE	TMR1IE	0000 0000	0000 0000
0Dh	PIR2	-	(1)	-	EEIF	BCLIF	-	-	CCP2IF	-r-0 0--0	-r-0 0--0
8Dh	PIE2	-	(1)	-	EEIE	BCLIE	-	-	CCP2IE	-r-0 0--0	-r-0 0--0
87h	TRISC	Регистр направления PORTC								1111 1111	1111 1111
0Eh	TMR1L	Младший байт 16-разрядного таймера 1								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	Старший байт 16-разрядного таймера 1								xxxx xxxx	uuuu uuuu
10h	T1CON	-	-	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	--00 0000	--uu uuuu
15h	CCPR1L	Младший байт захвата/сравнения/ШИМ CCP1								xxxx xxxx	uuuu uuuu
16h	CCPR1H	Старший байт захвата/сравнения/ШИМ CCP1								xxxx xxxx	uuuu uuuu
17h	CCP1CON	-	-	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
1Bh	CCPR2L	Младший байт захвата/сравнения/ШИМ CCP2								xxxx xxxx	uuuu uuuu
1Ch	CCPR2H	Старший байт захвата/сравнения/ШИМ CCP2								xxxx xxxx	uuuu uuuu
1Dh	CCP2CON	-	-	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий.

Затененные биты на работу не влияют.

Примечание*. Биты PSPIE и PSPIF в микроконтроллерах PIC16F873, PIC16F876 не используются.

Примечание 1. Резервные биты. При обращении всегда должны равняться нулю.

Таблица 8-5 Регистры и биты связанные с работой модуля CCP в режиме ШИМ и модуля TMR2

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR	Другие сбросы
0Bh, 8Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF*	ADIF	RCIF	TXIF	SSPIF	CCP1F	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE*	ADIE	RCIE	TXIE	SSPIE	CCP1E	TMR2IE	TMR1IE	0000 0000	0000 0000
0Dh	PIR2	-	(1)	-	EEIF	BCLIF	-	-	CCP2IF	-r-0 0--0	-r-0 0--0
8Dh	PIE2	-	(1)	-	EEIE	BCLIE	-	-	CCP2IE	-r-0 0--0	-r-0 0--0
87h	TRISC	Регистр направления PORTC								1111 1111	1111 1111
11h	TMR2	Регистр таймера 2								0000 0000	0000 0000
92h	PR2	Регистр периода таймера 2								1111 1111	1111 1111
12h	T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-uuu uuuu
15h	CCPR1L	Младший байт захвата/сравнения/ШИМ CCP1								xxxx xxxx	uuuu uuuu
16h	CCPR1H	Старший байт захвата/сравнения/ШИМ CCP1								xxxx xxxx	uuuu uuuu
17h	CCP1CON	-	-	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
1Bh	CCPR2L	Младший байт захвата/сравнения/ШИМ CCP2								xxxx xxxx	uuuu uuuu
1Ch	CCPR2H	Старший байт захвата/сравнения/ШИМ CCP2								xxxx xxxx	uuuu uuuu
1Dh	CCP2CON	-	-	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий.

Затененные биты на работу не влияют.

Примечание*. Биты PSPIE и PSPIF в микроконтроллерах PIC16F873, PIC16F876 не используются.

Примечание 1. Резервные биты. При обращении всегда должны равняться нулю.

Уважаемые господа!

ООО «Микро-Чип» поставляет полную номенклатуру комплектующих фирмы **Microchip Technology Inc** и осуществляет качественную техническую поддержку на русском языке.

С техническими вопросами Вы можете обращаться по адресу support@microchip.ru

По вопросам поставок комплектующих Вы можете обращаться к нам по телефонам:

(095) 963-9601

(095) 737-7545

и адресу sales@microchip.ru

На сайте

www.microchip.ru

Вы можете узнать последние новости нашей фирмы, найти техническую документацию и информацию по наличию комплектующих на складе.