

Модуль SSP в режиме I2C интерфейса для микроконтроллеров PIC16C7X

Статья основывается на технической документации DS30390e
компании Microchip Technology Incorporated, USA.

**© ООО “Микро-Чип”
Москва - 2001**

Распространяется бесплатно.
Полное или частичное воспроизведение материала допускается только с письменного разрешения
ООО «Микро-Чип»
тел. (095) 737-7545
www.microchip.ru

Модуль SSP в режиме I2C интерфейса для микроконтроллеров PIC16C7X

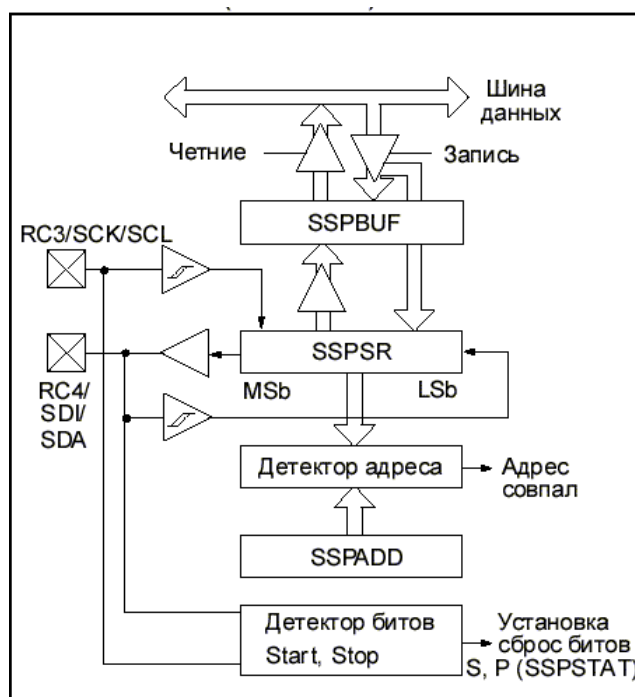
Статья основывается на технической документации DS30390e
компании Microchip Technology Incorporated, USA.

В статье описывается модуль SSP (режим I2C интерфейса) микроконтроллеров:
PIC16C72; PIC16C73; PIC16C73A; PIC16C74; PIC16C74A; PIC16C76; PIC16C77.

SSP (синхронный последовательный порт) модуль микроконтроллеров PIC16C7X, полностью поддерживает функции «Slave» режима интерфейса I2C. Аппаратно поддерживается 7 и 10-битная адресация устройств, и использует два вывода для работы с шиной I2C (RC3/SCK/SCL – сигнал синхронизации; RC4/SDI/SDA – данные). SSP обеспечивает прерывания при выполнении команд START, STOP на шине I2C, для облегчения написания программы «Master» режима. При работе с шиной I2C необходимо управлять направлением портов ввода/вывода, установкой или сбросом соответствующих битов в регистре TRISC <4:3>.

Включение SSP модуля осуществляется установкой бита SSPEN в регистре SSPCON.

Блок схема SSP модуля в режиме I2C



Для управления модулем SSP в режиме I2C используются 5 регистров:

- SSPSTAT – регистр статуса
- SSPCON – регистр управления
- SSPBUF – буфер приема/передачи
- SSPAD – регистр адреса
- SSPSR – сдвиговый регистр (пользователю не доступен)

SSPSTAT (адрес: 94h): регистр статуса

Позволяет контролировать состояние шины I2C, определять тип принятых данных и состояние буфера приема/передачи. Доступен только для чтения.

U - 0	U - 0	R - 0	R - 0	R - 0	R - 0	R - 0	R - 0
-	-	D/A	P	S	R/W	UA	BF
бит7							бит0

бит 7-6: **Не используется:** читается как '0'

бит 5: **DA:** тип информации данные/адрес

1 = последний принятый или переданный байт является информационным

0 = последний принятый или переданный байт является адресным

бит 4: **P:** флаг выполнения команды STOP на шине I2C

1 = команда STOP обнаружена

0 = команда STOP не обнаружена

бит 3: **S:** флаг выполнения команды START на шине I2C

1 = команда START обнаружена

0 = команда START не обнаружена

бит 2: **R/W:** бит чтения/записи

1 = чтение

0 = записи

Примечание: Этот бит сохраняет свою информационную ценность с совпадения адреса устройства до прихода команды START, STOP или бита ACK.

бит 1: **UA:** флаг обновление адреса устройства (только для 10-битного режима адресации)

1 = требуется обновить адрес в регистре SSPADD

0 = обновление не требуется

бит 0: **BF:** статус буфера приема/передачи SSPBUF

Прием данных

1 = прием байта завершен, буфер полон

0 = данные еще не приняты, буфер пуст

Передача данных

1 = Передача не завершена, буфер полон

0 = Передача байта завершена, буфер пуст

SSPCON (адрес: 14h): регистр управления

Управляет режимом работы модуля SSP, позволяет контролировать ошибки при работе с буфером приема/передачи данных SSPBUF. Доступен для чтения и записи.

R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
бит7							бит0

бит 7: **WCOL**: флаг обнаружения коллизий передачи

1 = регистр SSPBUF обновлен, но не был полностью передан предыдущий байт (должен быть сброшен программно)

0 = коллизий не обнаружено

бит 6: **SSPOV**: флаг переполнения приемного буфера

1 = обнаружено переполнение буфера. Записан новый принятый байт в SSPBUF, при непрочитанном предыдущем байте (должен быть сброшен программно)

0 = переполнения нет

бит 5: **SSPEN**: включение модуля SSP

1 = модуль SSP включен, выводы RC4/SDA, RC3/SCL используются синхронным последовательным портом

0 = модуль SSP выключен, линии RC4/SDA, RC3/SCL используются как порты ввода/вывода

бит 4: **CKP**: удержание линии синхронизации

1 = разрешить синхронизацию

0 = удерживать сигнал синхронизации в низком уровне

бит 3-0: **SSPM3-SSPM0**: режим работы модуля SSP

0000 – 0101 = используется для работы модуля в SPI режиме

0110 = «Slave» режим I2C, 7-битная адресация

0111 = «Slave» режим I2C, 10-битная адресация

1011 = программная реализация «Master» режима

1110 = «Slave» режим I2C, 7-битная адресация, разрешены прерывания по командам START, STOP на шине

1111 = «Slave» режим I2C, 10-битная адресация, разрешены прерывания по командам START, STOP на шине

В регистре SSPBUF сохраняются принятые данные с шины I2C. Совместное использование регистров SSPBUF и SSPSR позволяет создать двух уровневый буфер FIFO приемника. Когда получен байт, он переписывается из регистра SSPSR в SSPBUF, устанавливается флаг прерывания SSPIF. Если получен новый байт, до того как будет прочитан предыдущий из регистра SSPBUF, устанавливается флаг переполнения приемного буфера SSPOV. Байт из регистра SSPSR будет потерян.

В регистре SSPADD сохраняется «Slave» адрес устройства. При режиме 10-битной адресации устройств, в первую очередь должен быть загружен старший байт адреса (1111 0 A9 A8 0). После совпадения старшей части адреса в регистр SSPADD необходимо записать младшую часть адреса (A7:A0).

«Slave» режим

В «Slave» режиме, выводы SCL и SDA, должны быть сконфигурированы как входы (биты 3,4 регистра TRISC должны быть установлены). Модуль SSP будет сам управлять направлением этих портов ввода/вывода.

Когда принятый адрес совпадает с адресом устройства, или приняты данные после совпадения адреса, аппаратно формируется бит подтверждения ACK, и принятые данные из регистра SSPSR переписываются в SSPBUF.

Существует два условия, при которых бит ACK не формируется:

- установлен бит BF (буфер полон), если был установлен до того как данные были получены
- установлен бит SSPOV (переполнение буфера), если был установлен до того как данные были получены.

При этом данные в SSPSR будут потеряны, флаг SSPIF установлен.

В таблице показан пример работы прием данных с шины I2C при различных состояниях битов статуса приемника. Бит BF очищается аппаратно при чтении из регистра SSPBUF, а бит SSPOV жен быть очищен программно. В затененных ячейках показан случай, когда во время не был очищен бит SSPOV.

Биты статуса приемника		Запись из SSPSR в SSPBUF	Импульс ACK	Флаг прерывания SSPIF
BF	SSPOV			
0	0	Есть	Есть	Есть
1	0	Нет	Нет	Есть
1	1	Нет	Нет	Есть
0	1	Нет	Нет	Есть

Адресация

После получения команды START, модуль SSP принимает 8 бит с шины I2C в регистр SSPSR, по переднему фронту сигнала SCL, и сравнивает их с содержимым регистра SSPADD. Сравнение производится на заднем фронте сигнала SCL. Если принятый байт, совпадает с записанным в SSPADD, и биты BF, SSPOV сброшены, выполняются следующие действия:

- значение регистра SSPSR загружается SSPBUF
- устанавливается бит BF
- формируется импульс ACK
- устанавливается флаг прерывания SSPIF по заднему фронту девятого импульса SCL

Для устройств с 10-битной адресацией, необходимо выполнить следующую последовательность действий для проверки адреса:

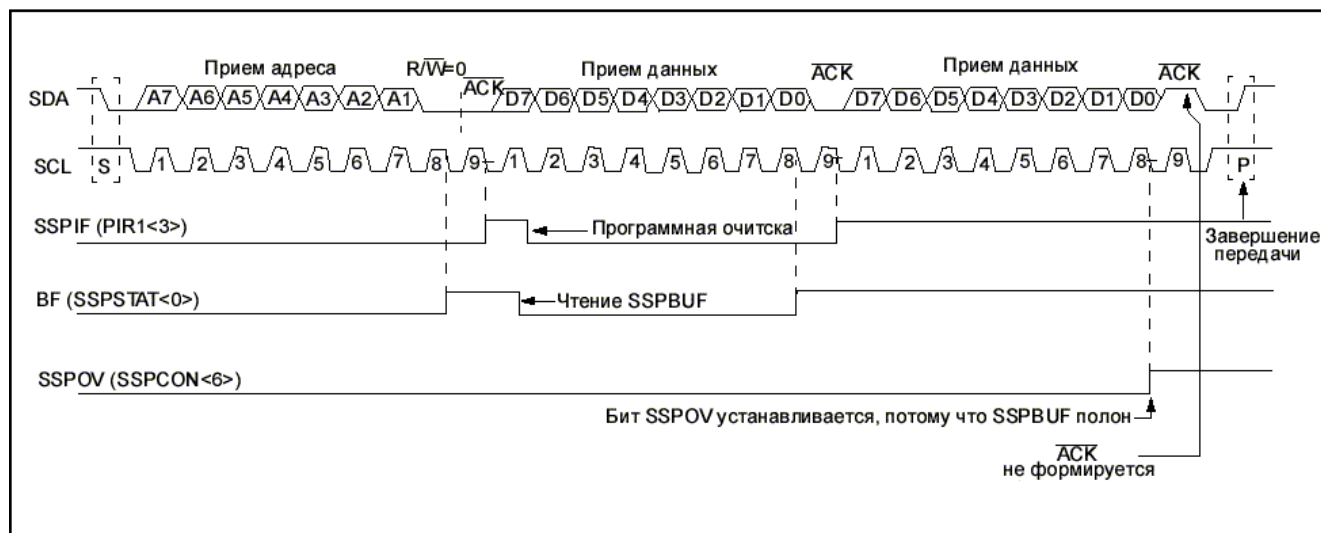
- получить старший байт адреса (устанавливаются биты SSPIF, BF и UA)
- записать младший байт адреса в регистр SSPADD (аппаратно сбрасывается бит UA)
- прочитать регистр SSPBUF (для сброса бита BF), сбросить флаг прерывания SSPIF
- записать старший байт адреса в регистр SSPADD (аппаратно сбрасывается бит UA, отпускает линию SCL)
- прочитать регистр SSPBUF (для сброса бита BF), сбросить флаг прерывания SSPIF
- принят команду повторный START
- получить старший байт адреса (устанавливаются биты SSPIF, BF)
- прочитать регистр SSPBUF (для сброса бита BF), сбросить флаг прерывания SSPIF

Прием данных

Когда бит R/W равен нулю, в адресном байте, и принятый адрес совпадает с адресом устройства, тогда бит R/W в регистре SSPSTAT очищается. Принятый адрес загружается в регистр SSPBUF. Если, установлены биты BF или SSPOV, то бит подтверждения ACK не формируется.

Прерывание от модуля SSP формируется при каждом принятом байте с шины I2C, установкой флага SSPIF в регистре PIR1. Флаг прерывания необходимо программно сбросить.

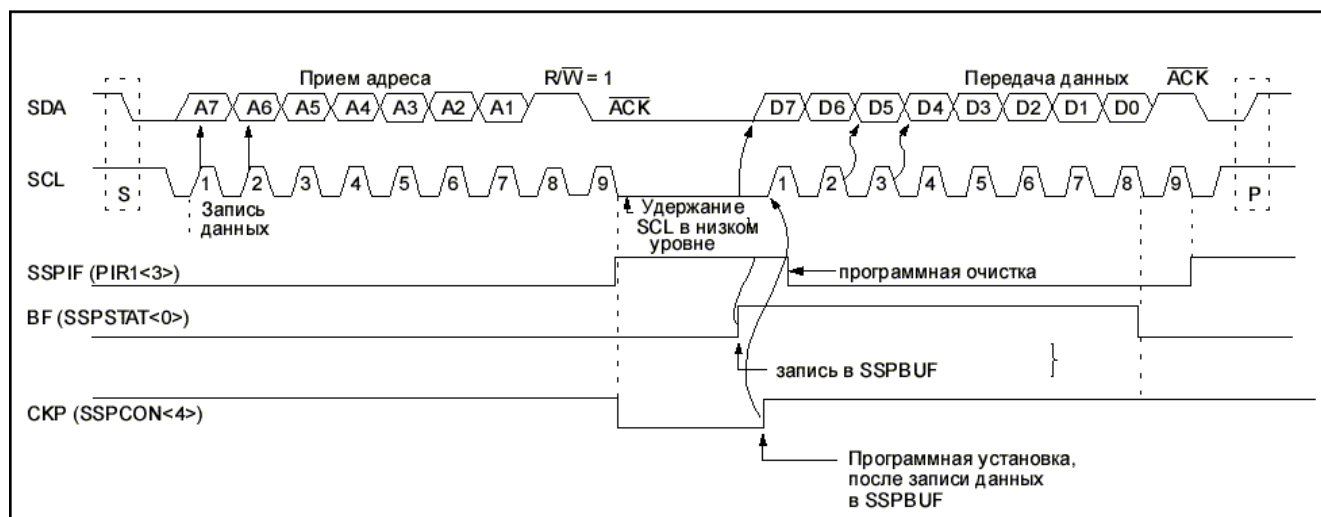
Регистр SSPSTAT используется для определения типа принятого байта.



Передача данных

Когда R/W бит входящего адресного байта установлен, и адрес совпал с записанным в регистре SSPADD, устанавливается бит R/W в регистре SSPSTAT. Полученный адресный байт записывается в регистр SSPBUF. Импульс подтверждения ACK формируется на 9 импульсе тактового сигнала, после чего, линия RC3/SCK/SCL удерживается в низком уровне.

Данные, которые необходимо передать, записываются в регистр SSPBUF. Установкой бита CKP регистра SSPCON «отпускается» линия SCL, активизируя передачу данных. «Master» шины I2C должен контролировать состояние линии SCL при приеме данных. Прием данных «Master» устройством осуществляется по заднему фронту сигнала SCL, это гарантирует достоверность сигнала SDA.



Модуль SSP формирует прерывания по каждому переданному байту, установкой бита SSPIF по заднему фронту девятого такта сигнала SCL. Флаг SSPIF должен быть сброшен программно. Регистр SSPSTAT используется для определения статуса передачи данных.

«Master» устройство, формирует бит подтверждения ACK, на девятом такте сигнала SCL, для каждого принятого байта. Если бит подтверждения ACK не сформирован (высокий уровень сигнала SDA), передача данных завершена. Логика «Slave» устройства настраивается на прием адресного байта.

Если бит подтверждения ACK был получен (низкий уровень сигнала SDA), в регистр SSPBUF записывается новый байт для передачи. Линию SCL необходимо «отпустить» установкой бита CKP в регистре SSPCON, для начала передачи данных.

«Master» режим

Режим «Master» реализуется программно-аппаратными средствами. Программно реализуется управление состоянием линий SDA, SCL при приеме передачи данных. Аппаратно детектируется выполнение команд START, STOP и активность шины I2C. При выполнении команд START, STOP на шине I2C устанавливаются соответствующие биты в регистре SSPCON.

Устройство может начать передачу данных по шине I2C, если установлен бит P (была выполнена команда STOP), или оба бита S, P очищены (шина I2C не занята).

Примечание: Биты S и P могут содержать 0, после сброса микроконтроллера или выключенном модуле SSP.

Управление линиями SCL и SDA, осуществляется установкой и сбросом соответствующих битов в регистре TRISC <4:3>. Выходной уровень сигналов SCL, SDA всегда нуль, в не зависимости от состояния битов регистра PORTC <4:3>.

Прерывания от модуля SSP могут возникнуть при следующих событиях:

- на шине I2C выполнена команда START
- на шине I2C выполнена команда STOP
- принят или передан байт по шине I2C

При поочередной работе устройства в режимах «Slave» и программно-аппаратном «Master», необходимо дифференцировать прерывания получаемые от модуля SSP.

Режим Multi – «Master»

В режиме Multi – «Master», прерывания по выполнению команд START, STOP на шине I2C, позволяют определить освобождение шины другими устройствами. Можно начать передачу данных по шине I2C, если установлен бит P (была выполнена команда STOP), или оба бита S, P очищены (шина I2C не занята).

Примечание: Биты S и P могут содержать 0, после сброса микроконтроллера или выключенном модуле SSP.

При работе с шиной I2C в режиме Multi – «Master», необходимо проверить, является уровень сигнала на линии SDA ожидаемым. Проверку необходимо производить при ожидаемом высоком уровне SDA. Если ожидался высокий, а при проверки получен низкий уровень сигнала SDA, следовательно, инициатива на шине I2C потеряна. Необходимо немедленно настроить линии SCL, SDA как входы, установкой битов в регистре TRISC <3:4>.

Потеря арбитража на шине I2C может произойти при:

- передаче адресного байта
- передачи информационного байта

Если арбитраж был потерян при передачи адресного байта, но был получен бит подтверждения ACK, можно продолжить связь со «Slave» устройством. При потере арбитража в момент передачи байта данных, необходимо немедленно прервать передачу.

Связанные с модулем SSP в режиме I2C интерфейса регистры и биты

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	POR, BOR	Reset
0Bh, 8Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTIF	RBF	0000 000x	0000 000u
0Ch	PIR1	PSPIF	ADIF	RCIF	TXIF	SSPIF	CP1IF	TM2IF	TM1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE	ADIE	RCIE	TXIE	SSPIE	CP1IE	TM2IE	TM1IE	0000 0000	0000 0000
13h	SSPBUF	Буфер приема/передачи данных								xxxx xxxx	uuuu uuuu
93h	SSPADD	Регистр адреса								0000 0000	0000 0000
14h	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3:SSPM0				0000 0000	0000 0000
94h	SSPSTAT	-	-	D/A	P	S	R/W	UA	BF	0000 0000	0000 0000
87h	TRISC	Регистр направления PORTC								1111 1111	1111 1111

Примечание: x = неизвестно, u = без изменений, - = не используются, читаются как '0'. Затененные клетки не используются.

Статья основывается на технической документации DS30390e
компании Microchip Technology Incorporated, USA.