

PIC16F87X

Организация памяти в микроконтроллерах PIC16F87X

Перевод основывается на технической документации DS30292C
компании Microchip Technology Incorporated, USA.

© ООО «Микро-Чип»
Москва - 2002

Распространяется бесплатно.
Полное или частичное воспроизведение материала допускается только с письменного разрешения
ООО «Микро-Чип»
тел. (095) 737-7545
www.microchip.ru

Содержание

2.0 Организация памяти	3
2.1 Организация памяти программ	3
2.2 Организация памяти данных	4
2.2.1 Регистры общего назначения	4
2.2.2 Регистры специального назначения	7
2.2.2.1 Регистр STATUS	10
2.2.2.2 Регистр OPTION_REG	11
2.2.2.3 Регистр INTCON	12
2.2.2.4 Регистр PIE1	13
2.2.2.5 Регистр PIR1	14
2.2.2.6 Регистр PIE2	15
2.2.2.7 Регистр PIR2	16
2.2.2.8 Регистр PCON	17
2.3 Регистры PCLATH и PCL	18
2.3.1 Вычисляемый переход	18
2.3.2 Стек	18
2.4 Страницы памяти программ	19
2.5 Косвенная адресация, регистры INDF и FSR	20

2.0 Организация памяти

В микроконтроллерах PIC16F87X имеется три вида памяти. Память программ и память данных имеют отдельные шины данных и адреса, что позволяет выполнять параллельный доступ. Подробное описание работы с EEPROM памятью данных смотрите в раздел 4.0.

Дополнительную информацию по организации памяти смотрите в технической документации DS33023 "PICmicro™ Mid-Range Reference Manual".

2.1 Организация памяти программ

Микроконтроллеры PIC16F87X имеют 13-разрядный счетчик команд PC, способный адресовать 8К x 14 слов памяти программ. Физически реализовано FLASH памяти программ 8К x 14 в PIC16F877/776 и 4К x 14 в PIC16F873/874. Обращение к физически не реализованной памяти программ приведет к адресации реализованной памяти.

Адрес вектора сброса – 0000h. Адрес вектора прерываний – 0004h.

Рис. 2-1 Организация памяти в микроконтроллере PIC16F877/876

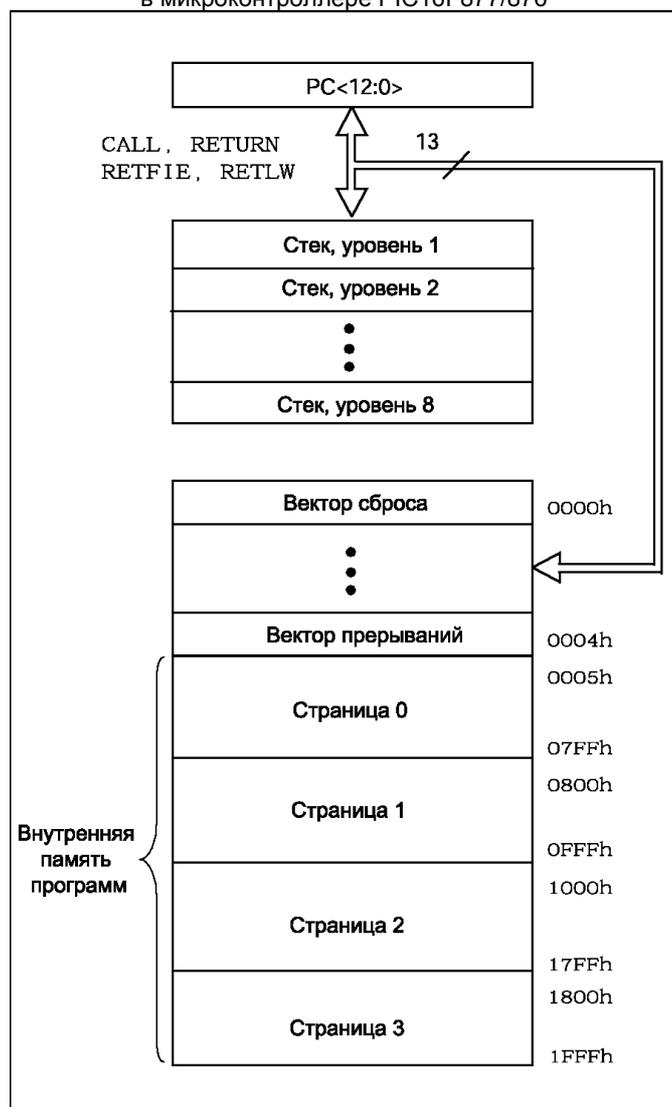
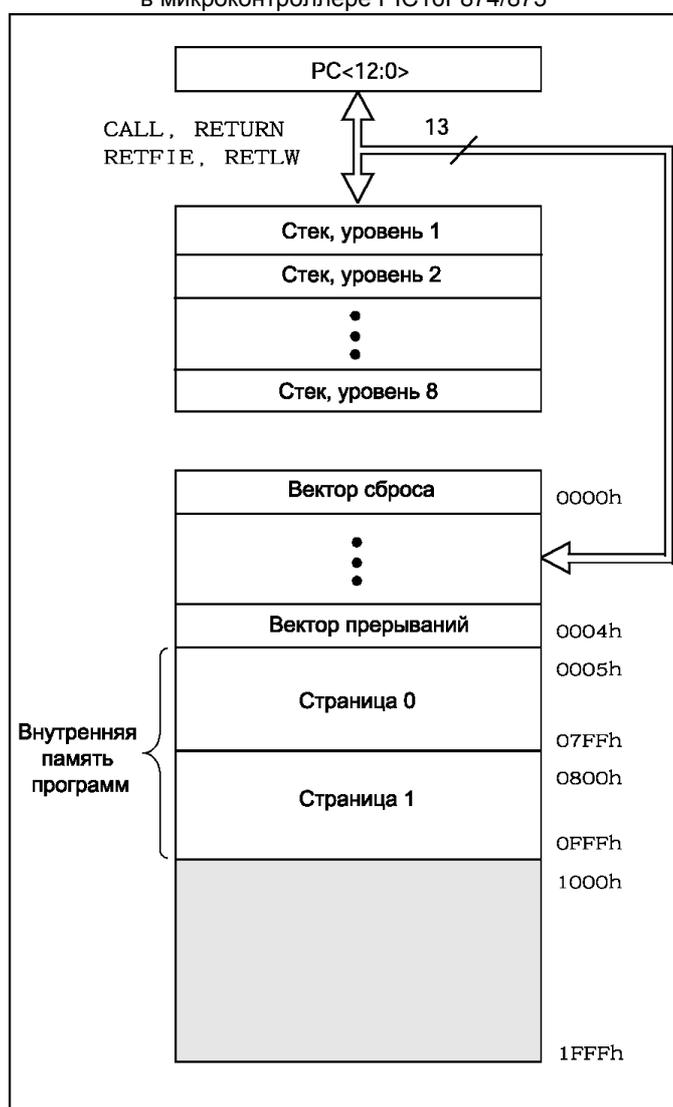


Рис. 2-2 Организация памяти в микроконтроллере PIC16F874/873



2.2 Организация памяти данных

Память данных разделена на четыре банка, которые содержат регистры общего и специального (SFR) назначения. Биты RP1 (STATUS<6>) и RP0 (STATUS<5>) предназначены для управления банками данных.

В таблице показано состояние управляющих битов при обращении к банкам памяти данных.

RP1: RP0	Банк
00	0
01	1
10	2
11	3

Объем банков памяти данных до 128 байт (7Fh). В начале банка размещаются регистры специального назначения, затем регистры общего назначения выполненные как статическое ОЗУ. Все реализованные банки содержат регистры специального назначения. Некоторые, часто используемые регистры специального назначения могут отображаться и в других банках памяти.

Примечание. Описание EEPROM памяти данных смотрите в разделе 4.0.

2.2.1 Регистры общего назначения

Обратиться к регистрам общего назначения можно прямой или косвенной адресацией, через регистр FSR.

Рис. 2-3 Карта памяти данных микроконтроллеров PIC16F877/876

Регистр косвенной адресации		Регистр косвенной адресации		Регистр косвенной адресации		Регистр косвенной адресации		Адрес
	00h		80h		100h		180h	
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h	
PCL	02h	PCL	82h	PCL	102h	PCL	182h	
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h	
FSR	04h	FSR	84h	FSR	104h	FSR	184h	
PORTA	05h	TRISA	85h		105h		185h	
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h	
PORTC	07h	TRISC	87h		107h		187h	
PORTD ⁽¹⁾	08h	TRISD ⁽¹⁾	88h		108h		188h	
PORTE ⁽¹⁾	09h	TRISE ⁽¹⁾	89h		109h		189h	
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah	
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh	
PIR1	0Ch	PIE1	8Ch	EEDATA	10Ch	EECON1	18Ch	
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2	18Dh	
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Резерв ⁽²⁾	18Eh	
TMR1H	0Fh		8Fh	EEADRH	10Fh	Резерв ⁽²⁾	18Fh	
T1CON	10h		90h		110h		190h	
TMR2	11h	SSPCON2	91h		111h		191h	
T2CON	12h	PR2	92h		112h		192h	
SSPBUF	13h	SSPADD	93h		113h		193h	
SSPCON	14h	SSPSTAT	94h		114h		194h	
CCPR1L	15h		95h		115h		195h	
CCPR1H	16h		96h	Регистры общего назначения	116h	Регистры общего назначения	196h	
CCP1CON	17h		97h	16 байт	117h	16 байт	197h	
RCSTA	18h	TXSTA	98h		118h		198h	
TXREG	19h	SPBRG	99h		119h		199h	
RCREG	1Ah		9Ah		11Ah		19Ah	
CCPR2L	1Bh		9Bh		11Bh		19Bh	
CCPR2H	1Ch		9Ch		11Ch		19Ch	
CCP2CON	1Dh		9Dh		11Dh		19Dh	
ADRESH	1Eh	ADRESL	9Eh		11Eh		19Eh	
ADCON0	1Fh	ADCON1	9Fh		11Fh		19Fh	
	20h		A0h		120h		1A0h	
Регистры общего назначения		Регистры общего назначения		Регистры общего назначения		Регистры общего назначения		
96 байт		80 байт		80 байт		80 байт		
	7Fh	Доступ к 70h-7Fh	EFh F0h	Доступ к 70h-7Fh	16Fh 170h	Доступ к 70h-7Fh	1EFh 1F0h	
Банк 0		Банк 1	FFh	Банк 2	17Fh	Банк 3	1FFh	

* - не физический регистр
Закрашенные участки памяти данных не реализованы, значение при чтении 00h

Примечания:

- Эти регистры не реализованы в PIC16F876
- Резервные регистры, пользователь не должен их использовать.

Рис. 2-4 Карта памяти данных микроконтроллеров PIC16F874/873

Регистр косвенной адресации		Регистр косвенной адресации		Регистр косвенной адресации		Регистр косвенной адресации		Адрес
	00h		80h		100h		180h	
TMR0	01h	OPTION_REG	81h	TMR0	101h	OPTION_REG	181h	
PCL	02h	PCL	82h	PCL	102h	PCL	182h	
STATUS	03h	STATUS	83h	STATUS	103h	STATUS	183h	
FSR	04h	FSR	84h	FSR	104h	FSR	184h	
PORTA	05h	TRISA	85h		105h		185h	
PORTB	06h	TRISB	86h	PORTB	106h	TRISB	186h	
PORTC	07h	TRISC	87h		107h		187h	
PORTD ⁽¹⁾	08h	TRISD ⁽¹⁾	88h		108h		188h	
PORTE ⁽¹⁾	09h	TRISE ⁽¹⁾	89h		109h		189h	
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah	
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh	
PIR1	0Ch	PIE1	8Ch	EEDATA	10Ch	EECON1	18Ch	
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2	18Dh	
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Резерв ⁽²⁾	18Eh	
TMR1H	0Fh		8Fh	EEADRH	10Fh	Резерв ⁽²⁾	18Fh	
T1CON	10h		90h		110h		190h	
TMR2	11h	SSPCON2	91h					
T2CON	12h	PR2	92h					
SSPBUF	13h	SSPADD	93h					
SSPCON	14h	SSPSTAT	94h					
CCPR1L	15h		95h					
CCPR1H	16h		96h					
CCP1CON	17h		97h					
RCSTA	18h	TXSTA	98h					
TXREG	19h	SPBRG	99h					
RCREG	1Ah		9Ah					
CCPR2L	1Bh		9Bh					
CCPR2H	1Ch		9Ch					
CCP2CON	1Dh		9Dh					
ADRESH	1Eh	ADRESL	9Eh					
ADCON0	1Fh	ADCON1	9Fh					
	20h		A0h		120h		1A0h	
Регистры общего назначения		Регистры общего назначения		Доступ к 20h-7Fh		Доступ к A0h-FFh		
96 байт		96 байт						
	7Fh		FFh		17Fh		1FFh	
Банк 0		Банк 1		Банк 2		Банк 3		

* - не физический регистр
Закрашенные участки памяти данных не реализованы, значение при чтении 00h

Примечания:

- Эти регистры не реализованы в PIC16F876
- Резервные регистры, пользователь не должен их использовать.

2.2.2 Регистры специального назначения

С помощью регистров специального назначения выполняется управление функциями ядра и периферийными модулями микроконтроллера. Регистры специального назначения реализованы как статическое ОЗУ.

В этом разделе будут описаны регистры управляющие функциями ядра микроконтроллера. Описание регистров периферийных модулей смотрите в соответствующем разделе документации.

Таблица 2-1 Регистры специального назначения

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR	
Банк 0											
00h ⁽³⁾	INDF	Обращение к регистру, адрес которого записан в FSR (не физический регистр)								0000 0000	
01h	TMR0	Регистр таймера 0								xxxx xxxx	
02h ⁽³⁾	PCL	Младше биты счетчика команд PC								0000 0000	
03h ⁽³⁾	STATUS	IRP	RP1	RP0	-TO	-PD	Z	DC	C	0001 1xxxx	
04h ⁽³⁾	FSR	Регистр адреса при косвенной адресации								xxxx xxxx	
05h	PORTA	-	-	Зап. в вых. защелку PORTA, чтение сост. выв. PORTA							--0x 0000
06h	PORTB	Запись в выходную защелку PORTB, чтение состояния выводов PORTB								xxxx xxxx	
07h	PORTC	Запись в выходную защелку PORTC, чтение состояния выводов PORTC								xxxx xxxx	
08h ⁽⁴⁾	PORTD	Запись в выходную защелку PORTD, чтение состояния выводов PORTD								xxxx xxxx	
09h ⁽⁴⁾	PORTE	-	-	-	-	-	RE2	RE1	RE0	---- -xxxx	
0Ah ^(1,3)	PCLATH	-	-	-	Старшие биты счетчика команд PC					---0 0000	
0Bh ⁽³⁾	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	
0Ch	PIR1	PSPIF ⁽²⁾	ADIF	RCIF	TXIF	SSPIF	CCP1F	TMR2IF	TMR1IF	0000 0000	
0Dh	PIR2	-	(5)	-	EEIF	BCLIF	-	-	CCP2IF	-r-0 0--0	
0Eh	TMR1L	Младший байт 16-разрядного таймера 1								xxxx xxxx	
0Fh	TMR1H	Старший байт 16-разрядного таймера 1								xxxx xxxx	
10h	T1CON	-	-	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	--00 0000	
11h	TMR2	Регистр таймера 2								0000 0000	
12h	T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	
13h	SSPBUF	Буфер приемника MSSP / регистр передатчика								xxxx xxxx	
14h	SSPCON	WCOL	SSPOV	SSPEN	СКР	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	
15h	CCPR1L	Младший байт захвата/сравнения/ШИМ CCP1								xxxx xxxx	
16h	CCPR1H	Старший байт захвата/сравнения/ШИМ CCP1								xxxx xxxx	
17h	CCP1CON	-	-	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	
19h	TXREG	Регистр данных передатчика USART								0000 0000	
1Ah	RCREG	Регистр данных приемника USART								0000 0000	
1Bh	CCPR2L	Младший байт захвата/сравнения/ШИМ CCP2								xxxx xxxx	
1Ch	CCPR2H	Старший байт захвата/сравнения/ШИМ CCP2								xxxx xxxx	
1Dh	CCP2CON	-	-	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	
1Eh	ADRESH	Старший байт результат преобразования АЦП								xxxx xxxx	
1Fh	ADCON0	ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	-	ADON	0000 00-0	

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий, r = резерв. Затененные ячейки читаются как '0'.

Примечания:

1. Старший байт счетчика команд PC программно не доступен. В регистре PCLATH сохраняются старшие биты <12:8>, переписываемые в старший байт счетчика команд.
2. Биты PSPIE и PSPIF в микроконтроллерах PIC16F873/876 не реализованы, всегда должны равняться нулю.
3. Обращение к этим регистрам можно выполнить из любого банка.
4. Регистры PORTD, PORTE, TRISD, TRISE не реализованы в микроконтроллерах PIC16F873/876, читаются как '0'.
5. Резервные биты PIR2<6> и PIE2<6> при записи в регистр PIR2 всегда должны равняться нулю.

Таблица 2-1 Регистры специального назначения

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR
Банк 1										
80h ⁽³⁾	INDF	Обращение к регистру, адрес которого записан в FSR (не физический регистр)								0000 0000
81h	OPTION_REG	-RBP	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111
82h ⁽³⁾	PCL	Младше биты счетчика команд PC								0000 0000
83h ⁽³⁾	STATUS	IRP	RP1	RP0	-TO	-PD	Z	DC	C	0001 1xxx
84h ⁽³⁾	FSR	Регистр адреса при косвенной адресации								xxxx xxxx
85h	TRISA	-	-	Направление выводов PORTA						--11 1111
86h	TRISB	Направление выводов PORTB								1111 1111
87h	TRISC	Направление выводов PORTC								1111 1111
88h ⁽⁴⁾	TRISD	Направление выводов PORTD								1111 1111
89h ⁽⁴⁾	TRISE	IBF	OBF	IBOV	PSPMODE	-	Направление выв. PORTE			0000 -111
8Ah ^(1,3)	PCLATH	-	-	-	Старшие биты счетчика команд PC					---0 0000
8Bh ⁽³⁾	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x
8Ch	PIE1	PSPIE ⁽²⁾	ADIE	RCIE	TXIE	SSPIE	CCP1E	TMR2IE	TMR1IE	0000 0000
8Dh	PIE2	-	(5)	-	EEIE	BCLIE	-	-	CCP2IE	-r-0 0--0
8Eh	PCON	-	-	-	-	-	-	-POR	-BOR	---- --rq
8Fh	-	Не реализовано								-
90h	-	Не реализовано								-
91h	SSPCON2	GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN	0000 0000
92h	PR2	Регистр периода таймера 2								1111 1111
93h	SSPADDD	Регистр адреса / Регистр генератора скорости обмена								0000 0000
94h	SSPSTAT	SMP	CKE	D/A	P	S	R/W	UA	BF	0000 0000
95h	-	Не реализовано								-
96h	-	Не реализовано								-
97h	-	Не реализовано								-
98h	TXSTA	CSRC	TX9	TXEN	SYNC	-	BRGH	TRMT	TX9D	0000 -010
99h	SPBRG	Регистр генератора скорости USART								0000 0000
9Ah	-	Не реализовано								-
9Bh	-	Не реализовано								-
9Ch	-	Не реализовано								-
9Dh	-	Не реализовано								-
9Eh	ADRESL	Младший байт результат преобразования АЦП								xxxx xxxx
9Fh	ADCON1	ADFM	-	-	-	PCFG3	PCFG2	PCFG1	PCFG0	0--- 0000

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий, r = резерв. Затененные ячейки читаются как '0'.

Примечания:

1. Старший байт счетчика команд PC программно не доступен. В регистре PCLATH сохраняются старшие биты <12:8>, переписываемые в старший байт счетчика команд.
2. Биты PSPIE и PSPIF в микроконтроллерах PIC16F873/876 не реализованы, всегда должны равняться нулю.
3. Обращение к этим регистрам можно выполнить из любого банка.
4. Регистры PORTD, PORTE, TRISD, TRISE не реализованы в микроконтроллерах PIC16F873/876, читаются как '0'.
5. Резервные биты PIR2<6> и PIE2<6> при записи в регистр PIR2 всегда должны равняться нулю.

Таблица 2-1 Регистры специального назначения

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR
Банк 2										
100h ⁽³⁾	INDF	Обращение к регистру, адрес которого записан в FSR (не физический регистр)								0000 0000
101h	TMR0	Регистр таймера 0								xxxx xxxx
102h ⁽³⁾	PCL	Младше биты счетчика команд PC								0000 0000
103h ⁽³⁾	STATUS	IRP	RP1	RP0	-TO	-PD	Z	DC	C	0001 1xxx
104h ⁽³⁾	FSR	Регистр адреса при косвенной адресации								xxxx xxxx
105h	-	Не реализовано								-
106h	PORTB	Запись в выходную защелку PORTB, чтение состояния выводов PORTB								xxxx xxxx
107h	-	Не реализовано								-
108h	-	Не реализовано								-
109h	-	Не реализовано								-
10Ah ^(1,3)	PCLATH	-	-	-	Старшие биты счетчика команд PC					---0 0000
10Bh ⁽³⁾	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x
10Ch	EEDATA	Регистр данных, младший байт								xxxx xxxx
10Dh	EEADR	Регистр адреса, младший байт								xxxx xxxx
10Eh	EEDATH	-	-	Регистр данных, старший байт					xxxx xxxx	
10Fh	EEADRH	-	-	-	Регистр адреса, старший байт					xxxx xxxx
Банк 3										
180h ⁽³⁾	INDF	Обращение к регистру, адрес которого записан в FSR (не физический регистр)								0000 0000
181h	OPTION_REG	-RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111
182h ⁽³⁾	PCL	Младше биты счетчика команд PC								0000 0000
183h ⁽³⁾	STATUS	IRP	RP1	RP0	-TO	-PD	Z	DC	C	0001 1xxx
184h ⁽³⁾	FSR	Регистр адреса при косвенной адресации								xxxx xxxx
185h	-	Не реализовано								-
186h	TRISB	Направление выводов PORTB								1111 1111
187h	-	Не реализовано								-
188h	-	Не реализовано								-
189h	-	Не реализовано								-
18Ah ^(1,3)	PCLATH	-	-	-	Старшие биты счетчика команд PC					---0 0000
18Bh ⁽³⁾	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x
18Ch	EECON1	EEPGRD	-	-	-	WREER	WREN	WR	RD	x--- x000
18Dh	EECON2	Регистр управления 2 (физически не реализован)								---- ----
18Eh	-	Резерв								-
18Fh	-	Резерв								-

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий, r = резерв. Затененные ячейки читаются как '0'.

Примечания:

1. Старший байт счетчика команд PC программно не доступен. В регистре PCLATH сохраняются старшие биты <12:8>, переписываемые в старший байт счетчика команд.
2. Биты PSPIE и PSPIF в микроконтроллерах PIC16F873/876 не реализованы, всегда должны равняться нулю.
3. Обращение к этим регистрам можно выполнить из любого банка.
4. Регистры PORTD, PORTE, TRISD, TRISE не реализованы в микроконтроллерах PIC16F873/876, читаются как '0'.
5. Резервные биты PIR2<6> и PIE2<6> при записи в регистр PIR2 всегда должны равняться нулю.

2.2.2.1 Регистр STATUS

В регистре STATUS содержатся флаги состояния АЛУ, флаги причины сброса микроконтроллера и биты управления банками памяти данных.

Регистр STATUS может быть адресован любой командой, как и любой другой регистр памяти данных. Если обращение к регистру STATUS выполняется командой, которая воздействует на флаги Z, DC и C, то изменение этих трех битов командой заблокирована. Эти биты сбрасываются или устанавливаются согласно логике ядра микроконтроллера. Команды изменения регистра STATUS так же не воздействуют на биты -TO и -PD. Поэтому, результат выполнения команды с регистром STATUS может отличаться от ожидаемого. Например, команда CLRFS STATUS сбросит три старших бита и установит бит Z (состояние регистра STATUS после выполнения команды 000uu1uu, где u-не изменяемый бит).

При изменении битов регистра STATUS рекомендуется использовать команды, не влияющие на флаги АЛУ (SWAPF, MOVWF, BCF и BSF). Описание команд смотрите в разделе 13.0.

Примечание. Флаги C и DC используются как биты заема и десятичного заема соответственно, например, при выполнении команд вычитания SUBLW и SUBWF.

Регистр STATUS (адрес 03h, 83h, 103h или 183h)

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x	
IRP	RP1	RP0	-TO	-PD	Z	DC	C	
Бит 7								Бит 0
<p>бит 7: IRP: Бит выбора банка при косвенной адресации 1 = банк 2, 3 (100h – 1FFh) 0 = банк 0, 1 (000h - 0FFh)</p> <p>биты 6-5: RP1:RP0: Биты выбора банка при непосредственной адресации 11 = банк 3 (180h – 1FFh) 10 = банк 2 (100h – 17Fh) 01 = банк 1 (080h – 0FFh) 00 = банк 0 (000h – 07Fh)</p> <p>бит 4: -TO: Флаг переполнения сторожевого таймера 1 = после POR или выполнения команд CLRWDT, SLEEP 0 = после переполнения WDT</p> <p>бит 3: -PD: Флаг включения питания 1 = после POR или выполнения команды CLRWDT 0 = после выполнения команды SLEEP</p> <p>бит 2: Z: Флаг нулевого результата 1 = нулевой результат выполнения арифметической или логической операции 0 = не нулевой результат выполнения арифметической или логической операции</p> <p>бит 1: DC: Флаг десятичного переноса/заема (для команд ADDWF, ADDWL, SUBWF, SUBWL), заем имеет инверсное значение 1 = был перенос из младшего полубайта 0 = не было переноса из младшего полубайта</p> <p>бит 0: C: Флаг переноса/заема (для команд ADDWF, ADDWL, SUBWF, SUBWL), заем имеет инверсное значение 1 = был перенос из старшего бита 0 = не было переноса из старшего бита</p> <p>Примечание. Флаг заема имеет инверсное значение. Вычитание выполняется путем прибавления дополнительного кода второго операнда. При выполнении команд сдвига (RRF, RLF) бит C загружается старшим или младшим битом сдвигаемого регистра.</p>								

R – чтение бита
 W – запись бита
 U – не реализовано, читается как 0
 -n – значение после POR
 -x – неизвестное значение после POR

2.2.2.2 Регистр OPTION_REG

Регистр OPTION доступен для чтения и записи, содержит биты управления:

- предварительным делителем TMR0/WDT;
- активным фронтом внешнего прерывания RB0/INT;
- подтягивающими резисторами на входах PORTB.

Примечание. Если предварительный делитель включен перед WDT, то коэффициент деления тактового сигнала для TMR0 равен 1:1.

Регистр OPTION_REG (адрес 81h или 181h)

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
-RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
Бит 7							Бит 0
<p>Р – чтение бита W – запись бита U – не реализовано, читается как 0 -n – значение после POR -x – неизвестное значение после POR</p>							
бит 7:	-RBPU: Включение подтягивающих резисторов на входах PORTB 1 = подтягивающие резисторы отключены 0 = подтягивающие резисторы включены						
бит 6:	INTEDG: Выбор активного фронта сигнала на входе внешнего прерывания INT 1 = прерывания по переднему фронту сигнала 0 = прерывания по заднему фронту сигнала						
бит 5:	T0CS: Выбор тактового сигнала для TMR0 1 = внешний тактовый сигнал с вывода RA4/T0CKI 0 = внутренний тактовый сигнал CLKOUT						
бит 4:	T0SE: Выбор фронта приращения TMR0 при внешнем тактовом сигнале 1 = приращение по заднему фронту сигнала (с высокого к низкому уровню) на выводе RA4/T0CKI 0 = приращение по переднему фронту сигнала (с низкого к высокому уровню) на выводе RA4/T0CKI						
бит 3:	PSA: Выбор включения предделителя 1 = предделитель включен перед WDT 0 = предделитель включен перед TMR0						
биты 2-0: PS2: PS0: Установка коэффициента деления предделителя							
	Значение	Для TMR0	Для WDT				
	000	1:2	1:1				
	001	1:4	1:2				
	010	1:8	1:4				
	011	1:16	1:8				
	100	1:32	1:16				
	101	1:64	1:32				
	110	1:128	1:64				
	111	1:256	1:128				
<p>Примечание. При использовании режима низковольтного программирования и включенных подтягивающих резисторах на PORTB необходимо сбросить в '0' 3-й бит регистра TRISB для выключения подтягивающего резистора на выводе RB3.</p>							

2.2.2.3 Регистр INTCON

Регистр INTCON доступен для чтения и записи, содержит биты разрешений и флаги прерываний: переполнение TMR0; изменения уровня сигнала на выводах PORTB; внешний источник прерываний RB0/INT.

Примечание. Флаги прерываний устанавливаются при возникновении условий прерываний вне зависимости от соответствующих битов разрешения и бита общего разрешения прерываний GIE (INTCON<7>).

Регистр INTCON (адрес 0Bh, 8Bh, 10Bh или 18Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF
Бит 7							Бит 0
<p>бит 7: GIE: Глобальное разрешение прерываний 1 = разрешены все немаскированные прерывания 0 = все прерывания запрещены</p> <p>бит 6: PEIE: Разрешение прерываний от периферийных модулей 1 = разрешены все немаскированные прерывания периферийных модулей 0 = прерывания от периферийных модулей запрещены</p> <p>бит 5: TOIE: Разрешение прерывания по переполнению TMR0 1 = прерывание разрешено 0 = прерывание запрещено</p> <p>бит 4: INTE: Разрешение внешнего прерывания INT 1 = прерывание разрешено 0 = прерывание запрещено</p> <p>бит 3: RBIE: Разрешение прерывания по изменению сигнала на входах RB7:RB4 PORTB 1 = прерывание разрешено 0 = прерывание запрещено</p> <p>бит 2: TOIF: Флаг прерывания по переполнению TMR0 1 = произошло переполнение TMR0 (сбрасывается программно) 0 = переполнения TMR0 не было</p> <p>бит 1: INTF: Флаг внешнего прерывания INT 1 = выполнено условие внешнего прерывания на выводе RB0/INT (сбрасывается программно) 0 = внешнего прерывания не было</p> <p>бит 0: RBIF: Флаг прерывания по изменению уровня сигнала на входах RB7:RB4 PORTB 1 = зафиксировано изменение уровня сигнала на одном из входов RB7:RB4 (сбрасывается программно) 0 = не было изменения уровня сигнала ни на одном из входов RB7:RB4</p>							

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
-n – значение после POR
-x – неизвестное значение после POR

2.2.2.4 Регистр PIE1

Регистр PIE1 доступен для чтения и записи, содержит биты разрешения периферийных прерываний.

Примечание. Чтобы разрешить периферийные прерывания необходимо установить в '1' бит PEIE(INTCON<6>).

Регистр PIE1 (адрес 8Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PSPIE⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
-n – значение после POR
-x – неизвестное значение после POR

бит 7: **PSPIE⁽¹⁾**: Разрешение прерывания записи/чтения ведомого параллельного порта
1 = прерывание разрешено
0 = прерывание запрещено

бит 6: **ADIE**: Разрешение прерывания по окончании преобразования АЦП
1 = прерывание разрешено
0 = прерывание запрещено

бит 5: **RCIE**: Разрешение прерывания от приемника USART
1 = прерывание разрешено
0 = прерывание запрещено

бит 4: **TXIE**: Разрешение прерывания от передатчика USART
1 = прерывание разрешено
0 = прерывание запрещено

бит 3: **SSPIE**: Разрешение прерывания от модуля синхронного последовательного порта
1 = прерывание разрешено
0 = прерывание запрещено

бит 2: **CCP1IE**: Разрешение прерывания от модуля CCP1
1 = прерывание разрешено
0 = прерывание запрещено

бит 1: **TMR2IE**: Разрешение прерывания по переполнению TMR2
1 = прерывание разрешено
0 = прерывание запрещено

бит 0: **TMR1IE**: Разрешение прерывания по переполнению TMR1
1 = прерывание разрешено
0 = прерывание запрещено

Примечание 1. Бит PSPIE в микроконтроллерах PIC16F873/876 не реализован, всегда должен равняться нулю.

2.2.2.5 Регистр PIR1

Регистр PIR1 доступен для чтения и записи, содержит флаги прерываний периферийных модулей.

Примечание. Флаги прерываний устанавливаются при возникновении условий прерываний вне зависимости от соответствующих битов разрешения и бита общего разрешения прерываний GIE (INTCON<7>). Программное обеспечение пользователя должно сбрасывать соответствующие флаги при обработке прерываний от периферийных модулей.

Регистр PIR1 (адрес 0Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PSPIF⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
Бит 7							Бит 0
<div style="border: 1px solid black; padding: 5px; width: fit-content; margin-left: auto; margin-right: auto;"> R – чтение бита W – запись бита U – не реализовано, читается как 0 -n – значение после POR -x – неизвестное значение после POR </div>							
бит 7:	PSPIF⁽¹⁾ : Флаг прерывания от ведомого параллельного порта 1 = произошла операция чтения или записи (сбрасывается программно) 0 = операции чтения или записи не происходило						
бит 6:	ADIF : Флаг прерывания от модуля АЦП 1 = преобразование АЦП завершено 0 = преобразование АЦП не завершено						
бит 5:	RCIF : Флаг прерывания от приемника USART 1 = буфер приемника USART полон 0 = буфер приемника USART пуст						
бит 4:	TXIF : Флаг прерывания от передатчика USART 1 = буфер передатчика USART пуст 0 = буфер передатчика USART полон						
бит 3:	SSPIF : Флаг прерываний от модуля MSSP 1 = выполнено условие возникновения прерывания от модуля MSSP (сбрасывается программно). Условия возникновения прерывания: <ul style="list-style-type: none"> • SPI <ul style="list-style-type: none"> - Выполнен прием/передача данных. • Ведомый I2C <ul style="list-style-type: none"> - Выполнен прием/передача данных. • Ведущий I2C <ul style="list-style-type: none"> - Выполнен прием/передача данных. - Завершено формирование на шине бита START. - Завершено формирование на шине бита STOP. - Завершено формирование на шине бита повторный START. - Завершено формирование на шине бита подтверждения. - Обнаружено на шине формирование бита START (для режима с несколькими ведущими). - Обнаружено на шине формирование бита STOP (для режима с несколькими ведущими). 0 = условие возникновения прерывания от модуля MSSP не выполнено						
бит 2:	CCP1IF : Флаг прерывания от модуля CCP1 <u>Режим захвата</u> 1 = выполнен захват значения TMR1 (сбрасывается программно) 0 = захвата значения TMR1 не происходило <u>Режим сравнения</u> 1 = значение TMR1 достигло указанного в регистрах CCP1H:CCP1L(сбрасывается программно) 0 = значение TMR1 не достигло указанного в регистрах CCP1H:CCP1L <u>ШИМ режим</u> Не используется						
бит 1:	TMR2IF : Флаг прерывания по переполнению TMR2 1 = произошло переполнение TMR2 (сбрасывается программно) 0 = переполнения TMR2 не было						
бит 0:	TMR1IF : Флаг прерывания по переполнению TMR1 1 = произошло переполнение TMR1 (сбрасывается программно) 0 = переполнения TMR1 не было						
Примечание 1. Бит PSPIF в микроконтроллерах PIC16F873/876 не реализован, всегда должен равняться нулю.							

2.2.2.6 Регистр PIE2

Регистр PIE1 доступен для чтения и записи, содержит биты разрешения прерываний от модуля CCP2, возникновения коллизий на шине и окончания записи в EEPROM память данных.

Регистр PIE2 (адрес 8Dh)

U-0	R/W-0	U-0	R/W-0	R/W-0	U-0	U-0	R/W-0
-	Резерв	-	EEIE	BCLIE	-	-	CCP1IE
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
-n – значение после POR
-x – неизвестное значение после POR

бит 7: **Не реализован:** читается как '0'

бит 6: **Резерв:** всегда должен равняться нулю

бит 5: **Не реализован:** читается как '0'

бит 4: **EEIE:** Разрешение прерывания по окончанию записи в EEPROM данных
1 = прерывание разрешено
0 = прерывание запрещено

бит 3: **BCLIE:** Разрешение прерывания при возникновении коллизий на шине
1 = прерывание разрешено
0 = прерывание запрещено

биты 2-1: **Не реализованы:** читаются как '0'

бит 0: **CCP2IE:** Разрешение прерывания от модуля CCP2
1 = прерывание разрешено
0 = прерывание запрещено

2.2.2.7 Регистр PIR2

Регистр PIR1 доступен для чтения и записи, содержит флаги прерываний от модуля CCP2, возникновения коллизий на шине и окончания записи в EEPROM память данных.

Примечание. Флаги прерываний устанавливаются при возникновении условий прерываний вне зависимости от соответствующих битов разрешения и бита общего разрешения прерываний GIE (INTCON<7>). Программное обеспечение пользователя должно сбрасывать соответствующие флаги при обработке прерываний от периферийных модулей.

Регистр PIR2 (адрес 0Dh)

U-0	R/W-0	U-0	R/W-0	R/W-0	U-0	U-0	R/W-0
-	Резерв	-	EEIF	BCLIF	-	-	CCP1IF
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
-p – значение после POR
-x – неизвестное значение после POR

бит 7: **Не реализован:** читается как '0'

бит 6: **Резерв:** всегда должен равняться нулю

бит 5: **Не реализован:** читается как '0'

бит 4: **EEIF:** Флаг прерывания по окончанию записи в EEPROM данных
1 = запись в EEPROM данных завершена (сбрасывается программно)
0 = запись в EEPROM данных не завершена или не была начата

бит 3: **BCLIF:** Флаг прерывания возникновения коллизий на шине
1 = на шине обнаружены коллизии (только в режиме ведущего I²C)
0 = коллизий не обнаружено

биты 2-1: **Не реализованы:** читаются как '0'

бит 0: **CCP2IF:** Флаг прерывания от модуля CCP2
Режим захвата
1 = выполнен захват значения TMR1 (сбрасывается программно)
0 = захвата значения TMR1 не происходило
Режим сравнения
1 = значение TMR1 достигло указанного в регистрах CCP2H:CCP2L(сбрасывается программно)
0 = значение TMR1 не достигло указанного в регистрах CCP2H:CCP2L
ШИМ режим
Не используется

2.2.2.8 Регистр PCON

Регистр PCON содержит флаги, с помощью которых можно определить источник сброса микроконтроллера:

- сброс по включению питания (POR);
- сброс по сигналу на выводе -MCLR;
- сброс по переполнению сторожевого таймера WDT;
- сброс по обнаружению снижения напряжения питания (BOR).

Примечание. При включении питания бит -BOR имеет непредсказуемое значение и не должен учитываться. Бит -BOR предназначен для обнаружения последующих сбросов микроконтроллера при снижении напряжения питания. Состояние бита -BOR также непредсказуемое, если работа детектора пониженного напряжения заблокирована в битах конфигурации при программировании микроконтроллера (BODEN).

Регистр PCON (адрес 8Eh)

U-0	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-1
-	-	-	-	-	-	-POR	-BOR
Бит 7						Бит 0	

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
-n – значение после POR
-x – неизвестное значение после POR

биты 7-2:**Не реализованы:** читаются как '0'

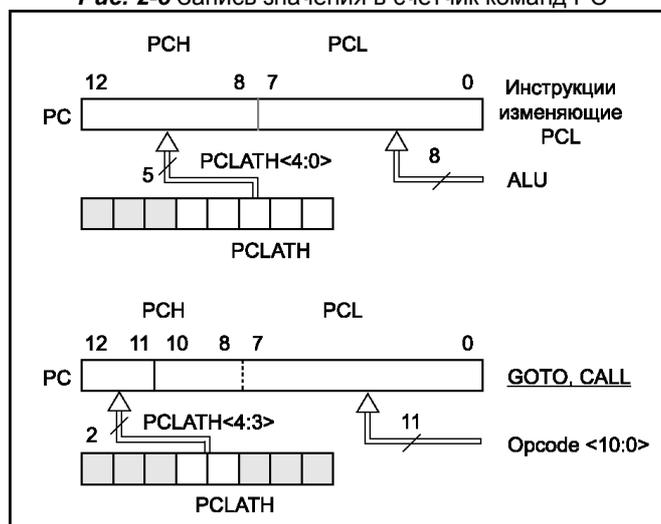
бит 1: **-POR:** Флаг сброса по включению питания
1 = сброса по включению питания не было
0 = произошел сброс микроконтроллера по включению питания (программно должен быть установлен в '1' для обнаружения сброса POR)

бит 0: **-BOR:** Флаг сброса по снижению напряжения питания
1 = сброса по снижению напряжения питания не было
0 = произошел сброс микроконтроллера по снижению напряжения питания (программно должен быть установлен в '1' для обнаружения сброса BOR)

2.3 Регистры PCLATH и PCL

13-разрядный регистр счетчика команд PC указывает адрес выполняемой инструкции. Младший байт счетчика команд PCL доступен для чтения и записи. Старший байт PCH, содержащий <12:8> биты счетчика команд PC, не доступен для чтения и записи. Все операции с регистром PCH происходят через дополнительный регистр PCLATH. При любом виде сброса микроконтроллера счетчик команд PC очищается. На рисунке 2-5 показано две ситуации загрузки значения в счетчик команд PC. Пример сверху, запись в счетчик команд PC происходит при записи значения в регистр PCL (PCLATH <4:0> → PCH). Пример снизу, запись значения в счетчик команд PC происходит при выполнении команды CALL или GOTO (PCLATH <4:3> → PCH).

Рис. 2-5 Запись значения в счетчик команд PC



2.3.1 Вычисляемый переход

Вычисляемый переход может быть выполнен командой приращения к регистру PCL (например, ADDWF PCL). При выполнении табличного чтения вычисляемым переходом следует заботиться о том, чтобы значение PCL не пересекло границу блока памяти (каждый блок 256 байт). Дополнительную информацию по выполнению вычисляемого перехода смотрите в документации AN556 «Выполнение табличного чтения».

2.3.2 Стек

PIC16F87X имеют 8-уровневый 13-разрядный аппаратный стек (см. рисунки 2-1, 2-2). Стек не имеет отображения на память программ и память данных, нельзя записать или прочитать данные из стека. Значение счетчика команд заносится в вершину стека при выполнении инструкций перехода на подпрограмму (CALL) или обработки прерываний. Чтение из стека и запись в счетчик команд PC происходит при выполнении инструкций возвращения из подпрограммы или обработки прерываний (RETURN, RETLW, RETFIE), при этом значение регистра PCLATH не изменяется.

Стек работает как циклический буфер. После 8 записей в стек, девятая запись запишется на место первой, а десятая запись заменит вторую и так далее.

Примечания:

1. В микроконтроллерах не имеется никаких указателей о переполнении стека.
2. В микроконтроллерах не предусмотрено команд записи/чтения из стека, кроме команд вызова/возвращения из подпрограмм (CALL, RETURN, RETLW и RETFIE) или условий перехода по вектору прерываний.

2.4 Страницы памяти программ

все микроконтроллеры Pic16F87X способны адресовать 8К слов памяти программ. Инструкции переходов (CALL и GOTO) имеют 11-разрядное поле для указания адреса, что позволяет непосредственно адресовать 2Кслов памяти программ. Для адресации верхних страниц памяти программ используются 2 бита в регистре PCLATH<4:3>. Перед выполнением команды перехода (CALL или GOTO) необходимо запрограммировать биты регистра PCLATH<4:3> для адресации требуемой страницы.

При выполнении инструкций возврата из подпрограммы, 13-разрядное значение для счетчика программ PC берется с вершины стека, поэтому манипуляция битами регистра PCLATH<3:4> не требуется.

Примечание. Содержимое регистра PCLATH не изменяется поле выполнения инструкции RETURN или RETFIE. Пользователь должен сам изменить значения регистра PCLATH для последующего выполнения команд GOTO и CALL.

Пример перехода со страницы 0 на страницу 1 памяти программ. Этот пример предполагает, что в подпрограмме сохраняется и восстанавливается значение регистра PCLATH.

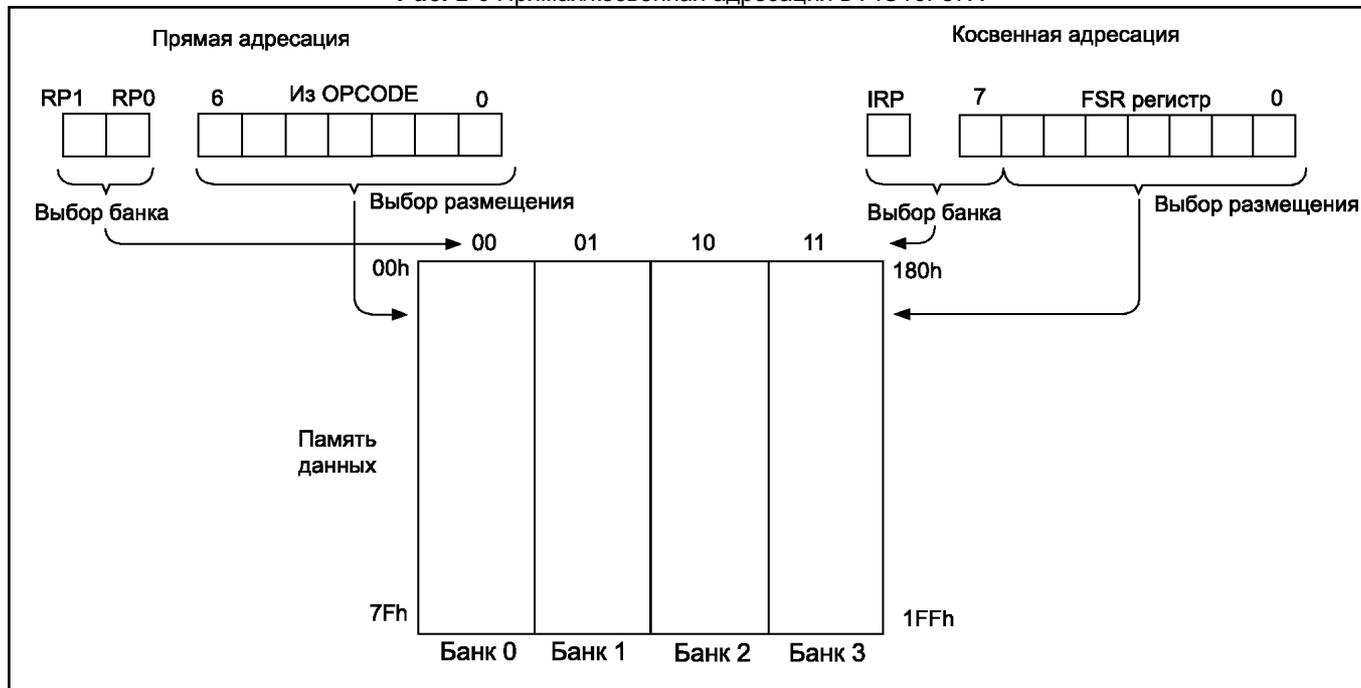
Пример 2-1 Переход на 1 страницу памяти программ с 0 страницы

```
ORG    0x500
BSF    PCLATH,3    ; Выбор страницы 1 (800h-FFFh)
CALL   SUB1_P1     ; Переход на страницу 1 (800h-FFFh)
:
:
ORG    0x900
SUB1_P1:                ; Страница 1 (800h-FFFh)
:
RETURN                ; Возврат на страницу 0 (000h-7FFh)
```

2.5 Косвенная адресация, регистры INDF и FSR

Для выполнения косвенной адресации необходимо обратиться к не физическому регистру INDF. Обращение к регистру INDF фактически вызовет действие с регистром, адрес которого указан в FSR. Косвенное чтение регистра INDF (FSR=0) даст результат 00h. Косвенная запись в регистр INDF не вызовет никаких действий (вызывает воздействия на флаги АЛУ в регистре STATUS). 9-бит косвенного адреса IRP сохраняется в регистре STATUS<7>. Пример 9-разрядной косвенной адресации показан на рисунке 2-6.

Рис. 2-6 Прямая/косвенная адресация в PIC16F87X



Примечание. Карту памяти данных смотрите на рисунке 2-3 и 2-4.

В примере 2-1 показано использование косвенной адресации для очистки памяти данных (диапазон адресов 20h–2Fh).

Пример 2-2 Косвенная адресация

```

BCF    STATUS, IRP    ; Установить банк 0,1
MOVLW 0x20            ; Указать первый регистр в ОЗУ
MOVWF  FSR

NEXT:
CLRF   INDF           ; Очистить регистр
INCF   FSR,F          ; Увеличить адрес
BTFSS  FSR,4          ; Завершить?
GOTO   NEXT           ; Нет, продолжить очистку

CONTINUE:
; Да

```

Уважаемые господа!

ООО «Микро-Чип» поставляет полную номенклатуру комплектующих фирмы **Microchip Technology Inc** и осуществляет качественную техническую поддержку на русском языке.

С техническими вопросами Вы можете обращаться по адресу support@microchip.ru

По вопросам поставок комплектующих Вы можете обращаться к нам по телефонам:

(095) 963-9601

(095) 737-7545

и адресу sales@microchip.ru

На сайте

www.microchip.ru

Вы можете узнать последние новости нашей фирмы, найти техническую документацию и информацию по наличию комплектующих на складе.