PIC12F6XX

Однокристальные 8-разрядные FLASH CMOS микроконтроллеры компании Microchip Technology Incorporated

- **PIC12F629**
- **PIC12F675**

Перевод основывается на технической документации DS41190A компании Microchip Technology Incorporated, USA.

© ООО “Микро-Чип”
Москва - 2002

Распространяется бесплатно.
Полное или частичное воспроизведение материала допускается только с письменного разрешения
ООО «Микро-Чип»
тел. (095) 737-7545
www.microchip.ru

PIC12F629/675
Data Sheet
8-Pin FLASH-Based 8-Bit CMOS Microcontrollers

Trademarks: The Microchip name, logo, PIC, PICmicro, PICMASTER, PIC-START, PRO MATE, KEELOQ, SEEVAL, MPLAB and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

Total Endurance, ICSP, In-Circuit Serial Programming, Filter-Lab, MXDEV, microID, *Fle*xROM, *fuzz*yLAB, MPASM, MPLINK, MPLIB, PICDEM, ICEPIC, Migratable Memory, FanSense, ECONOMONITOR and SelectMode are trademarks of Microchip Technology Incorporated in the U.S.A.

Serialized Quick Term Programming (SQTP) is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

8 - выводные Flash КМОП микроконтроллеры

Микроконтроллеры, описываемые в этом документе:

- PIC12F629
- PIC12F675

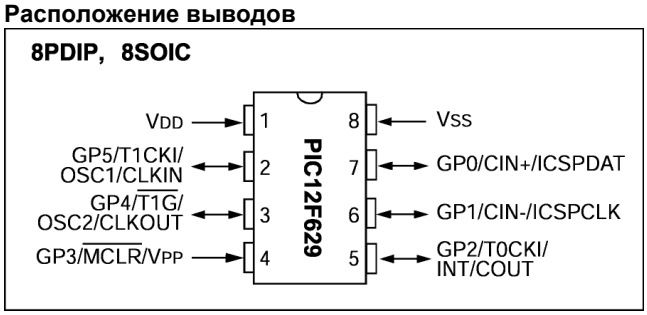
Характеристика микроконтроллеров:

- Высокопроизводительная RISC архитектура
- 35 команд
- Все команды выполняются за один цикл, кроме команд переходов, выполняемых за два цикла
- Тактовая частота:
  - DC – 20МГц, частота тактового сигнала
  - DC – 200нс, длительность машинного цикла
- Память:
  - 1024 x 14 слов Flash памяти программ
  - 64 x 8 память данных
  - 128 x 8 EEPROM памяти данных
- Система прерываний
- 16 аппаратных регистров специального назначения
- 8-уровневый аппаратный стек
- Прямой, косвенный и относительный режим адресации

Характеристика периферийных модулей

- 6 каналов ввода/вывода с индивидуальной настройкой направления данных
- Высокотоковые выводы для непосредственного подключения светодиодов
- Модуль аналогового компаратора:
  - Один аналоговый компаратор
  - Программируемый источник опорного напряжения для компаратора (CV_{REF})
  - Программируемый мультиплексируемый вход с другими периферийными модулями
  - Внешний выход компаратора
- Модуль АЦП (только в PIC12F675)
  - Разрешение 10 бит
  - Программный выбор одного из четырех аналоговых входов
  - Вход опорного напряжения
- Таймер TMR0 – 8-разрядный таймер/счетчик с 8-разрядным программируемым предделителем
- Таймер TMR1
  - 16-разрядный таймер/счетчик с предделителем
  - Вход включения таймера
  - Возможность использования OSC1, OSC2 в качестве выводов генератора TMR1 в LP режиме, если основной тактовый генератор работает в INTOSC режиме
- 64 регистра общего назначения (ОЗУ)

Расположение выводов



Дополнительные особенности:

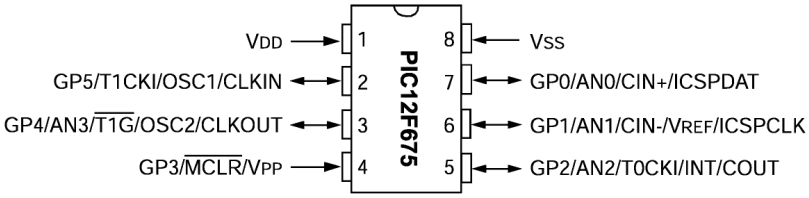
- Сброс по включению питания (POR)
- Таймер сброса (PWRT) и таймер ожидания запуска генератора (OST)
- Сброс по снижению напряжения питания (BOD)
- Сторожевой таймер WDT с собственным RC генератором
- Мультиплексируемый вывод –MCLR
- Прерывания по изменению уровня сигнала на входах
- Индивидуально программируемые для каждого входа подтягивающие резисторы
- Программируемая защита кода
- Режим пониженного энергопотребления SLEEP
- Выбор режима работы тактового генератора:
  - RC – внешний RC генератор
  - INTOSC – внутренний RC генератор 4МГц
  - EC – вход внешнего тактового сигнала
  - XT – стандартный кварцевый/керамический резонатор
  - HS – высокочастотный кварцевый/керамический резонатор
  - LP – низкочастотный кварцевый резонатор (пониженное энергопотребление)
- Внутрисхемное программирование ICSP с использованием двух выводов
- Четыре пользовательских ID ячейки

КМОП технология

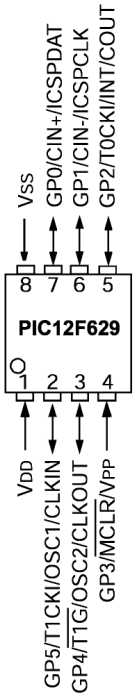
- Высокоскоростная КМОП Flash технология с малым энергопотреблением
- Полностью статическая архитектура
- Широкий диапазон напряжений питания от 2.0В до 5.5В
- Промышленный и расширенный температурные диапазоны
- Малое энергопотребление:
  - <1.0мА @ 5.5В, 4МГц
  - 20мкА (тип) @ 2.0В, 32кГц
  - <1мкА (тип) в режиме SLEEP @ 2.0В

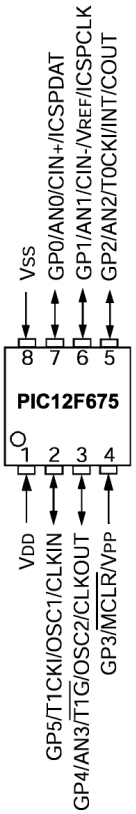
Расположение выводов

8PDIP, 8SOIC



8MLF-S





Содержание

1. Введение ... 6

2. Организация памяти ... 8
2.1 Организация памяти программ ... 8
2.2 Организация памяти данных ... 9
2.2.1 Регистры общего назначения ... 9
2.2.2 Регистры специального назначения ... 9
2.3 Регистры PCLATH и PCL ... 19
2.3.1 Вычисляемый переход ... 19
2.3.2 Стек ... 19
2.4 Косвенная адресация, регистры INDF и FSR ... 20

3. Порт ввода/вывода GPIO ... 21
3.1 Регистры GPIO и TRISIO ... 21
3.2 Дополнительные функции ... 21
3.2.1 Подтягивающие резисторы ... 21
3.2.2 Прерывания по изменению уровня сигнала на входах ... 22
3.3 Описание и структурные схемы выводов ... 23
3.3.1 GP0/AN0/CIN+ ... 23
3.3.2 GP1/AN1/CIN-/V_{REF} ... 23
3.3.3 GP2/AN2/T0CKI/INT/COUT ... 24
3.3.4 GP3/-MCLR/V_{PP} ... 24
3.3.5 GP4/AN3/-T1G/OSC2/CLKOUT ... 25
3.3.6 GP5/T1CKI/OSC1/CLKIN ... 25

4. Модуль таймера TMR0 ... 27
4.1 Работа таймера TMR0 ... 27
4.2 Прерывания от модуля TMR0 ... 27
4.3 Использование внешнего источника тактового сигнала для TMR0 ... 28
4.4 Предделитель ... 29
4.4.1 Переключение предделителя ... 29

5. Модуль таймера TMR1 ... 30
5.1 Работа TMR1 ... 30
5.2 Прерывания от TMR1 ... 31
5.3 Предделитель TMR1 ... 31
5.4 Работа TMR1 в режиме асинхронного счетчика ... 33
5.4.1 Чтение/запись TMR1 в асинхронном режиме ... 33
5.5 Генератор TMR1 ... 33
5.6 Работа TMR1 в SLEEP режиме ... 34

6. Модуль компаратора ... 35
6.1 Работа компаратора ... 36
6.2 Настройка компаратора ... 36
6.3 Подключение к аналоговым входам ... 38
6.4 Выход компаратора ... 38
6.5 Источник опорного напряжения для компаратора ... 39
6.5.1 Настройка источника опорного напряжения ... 39
6.5.2 Точность источника опорного напряжения ... 39
6.6 Время реакции компаратора ... 40
6.7 Работа компаратора в SLEEP режиме микроконтроллера ... 40
6.8 Эффект сброса ... 40
6.9 Прерывания от компаратора ... 41

Содержание (продолжение)

7. Модуль АЦП (только в PIC12F675) ... 42
7.1 Настройка и работа модуля АЦП ... 42
7.1.1 Аналоговые входы ... 42
7.1.2 Выбор аналогового входа ... 42
7.1.3 Опорное напряжение ... 42
7.1.4 Выбор источника тактового сигнала для АЦП ... 43
7.1.5 Старт преобразования ... 43
7.1.6 Результат преобразования ... 43
7.2 Временные требования к подключению канала АЦП ... 46
7.2.1 Рекомендованное сопротивление источника сигнала ... 46
7.2.2 Длительность выборки ... 46
7.3 Работа модуля АЦП в SLEEP режиме микроконтроллера ... 47
7.4 Эффект сброса ... 48

8. EEPROM память данных ... 49
8.1 Регистр EEADR ... 49
8.2 Регистры EECON1, EECON2 ... 50
8.3 Чтение из EEPROM памяти данных ... 51
8.4 Запись в EEPROM память данных ... 51
8.5 Проверка записи ... 52
8.5.1 Выносливость ячеек EEPROM памяти данных ... 52
8.6 Защита от случайной записи ... 52
8.7 Операции с EEPROM памятью при включенной защите кода ... 52

9. Особенности микроконтроллеров PIC12F629/675 ... 53
9.1 Биты конфигурации ... 53
9.2 Настройка тактового генератора ... 55
9.2.1 Режимы тактового генератора ... 55
9.2.2 Кварцевый/керамический резонатор ... 55
9.2.3 Внешний тактовый сигнал ... 56
9.2.4 RC генератор ... 56
9.2.5 Внутренний RC генератор 4МГц ... 57
9.2.6 Вывод CLKOUT ... 57
9.3 Сброс ... 58
9.3.1 Сброс –MCLR ... 59
9.3.2 Сброс по включению питания POR ... 59
9.3.3 Таймер включения питания PWRT ... 59
9.3.4 Таймер запуска генератора OST ... 59
9.3.5 Детектор пониженного напряжения питания BOD ... 60
9.3.6 Последовательность удержания микроконтроллера в состоянии сброса ... 61
9.3.7 Регистр PCON ... 61
9.4 Прерывания ... 66
9.4.1 Внешнее прерывание GP2/INT ... 67
9.4.2 Прерывание по переполнению TMR0 ... 67
9.4.3 Прерывание по изменению уровня сигнала на входах GPIO ... 67
9.4.4 Прерывание от компаратора ... 67
9.4.5 Прерывание от АЦП ... 68
9.5 Сохранение контекста при обработке прерываний ... 69
9.6 Сторожевой таймер WDT ... 70
9.6.1 Период WDT ... 70
9.6.2 Рекомендации по работе с WDT ... 70
9.7 Режим энергосбережения SLEEP ... 71
9.7.1 Выход из режима SLEEP ... 71
9.8 Защита кода программы ... 72
9.9 Размещение идентификатора ID ... 72
9.10 Внутрисхемное программирование ICSP ... 72

10. Система команд ... 73
10.1 Операция «Чтение – Модификация – Запись» ... 73
10.2 Описание команд ... 76

Содержание (продолжение)

11. Поддержка разработчиков ... 83
11.1 Интегрированная среда проектирования MPLAB-IDE ... 83
11.2 Ассемблер MPASM ... 84
11.3 С компиляторы MPLAB-C17 и MPLAB-C18 ... 84
11.4 Линкер MPLINK, организатор библиотек MPLIB ... 84
11.5 Программный симулятор MPLAB-SIM ... 84
11.6 Универсальный эмулятор MPLAB-ICE ... 84
11.7 Внутрисхемный эмулятор ICEPIC ... 85
11.8 Внутрисхемный отладчик MPLAB-ICD ... 85
11.9 Универсальный программатор PRO MATE II ... 85
11.10 Программатор PICSTART Plus ... 85
11.11 Демонстрационная плата PICDEM-1 ... 85
11.12 Демонстрационная плата PICDEM-2 ... 85
11.13 Демонстрационная плата PICDEM-3 ... 86
11.14 Демонстрационная плата PICDEM-17 ... 86
11.15 KeeLoq (с функциями программатора) ... 86

12. Электрические характеристики ... 88
12.1 Электрические характеристики PIC12F629/675-I (промышленный диапазон) ... 91
12.2 Электрические характеристики PIC12F629/675-E (расширенный диапазон) ... 92
12.3 Электрические характеристики PIC12F629/675-I (промышленный диапазон) PIC12F629/675-E (расширенный диапазон) ... 93
12.4 Символьное обозначение временных параметров ... 95
12.5 Временные диаграммы и спецификации PIC12F629/675 (промышленный, расширенный диапазон) ... 96

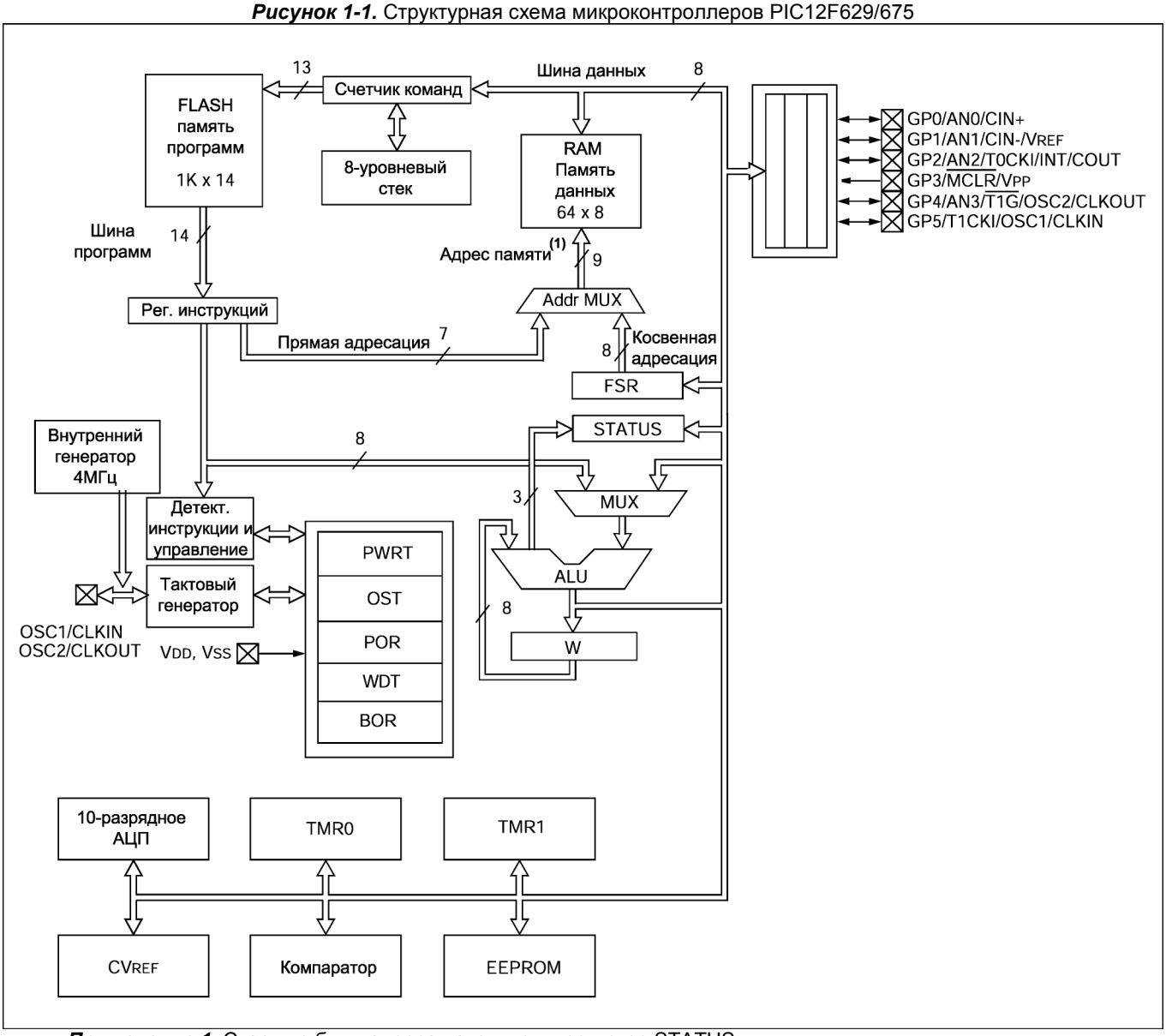
13. Корпуса микроконтроллеров ... 106
13.1 Описание обозначения на корпусе микроконтроллеров ... 106
13.2 Чертежи корпусов ... 107
13.3 Правила идентификации микроконтроллеров ... 111

1. Введение

В этом документе рассматриваются специфические особенности микроконтроллеров PIC12F629/675. Дополнительную информацию смотрите в документации PICmicro™ Mid-Range Reference Manual (DS33023). Этот документ Вы можете получить в представительствах компании Microchip Inc. или загрузить его с серверов технической поддержки **www.microchip.com**, **www.microchip.ru**. Документ Reference Manual должен рассматриваться как дополнение к данной технической документации, который рекомендуется для изучения с целью лучшего понимания архитектуры микроконтроллеров.

Описание всех модулей PIC12F629 и PIC12F675 Вы найдете в данной документации. Оба микроконтроллера идентичны за исключением наличия в PIC12F675 10-разрядного АЦП. Микроконтроллеры упаковываются в 8-выводные корпуса DIP, SOIC и MLF. На рисунке 1-1 представлена структурная схема микроконтроллеров PIC12F629/675, а в таблице 1-1 – назначение выводов микроконтроллеров.

Рисунок 1-1. Структурная схема микроконтроллеров PIC12F629/675



Примечание 1. Старшие биты адреса находятся в регистре STATUS.

Таблица 1-1. Назначение выводов микроконтроллеров PIC12F629/675

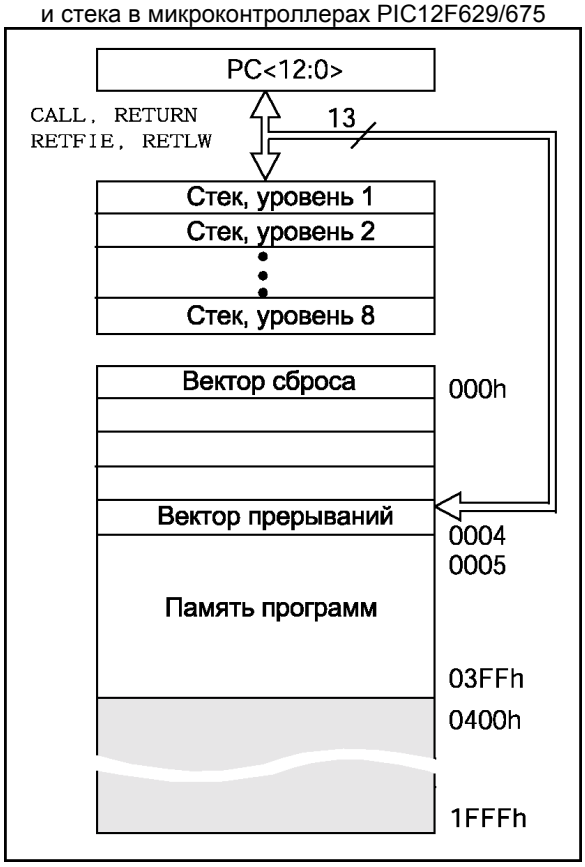
Обозначение	Функция	Тип входа	Тип выхода	Описание
GP0/AN0/CIN+/ICSPDAT	GP0	TTL	CMOS	Двунаправленный канал ввода/вывода с программируемым подтягивающим резистором и прерыванием по изменению входного сигнала
	AN0	AN		Аналоговый вход 0 АЦП (только в PIC12F675)
	CIN+	AN		Вход компаратора
	ICSPDAT	TTL	CMOS	Вывод данных при программировании
GP1/AN1/CIN-/V_{REF}/ ICSPCLK	GP1	ST	CMOS	Двунаправленный канал ввода/вывода с программируемым подтягивающим резистором и прерыванием по изменению входного сигнала
	AN1	AN		Аналоговый вход 1 АЦП (только в PIC12F675)
	CIN-	AN		Вход компаратора
	V_{REF}	AN		Вход опорного напряжения (только в PIC12F675)
	ICSPCLK	ST		Вход тактового сигнала при программировании
GP2/AN2/T0CKI/INT/COUT	GP2	ST	CMOS	Двунаправленный канал ввода/вывода с программируемым подтягивающим резистором и прерыванием по изменению входного сигнала
	AN2	AN		Аналоговый вход 2 АЦП (только в PIC12F675)
	T0CKI	ST		Вход тактового сигнала для TMR0
	INT	ST		Вход внешних прерываний
	COUT		CMOS	Выход компаратора
GP3/-MCLR/V_{PP}	GP3	TTL		Вход порта с программируемым подтягивающим резистором и прерыванием по изменению входного сигнала
	-MCLR	ST		Вход сброса
	V_{PP}	HV		Напряжение программирования
GP4/AN3/-T1G/OSC2/ CLKOUT	GP4	TTL	CMOS	Двунаправленный канал ввода/вывода с программируемым подтягивающим резистором и прерыванием по изменению входного сигнала
	AN3	AN		Аналоговый вход 3 АЦП (только в PIC12F675)
	-T1G	ST		Вход включения TMR1
	OSC2		XTAL	Вывод для подключения кварцевого/ керамического резонатора
	CLKOUT		CMOS	Выход $F_{OSC}/4$
GP5/T1CKI/OSC1/CLKIN	GP5	TTL	CMOS	Двунаправленный канал ввода/вывода с программируемым подтягивающим резистором и прерыванием по изменению входного сигнала
	T1CKI	ST		Вход тактового сигнала для TMR1
	OSC1	XTAL		Вывод для подключения кварцевого/ керамического резонатора
	CLKIN	ST		Внешний тактовый сигнал/ внешняя RC цепочка
V_{SS}	V_{SS}	Питание		Общий вывод
V_{DD}	V_{DD}	Питание		Напряжение питания

2. Организация памяти

2.1 Организация памяти программ

Микроконтроллеры PIC12F629/675 имеют 13-разрядный счетчик команд PC, способный адресовать 8K x 14 слов памяти программ. Физически реализовано в PIC12F629/675 1K x 14 (0000h-03FFh) памяти программ. Обращение к физически не реализованной памяти программ приведет к адресации реализованной памяти в адресном пространстве 0000h-03FFh. Адрес вектора сброса – 0000h. Адрес вектора прерываний – 0004h (смотрите рисунок 2-1).

Рисунок 2-1. Организация памяти программ и стека в микроконтроллерах PIC12F629/675



2.2 Организация памяти данных

Память данных разделена на два банка, которые содержат регистры общего (GPR) и специального (SFR) назначения. Первые 32 ячейки каждого банка зарезервированы под регистры специального назначения. Регистры общего назначения имеют адреса с 20h по 5Fh в каждом банке памяти данных. Физически не реализованные регистры читаются как ‘0’. Бит RP0(STATUS<5>) предназначен для выбора текущего банка памяти данных:

- RP0 = 0 - выбран банк 0
- RP0 = 1 - выбран банк 1

2.2.1 Регистры общего назначения

В микроконтроллерах PIC12F629/675 регистры общего назначения имеют организацию 64 x 8. Обращение к регистрам можно выполнить прямой или косвенной адресацией через регистр FSR (смотрите раздел 2.4).

2.2.2 Регистры специального назначения

Регистры специального назначения предназначены для управления ядром микроконтроллера и периферийными модулями. Эти регистры реализованы как статическое ОЗУ. Список регистров специального назначения представлен в таблице 2-1.

Регистры SFR разделяются на две основные группы: управление ядром микроконтроллера; управление периферийными модулями микроконтроллера. Регистры, которые управляют ядром микроконтроллера, описаны в этом разделе. Описание регистров, связанных с работой периферийных модулей, смотрите в соответствующем разделе документации.

Рисунок 2-2. Карта памяти данных в микроконтроллерах PIC12F629/675

Банк 0		Банк 1	
Регистр косвенной адресации(1)	00h	Регистр косвенной адресации(1)	80h
TMR0	01h	OPTION_REG	81h
PCL	02h	PCL	82h
STATUS	03h	STATUS	83h
FSR	04h	FSR	84h
GPIO	05h	TRISIO	85h
	06h		86h
	07h		87h
	08h		88h
	09h		89h
PCLATH	0Ah	PCLATH	8Ah
INTCON	0Bh	INTCON	8Bh
PIR1	0Ch	PIE1	8Ch
	0Dh		8Dh
TMR1L	0Eh	PCON	8Eh
TMR1H	0Fh		8Fh
T1CON	10h	OSCCAL	90h
	11h		91h
	12h		92h
	13h		93h
	14h		94h
	15h	WPU	95h
	16h	IOCB	96h
	17h		97h
	18h		98h
CMCON	19h	VRCON	99h
	1Ah	EEDATA	9Ah
	1Bh	EEADR	9Bh
	1Ch	EECON1	9Ch
	1Dh	EECON(1)	9Dh
ADRESH(2)	1Eh	ADRESL(2)	9Eh
ADCON0(2)	1Fh	ANSEL(2)	9Fh
Регистры общего назначения 64 байта	20h … 5Fh	Доступ к регистрам 20h – 5Fh	A0h … DFh
	60h … 7Fh		E0h … FFh

Затененные ячейки – не реализованная область памяти, читается как ‘0’.
1. Нефизический регистр.
2. Только в PIC12F675.

Таблица 2-1. Регистры специального назначения

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Значение после POR
Банк 0										
00h	INDF(1)	Обращение к регистру, адрес которого указан в FSR								0000 0000
01h	TMR0	Регистр модуля TMR0								xxxx xxxx
02h	PCL	Младший байт счетчика команд PC								0000 0000
03h	STATUS	IRP(2)	RP1(2)	RP0	-TO	-PD	Z	DC	C	0001 1xxx
04h	FSR	Регистр адреса при косвенной адресации								xxxx xxxx
05h	GPIO	-	-	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0	--xx xxxx
06h	-	Не реализован								-
07h	-	Не реализован								-
08h	-	Не реализован								-
09h	-	Не реализован								-
0Ah	PCLATH	-	-	-	Буфер старших 5 бит счетчика команд PC					---0 0000
0Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000
0Ch	PIR1	EEIF	ADIF(3)	-	-	CMIF	-	-	TMR1IF	00-- 0--0
0Dh	-	Не реализован								-
0Eh	TMR1L	Младший регистр 16-разрядного таймера/счетчика TMR1								xxxx xxxx
0Fh	TMR1H	Старший регистр 16-разрядного таймера/счетчика TMR1								xxxx xxxx
10h	T1CON	-	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	-T1SYNC	TMR1CS	TMR1ON	-000 0000
11h	-	Не реализован								-
12h	-	Не реализован								-
13h	-	Не реализован								-
14h	-	Не реализован								-
15h	-	Не реализован								-
16h	-	Не реализован								-
17h	-	Не реализован								-
18h	-	Не реализован								-
19h	CMCON	-	COUT	-	CINV	CIS	CM2	CM1	CM0	-0-0 0000
1Ah	-	Не реализован								-
1Bh	-	Не реализован								-
1Ch	-	Не реализован								-
1Dh	-	Не реализован								-
1Eh	ADRESH(3)	8 (левое выравнивание) или 2 (правое выравнивание) старших бита результата АЦП								xxxx xxxx
1Fh	ADCON0(3)	ADFM	VCFG	-	-	CHS1	CHS0	GO/-DONE	ADON	00-- 0000

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.

Примечания:

1. Нефизический регистр.
2. Бит зарезервирован для последующих микроконтроллеров, должен поддерживаться равным ‘0’.
3. Только в микроконтроллерах PIC12F675.

Таблица 2-1. Регистры специального назначения (продолжение)

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Значение после POR
Банк 1										
80h	INDF(1)	Обращение к регистру, адрес которого указан в FSR								0000 0000
81h	OPTION_REG	-GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111
82h	PCL	Младший байт счетчика команд PC								0000 0000
83h	STATUS	IRP(2)	RP1(2)	RP0	-TO	-PD	Z	DC	C	0001 1xxx
84h	FSR	Регистр адреса при косвенной адресации								xxxx xxxx
85h	TRISIO	-	-	TRIS5	TRIS4	TRIS3	TRIS2	TRIS1	TRIS0	--11 1111
86h	-	Не реализован								-
87h	-	Не реализован								-
88h	-	Не реализован								-
89h	-	Не реализован								-
8Ah	PCLATH	-	-	-	Буфер старших 5 бит счетчика команд PC					---0 0000
8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000
8Ch	PIE1	EEIE	ADIE(3)	-	-	CMIE	-	-	TMR1IE	00-- 0--0
8Dh	-	Не реализован								-
8Eh	PCON	-	-	-	-	-	-	-POR	-BOD	---- --0x
8Fh	-	Не реализован								-
90h	OSCCAL	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	-	-	1000 00--
91h	-	Не реализован								-
92h	-	Не реализован								-
93h	-	Не реализован								-
94h	-	Не реализован								-
95h	WPU	-	-	WPU5	WPU4	-	WPU2	WPU1	WPU0	--11 –111
96h	IOCB	-	-	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0	--00 0000
97h	-	Не реализован								-
98h	-	Не реализован								-
99h	VRCON	VREN	-	VRR	-	VR3	VR2	VR1	VR0	0-0- 0000
9Ah	EEDATA	Данные, записываемые в EEPROM память								0000 0000
9Bh	EEADR	-	Адрес ячейки в EEPROM памяти данных							-000 0000
9Ch	EECON1	-	-	-	-	WRERR	WREN	WR	RD	---- x000
9Dh	EECON2(1)	Управляющий регистр записи в EEPORM память данных								---- ----
9Eh	ADRESL(3)	2 (левое выравнивание) или 8 (правое выравнивание) младших бита результата АЦП								xxxx xxxx
9Fh	ANSEL(3)	-	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.

Примечания:

1. Нефизический регистр.
2. Бит зарезервирован для последующих микроконтроллеров, должен поддерживаться равным ‘0’.
3. Только в микроконтроллерах PIC12F675.

2.2.2.1 Регистр STATUS

В регистре STATUS содержатся флаги состояния АЛУ, флаги причины сброса микроконтроллера и биты управления банками памяти данных.

Регистр STATUS может быть адресован любой командой, как и любой другой регистр памяти данных. Если обращение к регистру STATUS выполняется командой, которая воздействует на флаги Z, DC и C, то изменение этих трех битов командой заблокирована. Эти биты сбрасываются или устанавливаются согласно логике ядра микроконтроллера. Команды изменения регистра STATUS также не воздействуют на биты -TO и -PD. Поэтому, результат выполнения команды с регистром STATUS может отличаться от ожидаемого. Например, команда CLRF STATUS сбросит три старших бита и установит бит Z (состояние регистра STATUS после выполнения команды 000uu1uu, где u - не изменяемый бит).

При изменении битов регистра STATUS рекомендуется использовать команды, не влияющие на флаги АЛУ (SWAPF, MOVWF, BCF и BSF). Описание команд смотрите в разделе 10.

Примечания:

1. Биты IRP и RP1 (STATUS<7:6>) в микроконтроллерах PIC12F629/675 не используются, они должны поддерживаться равными ‘0’. Использование этих битов как битов общего назначения не рекомендуется для совместимости программы с последующими версиями микроконтроллеров.

2. Флаги C и DC используются как биты заема и десятичного заема соответственно, например, при выполнении команд вычитания SUBLW и SUBWF.

Регистр 2-1. Регистр STATUS (03h или 83h)

Резерв	Резерв	R/W - 0	R - 1	R - 1	R/W - x	R/W - x	R/W - x
IRP	RP1	RP0	-TO	-PD	Z	DC	C
Бит 7							Бит 0

Бит 7 **IRP:** Зарезервирован, должен поддерживаться равным ‘0’

Бит 6 **RP1:** Зарезервирован, должен поддерживаться равным ‘0’

Бит 5 **RP0:** Выбор банка памяти данных (используется при прямой адресации)
1 = Банк 1 (80h –FFh)
0 = Банк 0 (00h – 7Fh)

Бит 4 **-TO:** Флаг переполнения сторожевого таймера WDT
1 = после сброса POR, выполнения команды CLRWDT или SLEEP
0 = произошло переполнение WDT

Бит 3 **-PD:** Флаг детектора выключения питания
1 = после сброса POR или выполнения команды CLRWDT
0 = после выполнения команды SLEEP

Бит 2 **Z:** Флаг нулевого результата
1 = нулевой результат арифметической или логической операции
0 = результат арифметической или логической операции не нулевой

Бит 1 **DC:** Флаг десятичного переноса/заема
Флаг заема имеет инверсное значение.
1 = был перенос из младшего полубайта
0 = не было переноса из младшего полубайта

Бит 0 **C:** Флаг переноса/заема
1 = был перенос из старшего бита
0 = не было переноса из старшего бита

Примечание. Флаг заема имеет инверсное значение. Вычитание выполняется путем прибавления дополнительного кода второго операнда. При выполнении команд сдвига (RRF, RLF) бит C загружается старшим или младшим битом сдвигаемого регистра.

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

2.2.2.2 Регистр OPTION_REG

Регистр OPTION_REG доступен для чтения и записи, содержит биты управления:

- Предварительным делителем TMR0/WDT
- Активным фронтом внешнего прерывания GP2/INT
- Таймером TMR0
- Подтягивающими резисторами на входах GPIO

Примечание. Если предварительный делитель включен перед WDT (PSA(OPTION_REG<3>)=1), то коэффициент деления тактового сигнала для TMR0 равен 1:1.

Регистр 2-2. Регистр OPTION_REG (81h)

R/W - 1	R/W - 1	R/W - 1	R/W - 1	R/W - 1	R/W - 1	R/W - 1	R/W - 1
-GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
Бит 7							Бит 0

Бит 7 **-GPPU:** Включение подтягивающих резисторов на входах GPIO
1 = подтягивающие резисторы отключены
0 = подтягивающие резисторы включены в зависимости от состояния индивидуальных битов WPU

Бит 6 **INTEDG:** Выбор активного фронта сигнала на входе внешнего прерывания INT
1 = прерывания по переднему фронту сигнала GP2/INT
0 = прерывания по заднему фронту сигнала GP2/INT

Бит 5 **T0CS:** Выбор тактового сигнала для TMR0
1 = внешний тактовый сигнал с вывода GP2/T0CKI
0 = внутренний тактовый сигнал (CLKOUT)

Бит 4 **T0SE:** Выбор фронта приращения TMR0 при внешнем тактовом сигнале
1 = приращение по заднему фронту сигнала (с высокого к низкому уровню) на выводе GP2/T0CKI
0 = приращение по переднему фронту сигнала (с низкого к высокому уровню) на выводе GP2/T0CKI

Бит 3 **PSA:** Выбор включения предделителя
1 = предделитель включен перед WDT
0 = предделитель включен перед TMR0

Бит 2-0 **PS2:PS0:** Установка коэффициента деления предделителя

Значение	Для TMR0	Для WDT
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

2.2.2.3 Регистр INTCON

Регистр INTCON доступен для чтения и записи, содержит биты разрешений и флаги прерываний: переполнение TMR0; изменения уровня сигнала на выводах GPIO; внешний источник прерываний GP2/INT.

> ***Примечание.*** Флаги прерываний устанавливаются при возникновении условий прерываний вне зависимости от соответствующих битов разрешения и бита общего разрешения прерываний GIE (INTCON<7>). Флаги прерываний должны быть сброшены в обработчике прерываний перед разрешением прерываний.

Регистр 2-3. Регистр INTCON (0Bh или 8Bh)

R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF
Бит 7							Бит 0

Бит 7 **GIE:** Глобальное разрешение прерываний
1 = разрешены все немаскированные прерывания
0 = все прерывания запрещены

Бит 6 **PEIE:** Разрешение прерываний от периферийных модулей
1 = разрешены все немаскированные прерывания периферийных модулей
0 = прерывания от периферийных модулей запрещены

Бит 5 **T0IE:** Разрешение прерывания по переполнению TMR0
1 = прерывание разрешено
0 = прерывание запрещено

Бит 4 **INTE:** Разрешение внешнего прерывания INT
1 = прерывание разрешено
0 = прерывание запрещено

Бит 3 **GPIE:** Разрешение прерывания по изменению сигнала на входах GPIO
1 = прерывание разрешено
0 = прерывание запрещено

Бит 2 **T0IF:** Флаг прерывания по переполнению TMR0
1 = произошло переполнение TMR0 (сбрасывается программно)
0 = переполнения TMR0 не было

Бит 1 **INTF:** Флаг внешнего прерывания INT
1 = выполнено условие внешнего прерывания на выводе GP2/INT (сбрасывается программно)
0 = внешнего прерывания не было

Бит 0 **GPIF:** Флаг прерывания по изменению уровня сигнала на входах GP5:GP0
1 = зафиксировано изменение уровня сигнала на одном из входов GP5:GP0
(сбрасывается программно)
0 = не было изменения уровня сигнала ни на одном из входов GP5:GP0

Примечание. T0IF устанавливается в ‘1’, когда происходит переполнение TMR0. TMR0 не очищается при последующих сбросах, поэтому должен быть заново инициализирован перед проверкой флага T0IF.

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

2.2.2.4 Регистр PIE1

Регистр PIE1 доступен для чтения и записи, содержит биты разрешения периферийных прерываний.

Примечание. Чтобы разрешить периферийные прерывания необходимо установить в '1' бит PEIE(INTCON<6>).

Регистр 2-4. Регистр PIE1 (8Ch)

R/W - 0	R/W - 0	U - 0	U - 0	R/W - 0	U - 0	U - 0	R/W - 0
EEIE	ADIE	-	-	CMIE	-	-	TMR1E
Бит 7							Бит 0

Бит 7 **EEIE:** Разрешение прерывания по завершению цикла записи в EEPROM память данных
1 = прерывание разрешено
0 = прерывание запрещено

Бит 6 **ADIE:** Разрешение прерываний по завершению преобразования АЦП
1 = прерывание разрешено
0 = прерывание запрещено

Бит 5-4 **Не используется:** Читается как ‘0’

Бит 3 **CMIE:** Разрешение прерывания от модуля компаратора
1 = прерывание разрешено
0 = прерывание запрещено

Бит 2-1 **Не используется:** Читается как ‘0’

Бит 0 **TMR1E:** Разрешение прерывания по переполнению TMR1
1 = прерывание разрешено
0 = прерывание запрещено

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

2.2.2.5 Регистр PIR1

Регистр PIR1 доступен для чтения и записи, содержит флаги прерываний периферийных модулей.

Примечание. Флаги прерываний устанавливаются при возникновении условий прерываний вне зависимости от соответствующих битов разрешения и бита общего разрешения прерываний GIE (INTCON<7>). Программное обеспечение пользователя должно сбрасывать соответствующие флаги при обработке прерываний от периферийных модулей.

Регистр 2-5. Регистр PIR1 (0Ch)

R/W - 0	R/W - 0	U - 0	U - 0	R/W - 0	U - 0	U - 0	R/W - 0
EEIF	ADIF	-	-	CMIF	-	-	TMR1F
Бит 7							Бит 0

Бит 7 **EEIF:** Флаг прерывания по окончанию записи в EEPROM память данных
1 = запись в EEPROM память данных завершена (сбрасывается программно)
0 = запись в EEPROM память данных не завершена или не была начата

Бит 6 **ADIF:** Флаг прерывания от модуля АЦП
1 = преобразование АЦП завершено (сбрасывается программно)
0 = преобразование АЦП не завершено

Бит 5-4 **Не используется:** Читается как ‘0’

Бит 3 **CMIF:** Разрешение прерывания от модуля компаратора
1 = изменился уровень сигнала на входе компаратора (сбрасывается программно)
0 = уровень сигнала на входе компаратора не изменялся

Бит 2-1 **Не используется:** Читается как ‘0’

Бит 0 **TMR1F:** Разрешение прерывания по переполнению TMR1
1 = произошло переполнение TMR1 (сбрасывается программно)
0 = переполнения TMR1 не было

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

2.2.2.6 Регистр PCON

Регистр PCON содержит флаги, с помощью которых можно определить причину сброса микроконтроллера:

- Сброс по включению питания (POR)
- Сброс по сигналу на выводе -MCLR
- Сброс по переполнению сторожевого таймера WDT
- Сброс по обнаружению снижения напряжения питания (BOR)

Регистр 2-6. Регистр PCON (8Eh)

U - 0	U - 0	U - 0	U - 0	U - 0	U - 0	R/W - 0	R/W - 0
-	-	-	-	-	-	-POR	-BOD
Бит 7							Бит 0

Бит 7-2 **Не используется:** Читается как ‘0’

Бит 1 **-POR:** Флаг сброса по включению питания
1 = сброса по включению питания не было
0 = произошел сброс микроконтроллера по включению питания
(программно должен быть установлен в '1' для обнаружения сброса POR)

Бит 0 **-BOD:** Флаг сброса по снижению напряжения питания
1 = сброса по снижению напряжения питания не было
0 = произошел сброс микроконтроллера по снижению напряжения питания
(программно должен быть установлен в '1' для обнаружения сброса BOR)

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

2.2.2.7 Регистр OSCCAL

В регистре OSCCAL размещаются биты калибровки внутреннего RC генератора 4МГц. 6-разрядная константа загружается в регистр OSCCAL для коррекции частоты внутреннего RC генератора.

Регистр 2-6. Регистр OSCCAL (90h)

R/W - 1	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	U - 0	U - 0
CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	-	-
Бит 7							Бит 0

Бит 7-2 **CAL5:CAL0:** 6-разрядная константа калибровки тактового генератора
111111 = максимальная частота
100000 = средняя частота
000000 = минимальная частота

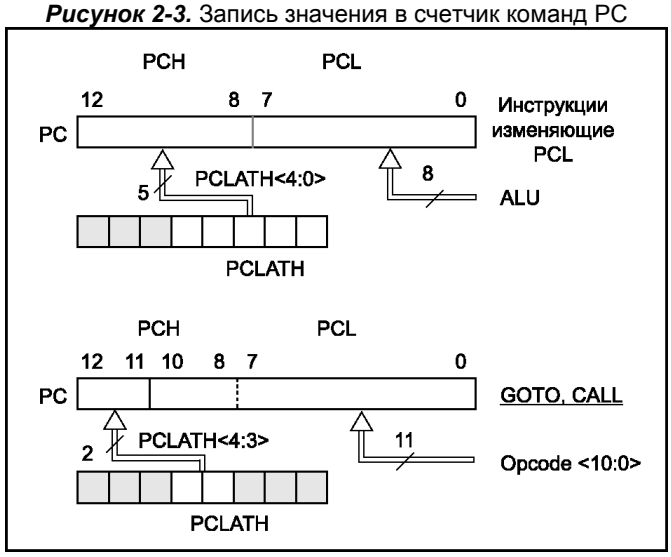
Бит 1-0 **Не используется:** Читается как ‘0’

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

2.3 Регистры PCLATH и PCL

13-разрядный регистр счетчика команд PC указывает адрес выполняемой инструкции. Младший байт счетчика команд PCL доступен для чтения и записи. Старший байт PCH, содержащий <12:8> биты счетчика команд PC, не доступен для чтения и записи. Все операции с регистром PCH происходят через дополнительный регистр PCLATH. При любом виде сброса микроконтроллера счетчик команд PC очищается. На рисунке 2-3 показано две ситуации загрузки значения в счетчик команд PC. Пример сверху, запись в счетчик команд PC происходит при записи значения в регистр PCL (PCLATH <4:0> → PCH). Пример снизу, запись значения в счетчик команд PC происходит при выполнении команды CALL или GOTO (PCLATH <4:3> → PCH).

Рисунок 2-3. Запись значения в счетчик команд PC



2.3.1 Вычисляемый переход

Вычисляемый переход может быть выполнен командой приращения к регистру PCL (например, ADDWF PCL). При выполнении табличного чтения вычисляемым переходом следует заботиться о том, чтобы значение PCL не пересекло границу блока памяти (каждый блок 256 байт). Дополнительную информацию по выполнению вычисляемого перехода смотрите в документации AN556 «Выполнение табличного чтения».

2.3.2 Стек

PIC12F629/675 имеют 8-уровневый 13-разрядный аппаратный стек (смотрите рисунок 2-1). Стек не имеет отображения на память программ и память данных, нельзя запись или прочитать данные из стека. Значение счетчика команд заносится в вершину стека при выполнении инструкций перехода на подпрограмму (CALL) или обработки прерываний. Чтение из стека и запись в счетчик команд PC происходит при выполнении инструкций возвращения из подпрограммы или обработки прерываний (RETURN, RETLW, RETFIE), при этом значение регистра PCLATH не изменяется.

Стек работает как циклический буфер. После 8 записей в стек, девятая запись запишется на место первой, а десятая запись заменит вторую и так далее.

Примечания:

1. В микроконтроллерах не имеется никаких указателей о переполнении стека.

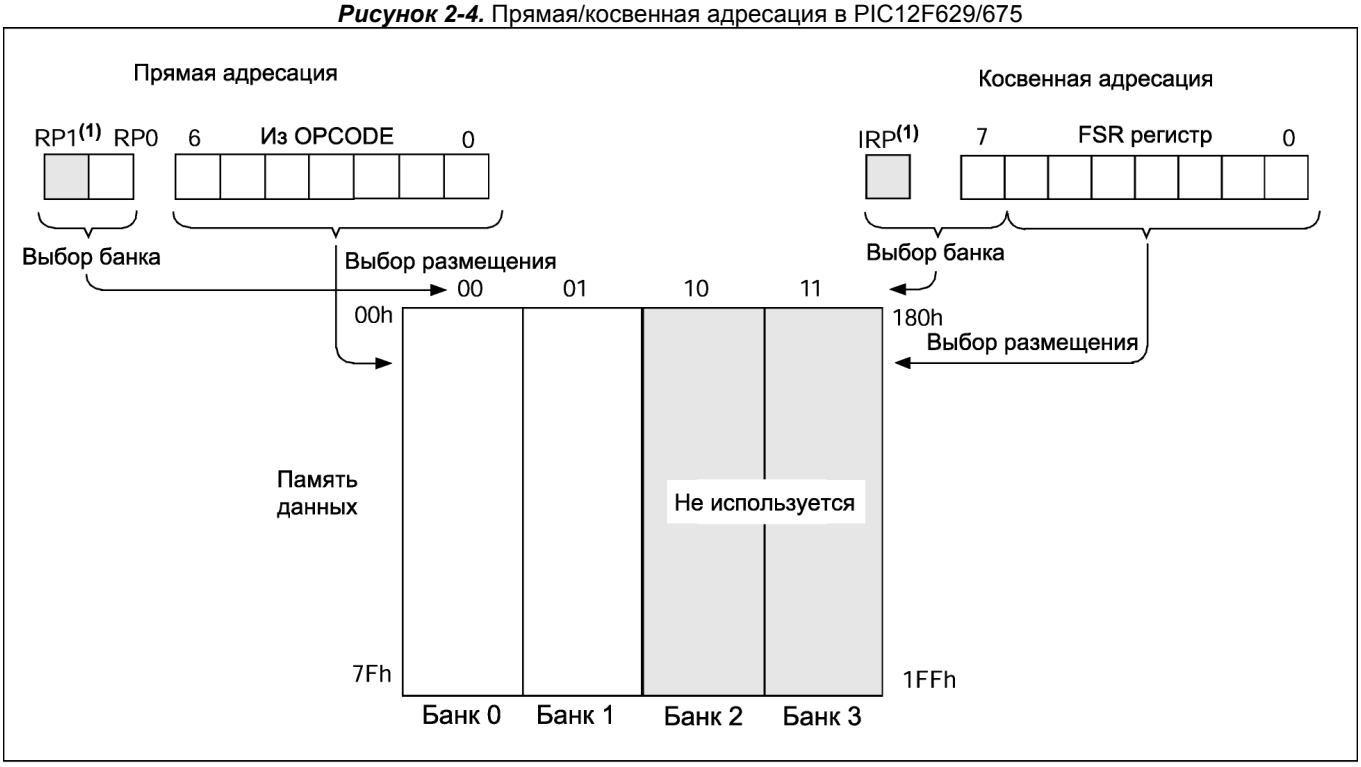
2. В микроконтроллерах не предусмотрено команд записи/чтения из стека, кроме команд вызова/возврата из подпрограмм (CALL, RETURN, RETLW и RETFIE) или условий перехода по вектору прерываний.

2.4 Косвенная адресация, регистры INDF и FSR

Для выполнения косвенной адресации необходимо обратиться к физически не реализованному регистру INDF. Обращение к регистру INDF фактически вызовет действие с регистром, адрес которого указан в FSR. Косвенное чтение регистра INDF (FSR=0) даст результат 00h. Косвенная запись в регистр INDF не вызовет никаких действий (вызывает воздействия на флаги АЛУ в регистре STATUS). 9-бит косвенного адреса IRP сохраняется в регистре STATUS<7>. Пример косвенной адресации показан на рисунке 2-4.

В примере 2-1 показано использование косвенной адресации для очистки памяти данных (диапазон адресов 20h–2Fh).

Рисунок 2-4. Прямая/косвенная адресация в PIC12F629/675



Карту памяти смотрите на рисунке 2-2.

Примечание 1. Биты RP1, IRP зарезервированы, должны быть сброшены в ‘0’.

Пример 2-2. Косвенная адресация

```
        BCF    STATUS, IRP   ; Установить банк 0,1
        MOVLW  0x20          ; Указать первый регистр в ОЗУ
        MOVWF  FSR
NEXT:
        CLRF   INDF          ; Очистить регистр
        INCF   FSR,F         ; Увеличить адрес
        BTFSS  FSR,4         ; Завершить?
        GOTO   NEXT          ; Нет, продолжить очистку

CONTINUE:
                             ; Да
```

3. Порт ввода/вывода GPIO

В микроконтроллерах PIC12F629/675 реализовано 6 каналов порта ввода/вывода. Некоторые каналы портов ввода/вывода мультиплексированы с дополнительными функциями периферийных модулей микроконтроллера. В общем случае, когда используется периферийная функция, вывод не может использоваться как канал порта ввода/вывода.

Примечание. Дополнительную информацию по работе с портами ввода/вывода смотрите в технической документации DS33023 «PICmicro™ Mid-Range Reference Manual».

3.1 Регистры GPIO и TRISIO

GPIO – 6-разрядный порт ввода/вывода. Все каналы GPIO имеют соответствующие биты направления в регистре TRISIO, позволяющие настраивать канал как вход или выход. Запись ‘1’ в TRISIO переводит соответствующий выходной буфер в 3-е состояние. Запись ‘0’ в регистр TRISIO определяет соответствующий канал как выход, содержимое защелки GPIO передается на вывод микроконтроллера (если выходная защелка подключена к выводу микроконтроллера). Вывод GP3 может работать только на вход, чтение соответствующего бита TRISIO дает результат ‘1’. В примере 3-1 показана инициализация GPIO.

Чтение регистра GPIO возвращает состояние на выводах порта, а запись производится в защелку GPIO. Все операции записи в порт выполняются по принципу «чтение – модификация - запись», т.е. сначала производится чтение состояния выводов порта, затем изменение и запись в защелку. Когда в слове конфигурации бит MCLREN=1, чтение GP3 дает результат ‘0’.

Биты регистра TRISIO управляют направлением каналов GPIO, даже когда они используются как аналоговые входы. Пользователь должен удостовериться, что соответствующие каналы GPIO настроены на вход при использовании их в качестве аналоговых входов.

Пример 3-1 Инициализация GPIO

```
BCF     STATUS, RP0   ; Выбрать банк 0
CLRF    GPIO          ; Инициализация защелок GPIO

MOVLW   0X07          ;
MOVWF   CMCON         ; Каналы GPIO – цифровые входы/выходы

BSF     STATUS, RP0   ; Выбрать банк 1
MOVLW   0x0C          ; Значение для инициализации
                       ; направления каналов GPIO
MOVWF   TRISA         ; Настроить GP<3:2> как входы,
                      ; настроить GP<5:4,1:0> как выходы
BCF     STATUS, RP0   ; Выбрать банк 0
```

3.2 Дополнительные функции

Каждый вывод GPIO в микроконтроллерах PIC12F629/675 имеет индивидуальный бит разрешения прерываний по изменению уровня сигнала на входах и бит включения внутреннего подтягивающего резистора (кроме GP3).

3.2.1 Подтягивающие резисторы

Каждый вывод GPIO, кроме GP3, имеет соответствующие биты включения внутреннего подтягивающего резистора на входе, которые размещаются в регистре WPU. Подтягивающий резистор автоматически выключается при настройке вывода на выход. Подтягивающие резисторы на всех вход выключаются при сбросе по включению питания, а так же управляются битом –GPPU(OPTION_REG<7>).

Регистр 3-1. Регистр WPU (95h)

U - 0	U - 0	R/W - 0	R/W - 0	U - 0	R/W - 0	R/W - 0	R/W - 0
-	-	WPU5	WPU4	-	WPU2	WPU1	WPU0
Бит 7							Бит 0

Бит 7-6 **Не используется:** Читается как ‘0’

Бит 5-4 **WPU5:WPU4:** Включение подтягивающих резисторов на входах GP5:GP4
1 = подтягивающий резистор включен
0 = подтягивающий резистор выключен

Бит 3 **Не используется:** Читается как ‘0’

Бит 2-0 **WPU2:WPU0:** Включение подтягивающих резисторов на входах GP2:GP0
1 = подтягивающий резистор включен
0 = подтягивающий резистор выключен

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

3.2.2 Прерывания по изменению уровня сигнала на входах

Каждый вывод GPIO имеет соответствующий бит разрешения прерываний по изменению входного сигнала. Индивидуальные биты разрешения прерываний по изменению уровня сигнала на входе находятся в регистре IOCB. Прерывания по изменению уровня сигнала на входе запрещены после сброса по включению питания POR.

Сигнал на выводах GPIO сравнивается со значением, сохраненным при последнем чтении GPIO. В случае несовпадения одного из значений устанавливается флаг GPIF (INTCON<0>), и если разрешено, генерируется прерывание.

Это прерывание может вывести микроконтроллер из режима SLEEP. В подпрограмме обработки прерываний необходимо сделать следующие действия:

- Выполнить чтение или запись в GPIO, исключив несоответствие
- Сбросить флаг GPIF в ’0’

Несоответствие сохраненного значения с сигналом на входе GPIO всегда устанавливает бит GPIF в ‘1’. Чтение из GPIO прервет условие несоответствия и позволит сбросить флаг GPIF в ‘0’.

Примечание. Если изменение сигнала на входах GPIO происходит на начале такта Q2 чтения GPIO, флаг GPIF может не установиться в ‘1’.

Регистр 3-1. Регистр IOCB (96h)

U - 0	U - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
-	-	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0
Бит 7							Бит 0

Бит 7-6 **Не используется:** Читается как ‘0’

Бит 5-0 **IOCB5: IOCB0:** Разрешение прерываний по изменению уровня сигнала на входах GP5:GP0
1 = прерывание разрешено
0 = прерывание запрещено

Примечание. Для индивидуального разрешения прерываний по изменению уровня сигнала на входах GPIO должны быть глобально разрешены прерывания (GIE=1) и разрешены прерывания по изменению уровня сигнала на входах (GPIE=1).

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

3.3 Описание и структурные схемы выводов

Каждый вывод GPIO мультиплексируется с другими периферийными модулями. Краткое описание выводов Вы найдете в этом разделе. Подробное описание периферийных функций выводов (аналоговые входы АЦП, компараторов и т.д.) смотрите в соответствующем разделе документации.

3.3.1 GP0/AN0/CIN+

Структурная схема вывода показана на рисунке 3-1. Вывода GP0 может работать в одном из следующих режимов:

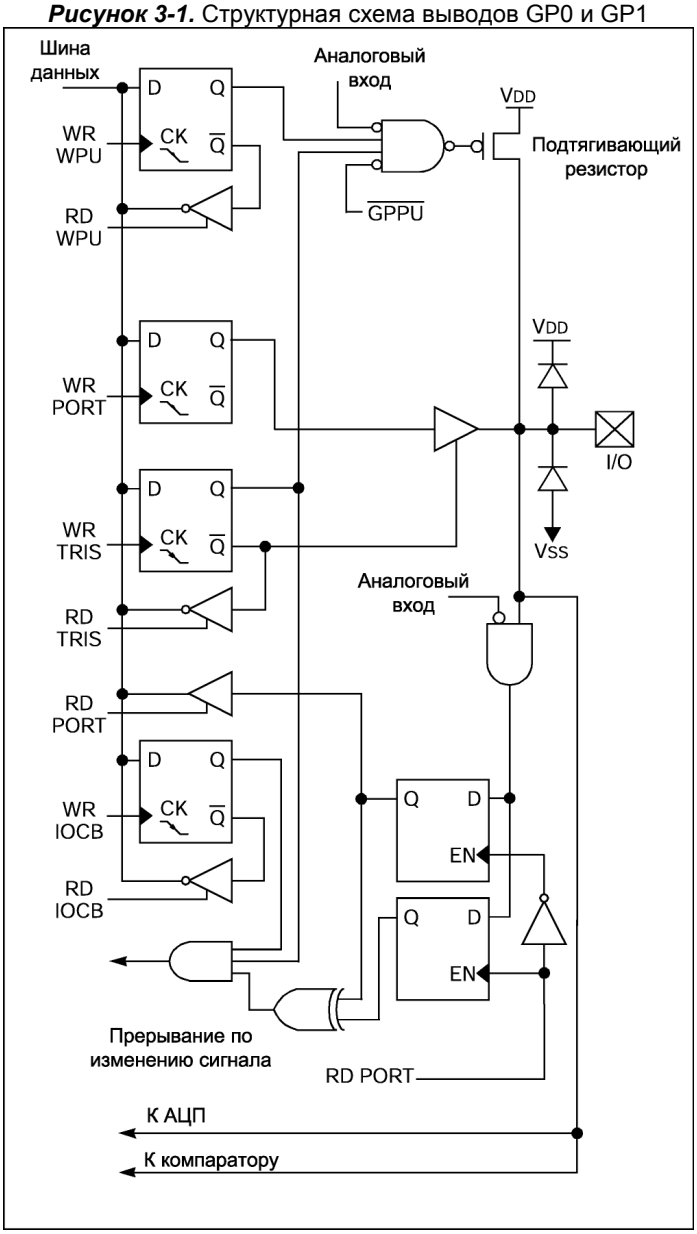
- Канал порта ввода/вывода
- Аналоговый вход АЦП (только в PIC12F675)
- Аналоговый вход компаратора

3.3.2 GP1/AN1/CIN-/V_{REF}

Структурная схема вывода показана на рисунке 3-1. Вывода GP1 может работать в одном из следующих режимов:

- Канал порта ввода/вывода
- Аналоговый вход АЦП (только в PIC12F675)
- Аналоговый вход компаратора
- Вход опорного напряжения для АЦП (только в PIC12F675)

Рисунок 3-1. Структурная схема выводов GP0 и GP1



3.3.3 GP2/AN2/T0CKI/INT/COUT

Структурная схема вывода показана на рисунке 3-2. Вывода GP2 может работать в одном из следующих режимов:

- Канал порта ввода/вывода
- Аналоговый вход АЦП (только в PIC12F675)
- Цифровой выход компаратора
- Тактовый вход таймера TMR0
- Вход внешнего прерывания INT

3.3.4 GP3/-MCLR/V_{PP}

Структурная схема вывода показана на рисунке 3-3. Вывода GP3 может работать в одном из следующих режимов:

- Цифровой вход
- Вход сброса микроконтроллера

Рисунок 3-2. Структурная схема вывода GP2

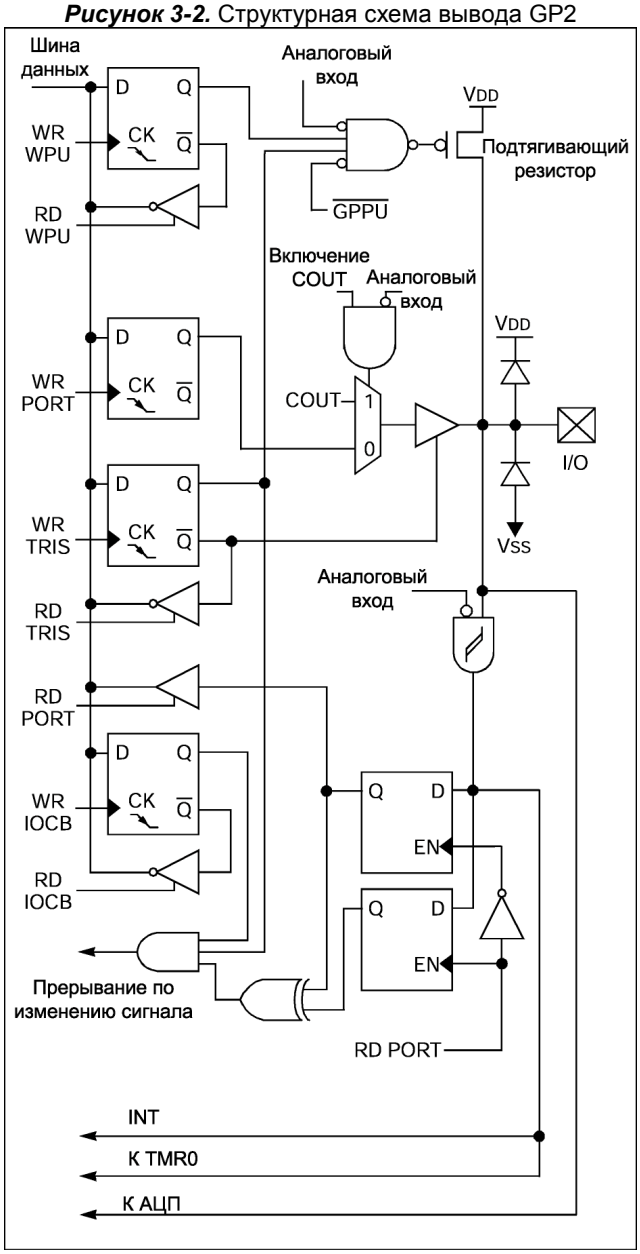
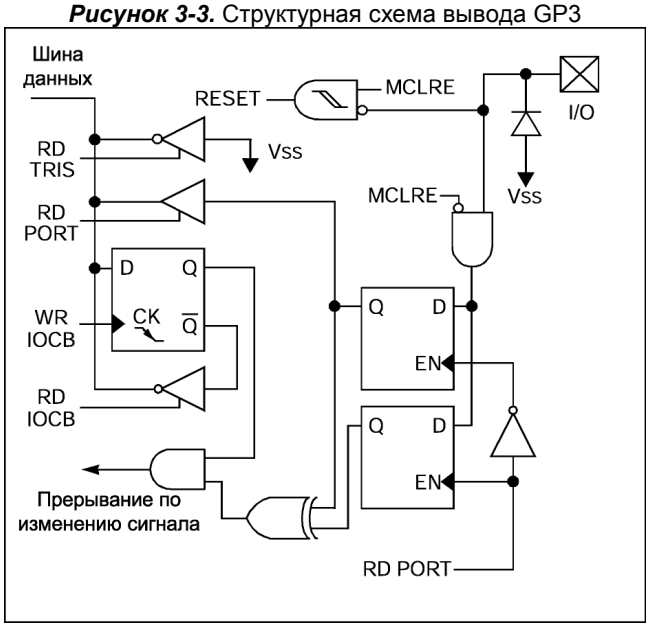


Рисунок 3-3. Структурная схема вывода GP3



3.3.5 GP4/AN3/-T1G/OSC2/CLKOUT

Структурная схема вывода показана на рисунке 3-4. Вывода GP4 может работать в одном из режимов:

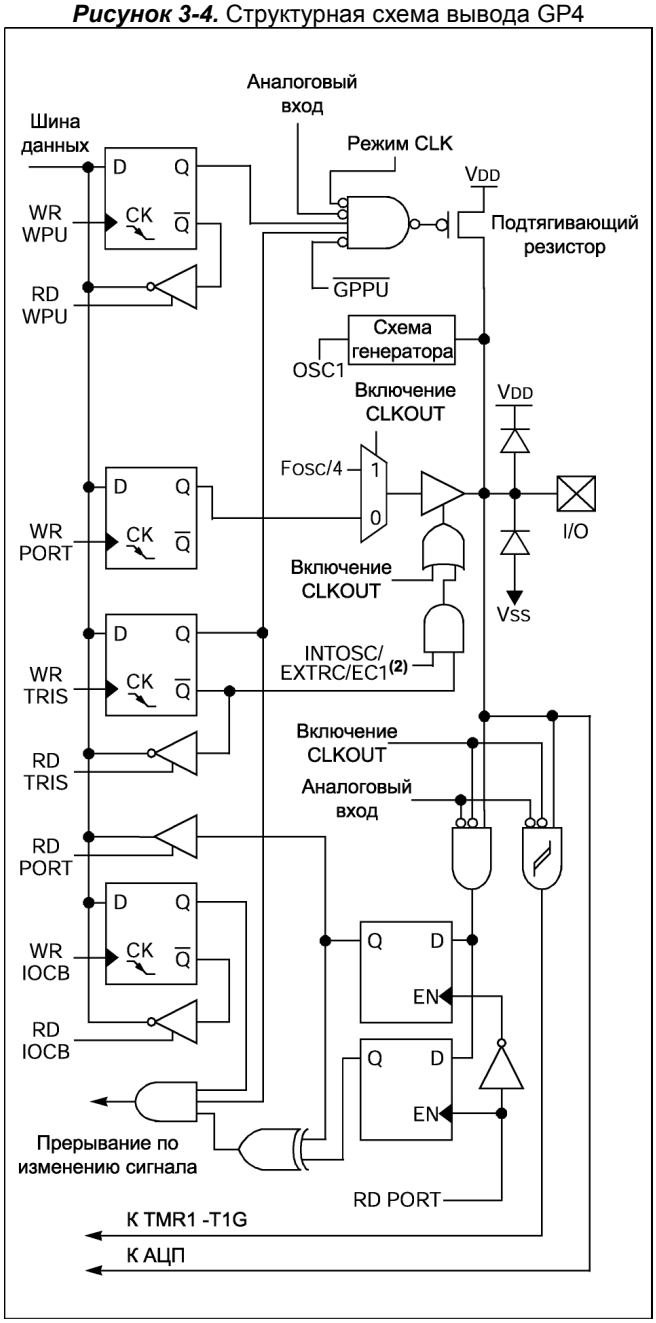
- Канал порта ввода/вывода
- Аналоговый вход АЦП (только в PIC12F675)
- Вход включения TMR1
- Вывод для подключения кварцевого/керамического резонатора
- Выход тактового сигнала

3.3.6 GP5/T1CKI/OSC1/CLKIN

Структурная схема вывода показана на рисунке 3-5. Вывода GP5 может работать в одном из режимов:

- Канал порта ввода/вывода
- Тактовый вход таймера TMR1
- Вывод для подключения кварцевого/керамического резонатора
- Вход тактового сигнала

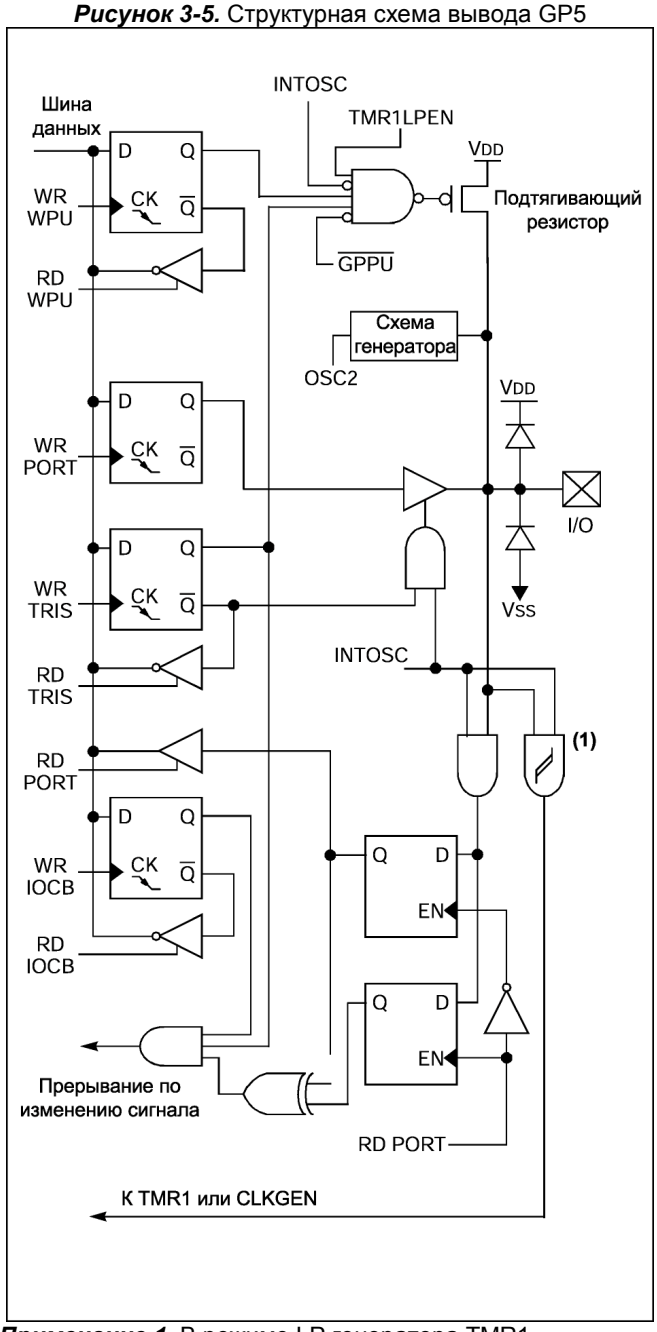
Рисунок 3-4. Структурная схема вывода GP4



Примечания:

1. CLK режим в XT, HS, LP, LPTMR1 и включенном CLKOUT.
2. С функцией CLKOUT.

Рисунок 3-5. Структурная схема вывода GP5



Примечание 1. В режиме LP генератора TMR1 используется буфер с триггером Шмидта.

Таблица 3-1. Регистры и биты, связанные с работой порта ввода/вывода GPIO

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	После сброса POR	После других сбросов
05h	GPIO	-	-	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0	--xx xxxx	--uu uuuu
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
19h	CMCON	-	COUT	-	CINV	CIS	CM2	CM1	CM0	-0-0 0000	-0-0 0000
81h	OPTION_REG	-GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISIO	-	-	TRIS5	TRIS4	TRIS3	TRIS2	TRIS1	TRIS0	--11 1111	--11 1111
95h	WPU	-	-	WPU5	WPU4	-	WPU2	WPU1	WPU0	--11 –111	--11 –111
96h	IOCB	-	-	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0	--00 0000	--00 0000
9Fh	ANSEL	-	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111	-000 1111

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.
Затененные ячейки на работу не влияют.

4. Модуль таймера TMR0

TMR0 – таймер/счетчик, имеет следующие особенности:

- 8-разрядный таймер/счетчик
- Возможность чтения и записи текущего значения счетчика
- 8-разрядный программируемый предделитель
- Внутренний или внешний источник тактового сигнала
- Выбор активного фронта внешнего тактового сигнала
- Прерывания при переполнении (переход от FFh к 00h)

Блок схема модуля TMR0 и общего с WDT предделителя показана на рисунке 4-1.

Примечание. Дополнительную информацию по работе модуля TMR0 смотрите в технической документации DS33023 «PICmicro™ Mid-Range Reference Manual».

4.1 Работа таймера TMR0

Когда бит T0CS сброшен в ‘0’ (OPTION_REG<5>), TMR0 работает от внутреннего тактового сигнала в режиме таймера. Приращение TMR0 происходит в каждом машинном цикле (если предделитель отключен). После записи в TMR0 приращение счетчика запрещено два следующих цикла. Пользователь должен скорректировать эту задержку перед записью нового значения в TMR0.

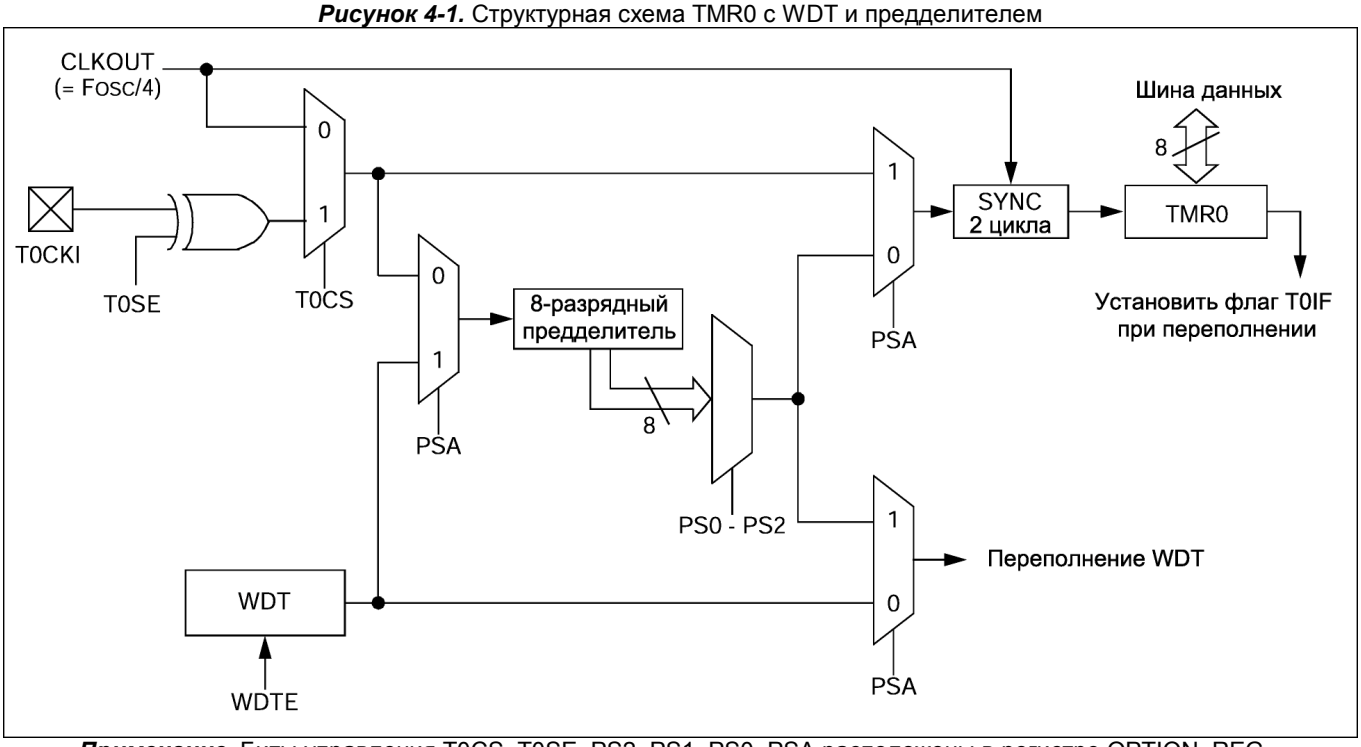
Если бит T0CS установлен в ‘1’ (OPTION_REG<5>), TMR0 работает от внешнего источника тактового сигнала с входа GP2/T0CKI в режиме счетчика. Активный фронт внешнего тактового сигнала выбирается битом T0SE в регистре OPTION_REG<4> (T0SE=0 – активным является передний фронт сигнала).

Примечание. Работа модуля TMR0 с внешним источником тактового сигнала имеет некоторые особенности. Дополнительную информацию по работе модуля TMR0 смотрите в технической документации DS33023 «PICmicro™ Mid-Range Reference Manual».

4.2 Прерывания от модуля TMR0

Прерывания от TMR0 возникают при переполнении счетчика, т.е. при переходе его значения от FFh к 00h. При возникновении прерывания устанавливается в ‘1’ бит T0IF(INTCON<2>). Само прерывание может быть разрешено/запрещено установкой/сбросом бита T0IE (INTCON<5>). Флаг прерывания от TMR0 T0IF (INTCON<2>) должен быть сброшен в подпрограмме обработки прерываний. В SLEEP режиме микроконтроллера модуль TMR0 выключен и не может генерировать прерывания.

Рисунок 4-1. Структурная схема TMR0 с WDT и предделителем



Примечание. Биты управления T0CS, T0SE, PS2, PS1, PS0, PSA расположены в регистре OPTION_REG.

4.3 Использование внешнего источника тактового сигнала для TMR0

Если предделитель не используется, внешний тактовый сигнал поступает непосредственно на синхронизатор. Синхронизация T0CKI с таковым сигналом микроконтроллера усложняется из-за опроса выхода синхронизатора в машинные циклы Q2 и Q4. Поэтому длительность высокого или низкого логического уровня внешнего сигнала должна быть не меньше $2T_{OSC}$ (плюс небольшая задержка внутренней RC цепи 20нс). Дополнительную информацию смотрите в разделе электрических характеристик.

Регистр 4-1. Регистр OPTION_REG (81h)

R/W - 1	R/W - 1	R/W - 1	R/W - 1	R/W - 1	R/W - 1	R/W - 1	R/W - 1
-GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
Бит 7							Бит 0

Бит 7 **-GPPU:** Включение подтягивающих резисторов на входах GPIO
1 = подтягивающие резисторы отключены
0 = подтягивающие резисторы включены в зависимости от состояния индивидуальных битов WPU

Бит 6 **INTEDG:** Выбор активного фронта сигнала на входе внешнего прерывания INT
1 = прерывания по переднему фронту сигнала GP2/INT
0 = прерывания по заднему фронту сигнала GP2/INT

Бит 5 **T0CS:** Выбор тактового сигнала для TMR0
1 = внешний тактовый сигнал с вывода GP2/T0CKI
0 = внутренний тактовый сигнал (CLKOUT)

Бит 4 **T0SE:** Выбор фронта приращения TMR0 при внешнем тактовом сигнале
1 = приращение по заднему фронту сигнала (с высокого к низкому уровню) на выводе GP2/T0CKI
0 = приращение по переднему фронту сигнала (с низкого к высокому уровню) на выводе GP2/T0CKI

Бит 3 **PSA:** Выбор включения предделителя
1 = предделитель включен перед WDT
0 = предделитель включен перед TMR0

Бит 2-0 **PS2:PS0:** Установка коэффициента деления предделителя

Значение	Для TMR0	Для WDT
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

4.4 Предделитель

8-разрядный счетчик может работать как предделитель TMR0 или выходной делитель WDT. Для простоты описания этот счетчик всегда будем называть «предделитель». Предделитель может быть включен перед WDT или TMR0, в зависимости от состояния бита PSA (OPTION_REG<3>). Если PSA=0, то предделитель включен перед TMR0. Коэффициент деления предделителя определяется битами PSA и PS2:PS0 в регистре OPTION_REG<3:0>.

Если предделитель включен перед TMR0, любые команды записи в TMR0 (например, CLRF 1, MOVWF 1, BSF 1,x и т.д.) сбрасывают предделитель. Когда предделитель подключен к WDT, команда CLRWDT сбросит предделитель вместе с WDT. Предделитель также очищается при сбросе микроконтроллера. Предделитель недоступен для чтения/записи.

4.4.1 Переключение предделителя

Переключение предделителя выполняется программным способом, т.е. переключение можно сделать во время выполнения программы. Для предотвращения случайного сброса микроконтроллера следует выполнять переключение предделителя от TMR0 к WDT как показано в примере 4-1, даже если WDT выключен.

Пример 4-1 Переключение предделителя от TMR0 к WDT

```
BCF      STATUS, RP0        ; Банк 0
CLRWDT                      ; Сбросить WDT и предделитель
CLRF     TMR0               ; Сбросить TMR0 и предделитель
BSF      STATUS, RP0        ; Банк 1

MOVLW    b'00101111'        ; Три строчки должны быть включены в текст
MOVWF    OPTION_REG         ; программы только, если биты PS<2:0>
CLRWDT                      ; равны значению 000 или 001

MOVLW    b'00101xxx'        ; Переключить предделитель на WDT,
MOVWF    OPTION_REG         ; выбрать коэффициент предделителя
BCF      STATUS, RP0        ; Банк 0
```

Переключение предделителя от WDT на TMR0 показано в примере 4-2. Меры осторожности должны применяться, даже если сторожевой таймер WDT выключен.

Пример 4-2 Переключение предделителя от WDT к TMR0

```
CLRWDT                      ; Сбросить WDT и предделитель
BSF      STATUS, PRO        ; Банк 1
MOVLW    b'xxxx0xxx'        ; Включить предделитель перед TMR0 и
MOVWF    OPTION_REG         ; выбрать новое значение коэффициента деления
BCF      STATUS, PRO        ; Банк 0
```

Таблица 4-1. Регистры и биты, связанные с работой TMR0

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	После сброса POR	После других сбросов
01h	TMR0									--xx xxxx	--uu uuuu
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
81h	OPTION_REG	-GPPU	NTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISIO	-	-	TRIS5	TRIS4	TRIS3	TRIS2	TRIS1	TRIS0	--11 1111	--11 1111

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.
Затененные ячейки на работу не влияют.

5. Модуль таймера TMR1

Модуль таймера TMR1 имеет следующие особенности:

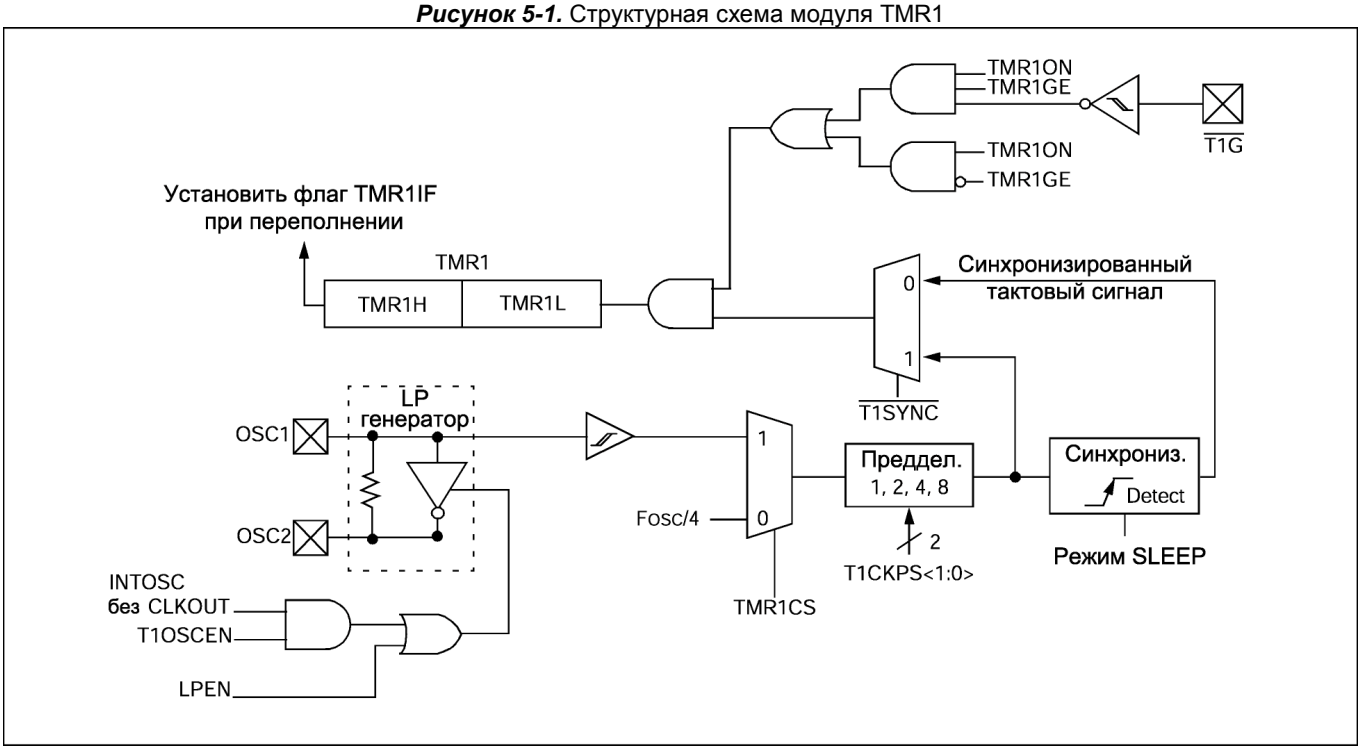
- 16-разрядный таймер/счетчик (с двумя 8-разрядными регистрами TMR1H, TMR1L)
- Значение таймера доступно для записи и чтения (оба регистра)
- Выбор источника тактового сигнала (внешний или внутренний)
- Синхронный и асинхронный режим работы
- Генерация прерываний по переполнению от FFFFh к 0000h
- Выход из режима SLEEP при переполнении (асинхронный режим)
- Вход внешнего включения таймера –T1G (опционально)
- LP генератор (опционально)

Структурная схема модуля таймера TMR1 показана на рисунке 5-1.

Управляющий регистр T1CON доступен для записи и чтения. Этот регистр содержит биты управления модулем таймера TMR1 и бит включения тактового генератора TMR1 (T1OSCEN).

Примечание. Дополнительную информацию по работе модуля TMR1 смотрите в технической документации DS33023 «PICmicro™ Mid-Range Reference Manual».

Рисунок 5-1. Структурная схема модуля TMR1



5.1 Работа TMR1

Модуль таймера TMR1 может работать в одном из трех режимов:

- 16-разрядный таймер с предделителем
- 16-разрядный синхронный счетчик
- 16-разрядный асинхронный счетчик

Режим работы определяется битом выбора источника тактового сигнала TMR1CS (T1CON<1>).

Если TMR1CS=0, то значение таймера TMR1 инкрементируется на каждом машинном цикле (если коэффициент предделителя 1:1). Когда TMR1CS=1, приращение происходит по каждому переднему фронту внешнего тактового сигнала T1CKI. Дополнительно внешний тактовый сигнал TMR1 может синхронизироваться с тактовой частотой микроконтроллера (в зависимости от состояния бита –T1SYNC).

Включение таймера/счетчика TMR1 может осуществляться внешним сигналом с вывода -T1G.

Когда тактовый генератор микроконтроллера работает в режиме INTOSC без CLKOUT, для TMR1 может быть включен LP генератор.

Примечание. Включив TMR1 в режим внешнего тактового сигнала счет начнется только после появления заднего фронта.

5.2 Прерывания от TMR1

Счет выполняется в спаренных регистрах (TMR1H:TMR1L), инкрементируя их значение от 0000h до FFFFh, далее считает с 0000h. При переполнении счетчика устанавливается флаг прерывания TMR1IF в регистре PIR1<0>. Для разрешения прерываний по переполнению TMR1 необходимо установить в '1' следующие биты:

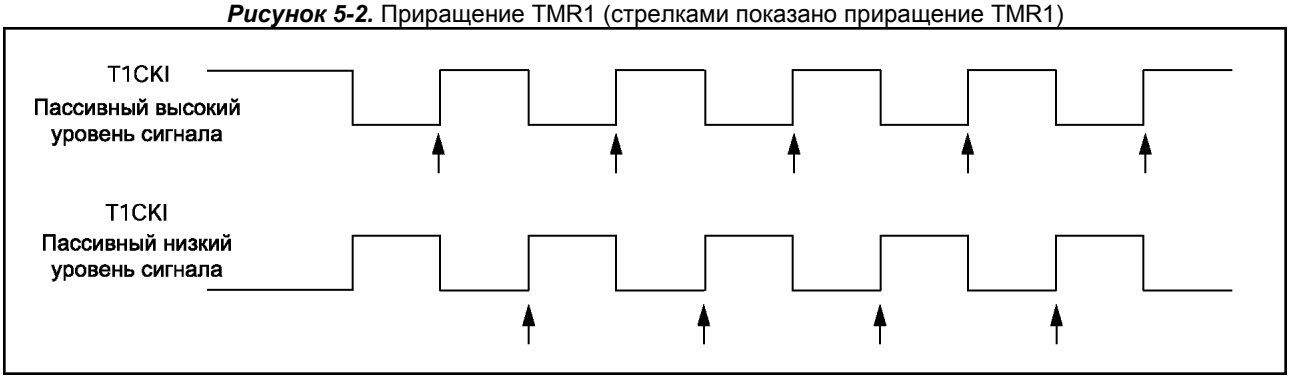
- TMR1IE (PIE1<0>)
- PEIE (INTCON<6>)
- GIE (INTCON<7>)

Флаг прерываний TMR1IF должен быть сброшен программно.

5.3 Предделитель TMR1

TMR1 имеет в своем составе предделитель с программно выбираемым коэффициентом деления 1, 2, 4 или 8. Коэффициент деления определяется битами T1CKPS в регистре T1CON<5:4>. Предделитель не доступен для чтения и записи. Предделитель сбрасывается при записи в регистр TMR1H или TMR1L.

Рисунок 5-2. Приращение TMR1 (стрелками показано приращение TMR1)



Регистр 5-1. Регистр T1CON (10h)

U - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
-	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	-T1SYNC	TMR1CS	TMR1ON
Бит 7							Бит 0

Бит 7 **Не используется:** Читается как ‘0’

Бит 6 **TMR1GE:** Разрешение выключения TMR1 по сигналу с входа –T1G
TMR1ON = 0
Значение бита игнорируется

TMR1ON=1
1 = таймер TMR1 включен, если на входе –T1G низкий логический уровень сигнала
0 = таймер TMR1 включен

Бит 5-4 **T1CKPS1:T1CKPS0:** Выбор коэффициента деления предделителя TMR1
11 = 1:8
10 = 1:4
01 = 1:2
00 = 1:1

Бит 3 **T1OSCEN:** Включение тактового генератора TMR1
Режим тактового генератора INTOSC без CLKOUT
1 = тактовый LP генератор TMR1 включен
0 = LP генератор выключен

Другие режимы тактового генератора микроконтроллера
Значение бита игнорируется

Бит 2 **-T1SYNC:** Синхронизация внешнего тактового сигнала
TMR1CS=1
1 = не синхронизировать внешний тактовый
0 = синхронизировать внешний тактовый

TMR1CS=0
Значение бита игнорируется. TMR1 использует внутренний тактовый сигнал.

Бит 1 **TMR1CS:** Выбор источника тактового сигнала
1 = внешний источник с вывода T1OSO/T1CKI (активным является передний фронт сигнала)
0 = внутренний источник Fosc/4

Бит 0 **TMR1ON:** Включение модуля TMR1
1 = TMR1 включен
0 = TMR1 выключен

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

5.4 Работа TMR1 в режиме асинхронного счетчика

Если бит -T1SYNC (T1CON<2>) установлен в ‘1’, внешний тактовый сигнал TMR1 не будет синхронизироваться с внутренним тактовым сигналом микроконтроллера, таймер продолжает работать в режиме SLEEP микроконтроллера. Переполнение таймера вызовет «пробуждение» микроконтроллера, если разрешено прерывание от TMR1. Однако требуется осторожность при записи/чтении TMR1 (смотрите раздел 5.4.1).

5.4.1 Чтение/запись TMR1 в асинхронном режиме

Чтение TMR1H или TMR1L, во время счета в асинхронном режиме, гарантирует получение текущего значения счетчика (реализовано аппаратно). Однако пользователь должен иметь в виду, что чтение 16-разрядного значения выполняется побайтно. Это накладывает некоторые ограничения, т.к. таймер может переполниться между чтениями байт.

Запись в TMR1 рекомендуется выполнять после остановки таймера. Запись в регистры TMR1 во время приращения таймера может привести к непредсказуемому значению регистра.

В примерах 12-2, 12-3 документации DS33023 «PICmicro™ Mid-Range Reference Manual» представлена рекомендованная последовательность операций чтения/записи 16-разрядного значения TMR1 в асинхронном режиме.

5.5 Генератор TMR1

Резонатор подключается к выводам T1OSI (вход) и T1OSO (выход усилителя). Максимальная частота резонатора 200КГц. Тактовый генератор TMR1 (идентичный LP генератору) в основном предназначен для кварцевого резонатора 32кГц. Включение генератора производится установкой бита T1OSEN в регистре T1CON<3>, что позволяет работать TMR1 в SLEEP режиме микроконтроллера.

TMR1 использует основной генератора тактового сигнала микроконтроллера, поэтому он может быть включен для TMR1 только, когда тактовый генератор микроконтроллера работает в режиме INTOSC без CLKOUT. Пользователь должен обеспечить программную задержку, чтобы гарантировать надлежащий запуск генератора.

Примечание. Тактовый генератор требует некоторого времени запуска и стабилизации частоты сигнала. После включения тактового генератора TMR1 (T1OSCEN = 1) необходимо выдержать некоторую задержку перед использованием TMR1.

Таблица 5-1. Выбор конденсаторов для генератора TMR1

Тип генератора	Частота	C1	C2
LP	32 кГц	33 пФ	33 пФ
	100 кГц	15 пФ	15 пФ
	200 кГц	15 пФ	15 пФ
Ориентировочные значения			

Примечания:
1. Большая емкость увеличивает стабильность генератора, но также увеличивает время запуска.
2. Каждый резонатор имеет собственные характеристики. Проконсультируйтесь у производителя резонаторов для правильного подбора внешних компонентов.

5.6 Работа TMR1 в SLEEP режиме

Когда TMR1 работает в режиме асинхронного счетчика, регистр TMR1 продолжает инкрементироваться по каждому активному фронту внешнего сигнала (с учетом предделителя) в SLEEP режиме микроконтроллера. Управляющие биты должны иметь следующие значения:

- TMR1ON(T1CON<0>) =1
- TMR1IE(PIE1<0>) = 1
- PEIE (INTCON<6>) = 1

Выход из режима SLEEP происходит при переполнении TMR1. Если GIE (INTCON<7>)=1, то микроконтроллер выйдет из режима SLEEP и выполнит переход на обработку прерываний.

Таблица 5-1. Регистры и биты, связанные с работой TMR1

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	После сброса POR	После других сбросов
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
0Ch	PIR1	EEIF	ADIF	-	-	CMIF	-	-	TMR1IF	00-- 0--0	00-- 0--0
0Eh	TMR1L	Младший регистр 16-разрядного таймера/счетчика TMR1								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	Старший регистр 16-разрядного таймера/счетчика TMR1								xxxx xxxx	uuuu uuuu
10h	T1CON	-	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	-T1SYNC	TMR1CS	TMR1ON	-000 0000	-uuu uuuu
8Ch	PIE1	EEIE	ADIE	-	-	CMIE	-	-	TMR1IE	00-- 0--0	00-- 0--0

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.
Затененные ячейки на работу не влияют.

6. Модуль компаратора

Микроконтроллеры PIC12F629/675 содержат один аналоговый компаратор, входы которых мультиплексированы с каналами ввода/вывода GP0 и GP1. Выход интегрированного источника опорного напряжения может быть подключен на вход компараторов. Дополнительно, вывод GP2 может быть настроен как цифровой выход компаратора. В регистре CMCON находятся биты управления модулем компараторов.

Регистр 6-1. Регистр CMCON (19h)

U - 0	R - 0	U - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
-	COUT	-	CINV	CIS	CM2	CM1	CM0
Бит 7							Бит 0

Бит 7 **Не используется:** Читается как ‘0’

Бит 6 **CMOUT:** Выход компаратора
Если CINV=0
1 = $V_{IN+} > V_{IN-}$
0 = $V_{IN+} < V_{IN-}$

Если CINV=1
0 = $V_{IN+} > V_{IN-}$
1 = $V_{IN+} < V_{IN-}$

Бит 5 **Не используется:** Читается как ‘0’

Бит 4 **CINV:** Инверсный выход компаратора
1 = инверсный выход
0 = не инверсный выход

Бит 3 **CIS:** Подключение входов компараторов
Когда CM2:CM0 = 110 или 101
1 = V_{IN-} подключен к CIN+
0 = V_{IN-} подключен к CIN-

Бит 2-0 **CM2:CM0:** Режим работы компаратора
Смотрите рисунок 6-2 для выбора режима работы компаратора.

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

6.1 Работа компаратора

Временная диаграмма работы одного компаратора показана на рисунке 6-1 (соотношение входных аналоговых сигналов и выходного цифрового сигнала). Когда аналоговый сигнал на входе V_{IN+} меньше V_{IN-} на цифровом выходе установлен логический нуль. Если сигнал на входе V_{IN+} больше V_{IN-}, то на цифровом выходе будет установлена логическая единица. Затененные области на рисунке 6-1 показывают неуверенный уровень цифрового сигнала.

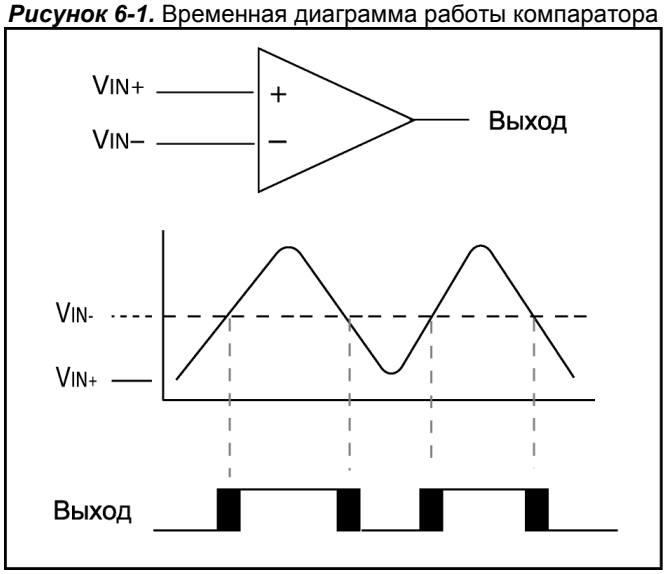
Примечание. Для использования компаратора необходимо настроить соответствующие выводы как аналоговые входы в регистре ANSEL (AN<3:0>).

Полярность выходного сигнала может быть инвертирована установкой в ‘1’ бита CINV (CMCON<4>). Если CINV=0, то выходной сигнал не инвертирован. В таблице 6-1 представлены возможные варианты входных условий и уровень сигнала на выходе.

Таблица 6-1. Уровень сигнала на выходе в зависимости от уровня сигнала на входах

Уровень сигнала на входах	CINV	COUT
$V_{IN-} > V_{IN+}$	0	0
$V_{IN-} < V_{IN+}$	0	1
$V_{IN-} > V_{IN+}$	1	1
$V_{IN-} < V_{IN+}$	1	0

Рисунок 6-1. Временная диаграмма работы компаратора



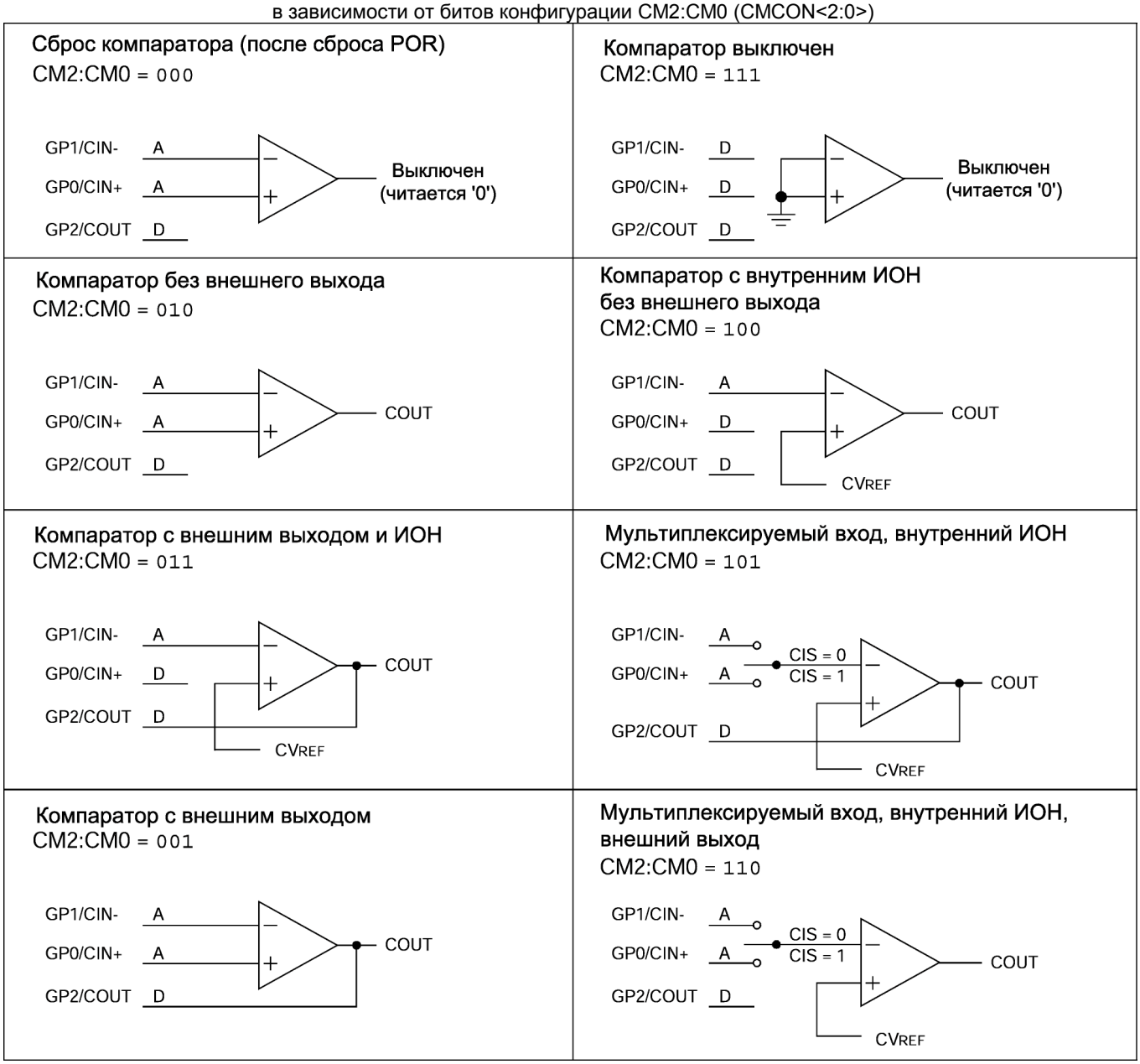
Примечание. CINV (CMCON<4>)=0

6.2 Настройка компаратора

Существует восемь режимов работы модуля компараторов, устанавливаемые битами CM2:CM0 (сморите рисунок 6-2). Биты регистра TRISIO управляют направлением каналов ввода/вывода для каждого режима модуля компараторов. При изменении режима работы модуля компараторов параметры, указанные в таблице электрических характеристик могут не соблюдаться.

Примечание. Для предотвращения ложных прерываний рекомендуется запретить прерывания от модуля компараторов, а затем изменить режим его работы.

Рисунок 6-2. Структурная схема модуля компараторов
в зависимости от битов конфигурации CM2:CM0 (CMCON<2:0>)



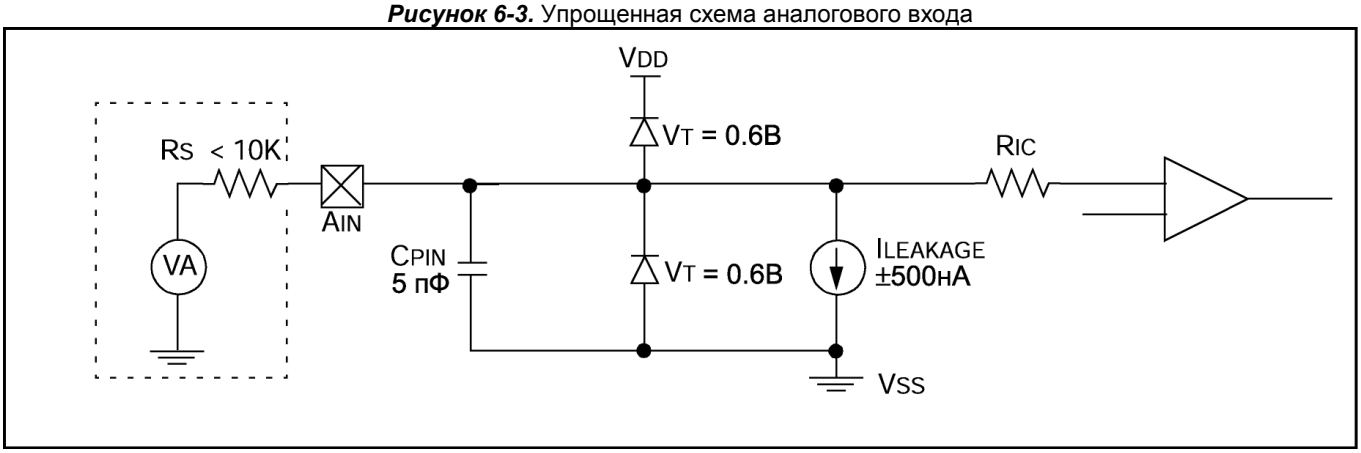
Обозначения:

A = аналоговых вход, канал ввода/вывода читается как ‘0’; D = цифровой вход;
CIS = управляющий бит регистра CMCON<3>

6.3 Подключение к аналоговым входам

Упрощенная схема аналогового входа показана на рисунке 6-3. Т.к. аналоговые входы мультиплексированы с цифровыми входами, они имеют пару защитных диодов подключенных к V_{DD} и V_{SS}. Амплитуда входного сигнала ограничивается в пределах от V_{SS}-0.6В до V_{DD}+0.6В. Внутреннее сопротивление источника аналогового сигнала должно быть меньше 10кОм. Компоненты, подключаемые к аналоговому входу (конденсатор, стабилитрон и т.д.), должны иметь минимальный ток утечки.

Рисунок 6-3. Упрощенная схема аналогового входа



Обозначения:

C_{PIN} – входная емкость
V_T – напряжение ограничения
$I_{LEAKAGE}$ – ток утечки вывода
R_{IC} – сопротивление соединения
R_S – сопротивление источника
VA – аналоговый сигнал

6.4 Выход компаратора

Состояние выхода компаратора можно прочитать в регистре CMCON (бит выхода компаратора доступен только на чтение). Вывод компаратора также может быть подключен к каналу порта ввода/вывода GP2 выбором соответствующего режима работы компаратора (смотрите рисунок 6-2). В этом режиме компаратора канал порта ввода/вывода становится не синхронизированным выходом компаратора. На рисунке 6-4 показана структурная схема выхода компаратора.

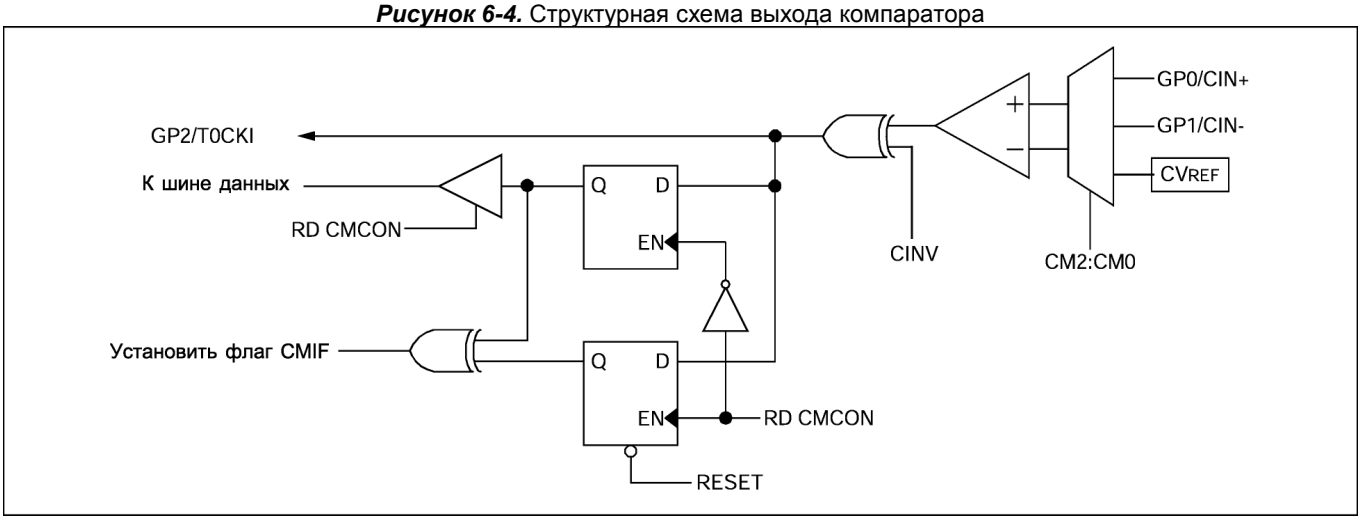
Бит TRISIO<2> определяют подключать или нет выход компараторов к выводу GP2.

Примечания:

1. При чтении регистра GPIO, все выводы, настроенные как аналоговые, будут давать результат ‘0’. Выводы, настроенные как цифровые входы, конвертируют аналоговый сигнал согласно характеристикам входного буфера.

2. Аналоговые уровни сигналов, подаваемые на цифровые входы, могут быть причиной повышенного энергопотребления.

Рисунок 6-4. Структурная схема выхода компаратора



6.5 Источник опорного напряжения для компаратора

Модуль компаратора позволяет использовать внутренний источник опорного напряжения, подключаемый к одному из входов компаратора. Внутренний источник опорного напряжения используется в четырех из восьми режимов работы компаратора. Биты управления источником опорного напряжения размещены в регистре VRCON.

6.5.1 Настройка источника опорного напряжения

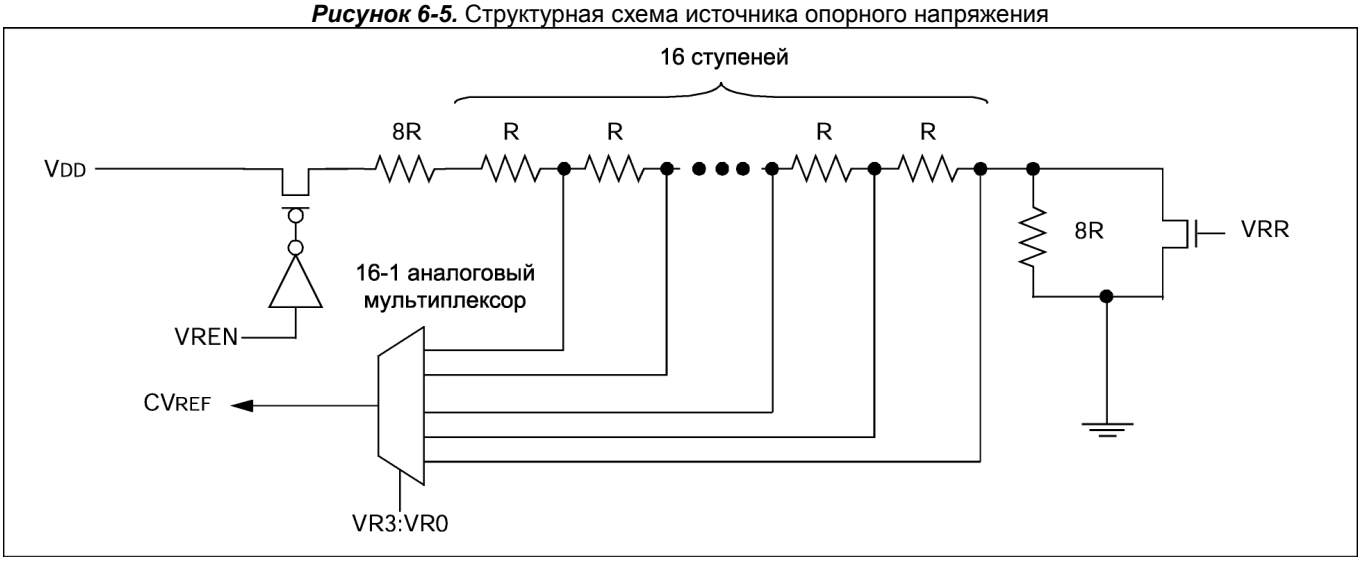
Источник опорного напряжения имеет 32 различных уровней напряжения (по 16 в каждом диапазоне).
Уравнение вычисления напряжения:

Если VRR = 1 (нижний диапазон): $CV_{REF} = (VR<3:0>/24) \times V_{DD}$
Если VRR = 0 (верхний диапазон): $CV_{REF} = (V_{DD} \times ¼) + (VR<3:0>/32) \times V_{DD}$

6.5.2 Точность источника опорного напряжения

Полный диапазон выходных напряжений (от V_{SS} до V_{DD}) не может быть реализован из-за особенностей схемы источника опорного напряжения. Транзисторы, включенные в начале и конце резистивной цепочки, создают некоторое смешение (см. рисунок 6-5). Выходное напряжение формируется относительно V_{DD}, поэтому может изменяться пропорционально изменению V_{DD}. Абсолютную точность источника опорного напряжения смотрите в разделе 12.

Рисунок 6-5. Структурная схема источника опорного напряжения



Регистр 6-2. Регистр VRCON (99h)

R/W - 0	U - 0	R/W - 0	U - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
VREN	-	VRR	-	VR3	VR2	VR1	VR0
Бит 7							Бит 0

Бит 7 **VREN:** Включение источника опорного напряжения
1 = источник опорного напряжения включен
0 = источник опорного напряжения выключен и не потребляет тока

Бит 6 **Не используется:** Читается как ‘0’

Бит 5 **VRR:** Диапазон выходного напряжения CV_{REF}
1 = нижний диапазон
0 = верхний диапазон

Бит 4 **Не используется:** Читается как ‘0’

Бит 3-0 **VR3:VR0:** Выбор выходного напряжения CV_{REF} 0 <= VR[3:0] <= 15
Если VRR = 1: $CV_{REF} = (VR<3:0>/24) \times V_{DD}$
Если VRR = 0: $CV_{REF} = (V_{DD} \times ¼) + (VR<3:0>/32) \times V_{DD}$

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

6.6 Время реакции компаратора

Время реакции – это гарантированная максимальная задержка изменения выходного цифрового сигнала после изменения входных сигналов. Если изменяется напряжение внутреннего опорного источника подключенного к компараторам, то должна рассматриваться задержка установки напряжения внутреннего опорного источника. Во всех остальных случаях используется максимальная задержка, указанная в разделе 12 (таблица 12-4).

6.7 Работа компаратора в SLEEP режиме микроконтроллера

Если компаратор и источник опорного напряжения включены, то при переходе микроконтроллера в режим SLEEP они продолжают работать. При включенном компараторе и источнике опорного напряжения ток потребления микроконтроллера в режиме SLEEP несколько выше, чем указано в спецификации. Если в режиме SLEEP компаратор не используется, то рекомендуется его выключать (CM<2:0> = 111, VRCON<7> =0) перед переходом в режим SLEEP для уменьшения суммарного тока потребления.

Если прерывание от компаратора разрешено, то по возникновению прерывания микроконтроллер выйдет из режима SLEEP. При выходе из режима SLEEP значения регистров CMCON, VRCON не изменяется.

6.8 Эффект сброса

При любом виде сброса микроконтроллера все биты регистров CMCON, VRCON сбрасываются в ‘0’. Сброс включает компаратор (CM2:CM0=000) и источник опорного напряжения. Настройка каналов ввода/вывода как аналоговые входы при сбросе микроконтроллера позволяет минимизировать потребляемый ток.

6.9 Прерывания от компаратора

Модуль компаратора устанавливает флаг прерывания CMIF в ‘1’ при изменении уровня сигнала на выходе компаратора. Пользователь должен проверить состояние выхода компаратора чтением бита CMCON<6>. Флаг прерывания от компараторов CMIF должен быть сброшен в ‘0’ программно. Программной установкой бита CMIF в ‘1’ моделируется возникновение прерывания от модуля компараторов.

Биты CMIE, PEIE (INTCON<6>) и GIE (INTCON<7>) должны быть установлены в ‘1’, чтобы разрешить генерацию прерывания от модуля компаратора. Если любой из битов сброшен в ‘0’, прерывания не генерируются, но флаг CMIF устанавливается в ‘1’ при возникновении условия прерывания.

В подпрограмме обработки прерываний необходимо выполнить следующие действия:

a) Произвести запись или чтение регистра CMCON для устранения условия несоответствия
b) Сбросить флаг CMIF в ‘0’

Флаг CMIF будет аппаратно устанавливаться в ‘1’ до тех пор, пока не будет устранено условие несоответствия. Чтение регистра CMCON устранит условие несоответствия и позволит сбросить флаг CMIF в ‘0’.

Примечание. Если изменения в регистре CMCON (бит COUT) произошло, когда выполнялась операция чтения (начало такта Q2), флаг прерывания CMIF может не установиться в ’1’.

Таблица 6-2. Регистры и биты, связанные с работой компаратора

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	После сброса POR	После других сбросов
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
0Ch	PIR1	EEIF	ADIF	-	-	CMIF	-	-	TMR1IF	00-- 0--0	00-- 0--0
19h	CMCON	-	COUT	-	CINV	CIS	CM2	CM1	CM0	-0-0 0000	-0-0 0000
8Ch	PIE1	EEIE	ADIE	-	-	CMIE	-	-	TMR1IE	00-- 0--0	00-- 0--0
85h	TRISIO	-	-	TRIS5	TRIS4	TRIS3	TRIS2	TRIS1	TRIS0	--11 1111	--11 1111
99h	VRCON	VREN	-	VRR	-	VR3	VR2	VR1	VR0	0-0- 0000	0-0- 0000

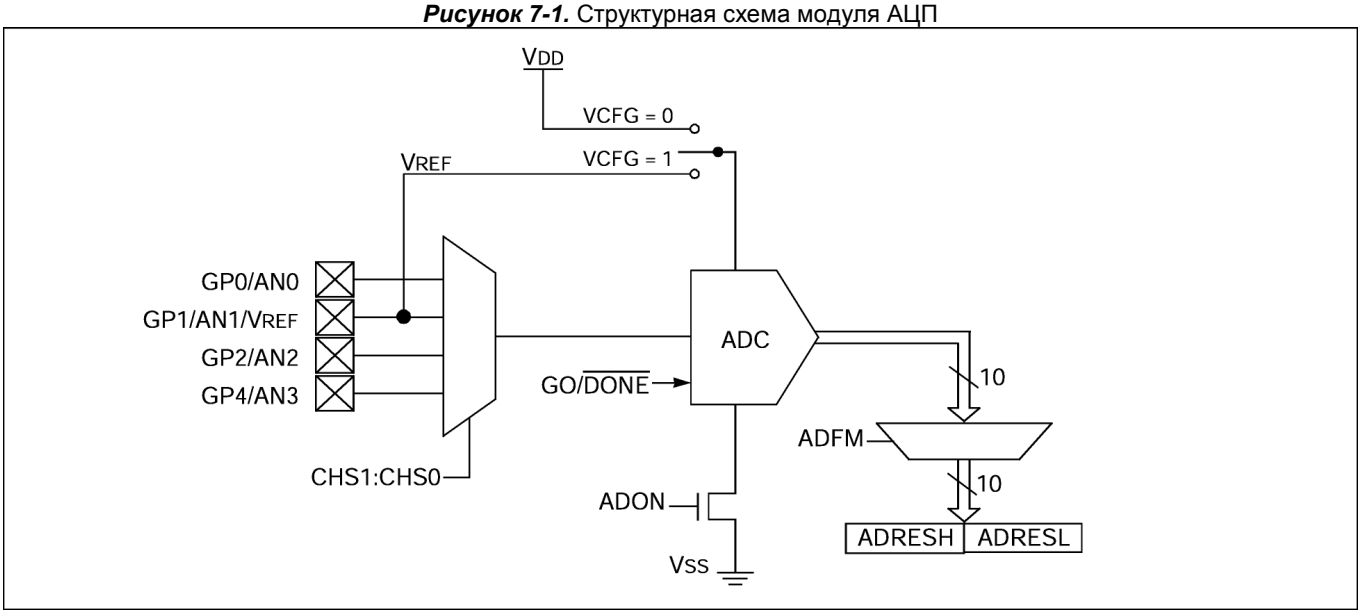
Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.
Затененные ячейки на работу не влияют.

7. Модуль АЦП (только в PIC12F675)

Модуль АЦП преобразует входной аналоговый сигнал в соответствующий 10-разрядный цифровой код. В PIC12F675 четыре аналоговых канала, мультиплексируемые на одну схему выборки и хранения.

Входной аналоговый сигнал через коммутатор каналов заряжает внутренний конденсатор АЦП C_{HOLD}. Модуль АЦП преобразует напряжение, удерживаемое на конденсаторе C_{HOLD} в соответствующий 10-разрядный цифровой код методом последовательного приближения. Источник опорного напряжения может быть программно выбран с вывода V_{DD} или V_{REF}. Структурная схема модуля АЦП показана на рисунке 7-1.

Рисунок 7-1. Структурная схема модуля АЦП



7.1 Настройка и работа модуля АЦП

Для управления модулем АЦП предусмотрено два регистра:

- ADCON0
- ANSEL

7.1.1 Аналоговые входы

Биты ANS3:ANS0 (ANSEL<3:0>) и TRISIO управляют режимом работы выводов АЦП. Установка в ‘1’ соответствующего бита TRISIO переводит выходной драйвер вывода в 3-е состояние. Установка в ‘1’ соответствующего бита ANS выключает входной цифровой буфер вывода.

Примечание. Значения напряжений, подаваемых на выводы, настроены как аналоговые входы, могут влиять на ток потребления входного буфера, который может выйти за пределы, оговоренных в технической спецификации.

7.1.2 Выбор аналогового входа

В PIC12F675 может быть выбран один из аналоговых входов AN3, AN2, AN1 или AN0. Биты CHS1:CHS0 (ADCON0<3:2>) управляют работой мультиплексора, с помощью которого один из аналоговых входов подключается к внутренней схеме выборки и хранения.

7.1.3 Опорное напряжение

В модуле АЦП может использоваться один из двух источников опорного напряжения:

- Напряжение питания V_{DD}
- Внешний источник, подключенный к выводу V_{REF}

Источник опорного напряжения зависит от состояния бита VCFG (ADCON<6>). Если VCFG=1, то используется внешний источник опорного напряжения, подключенный к выводу V_{REF}. Если VCFG=0, то в качестве источника опорного напряжения используется напряжение питания V_{DD}.

7.1.4 Выбор источника тактового сигнала для АЦП

Время получения одного бита результата определяется параметром T_{AD}. Для 10-разрядного результата требуется как минимум $11T_{AD}$. Параметры тактового сигнала для АЦП определяются программно (ANSEL<6:4>). Тактовым сигналом АЦП может быть:

- $F_{OSC}/2$
- $F_{OSC}/4$
- $F_{OSC}/8$
- $F_{OSC}/16$
- $F_{OSC}/32$
- $F_{OSC}/64$
- F_{RC} (отдельный внутренний RC генератор)

Для получения корректного результата преобразования необходимо выбрать источник тактового сигнала АЦП, обеспечивающий время T_{AD} не менее 1.6мкс. В таблице 7-1 указано значение тактовой частоты микроконтроллера для каждого режима синхронизации АЦП.

Таблица 7-1. Значение F_{OSC}, удовлетворяющие требованию к T_{AD}

Источник импульсов АЦП (T_{AD})		**Рабочая частота F_{OSC}**			
Источник	**ADCS2:ADCS0**	**20МГц**	**5МГц**	**4МГц**	**1.25МГц**
$2T_{OSC}$	000	100нс(2)	400нс(2)	500нс(2)	1.6мкс
$4T_{OSC}$	100	200нс(2)	800нс(2)	1мкс(2)	3.2мкс
$8T_{OSC}$	001	400нс(2)	1.6мкс	2.0мкс	6.4мкс
$16T_{OSC}$	101	800нс(2)	3.2мкс	4.0мкс	12.8мкс(3)
$32T_{OSC}$	010	1.6мкс	6.4мкс	8.0мкс(3)	25.6мкс(3)
$34T_{OSC}$	110	3.2мкс	12.8мкс(3)	16.0мкс(3)	51.2мкс(3)
RC-генератор	x11	2-6мкс(1,4)	2-6мкс(1,4)	2-6мкс(1,4)	2-6мкс(1,4)

Обозначение: Затененные ячейки - не рекомендованное значение.

Примечания:

1. Типовое значение времени T_{AD} RC генератора АЦП равно 4мкс (V_{DD}>3.0В).
2. Это значение выходит за пределы минимально допустимого времени T_{AD}.
3. Для более точного преобразования рекомендуется выбрать другой источник тактовых импульсов.
4. Когда тактовая частота микроконтроллера больше 1МГц, рекомендуется использовать RC генератор АЦП только для работы в SLEEP режиме.

7.1.5 Старт преобразования

Для инициализации преобразования необходимо установить в ‘1’ бит GO/-DONE (ADCON0<1>). Когда преобразование завершено, выполняются следующие действия:

- Сбрасывается в ‘0’ бит GO/-DONE
- Устанавливается в ‘1’ флаг ADIF (PIR<6>)
- Выполняется переход на обработку прерываний (если разрешено)

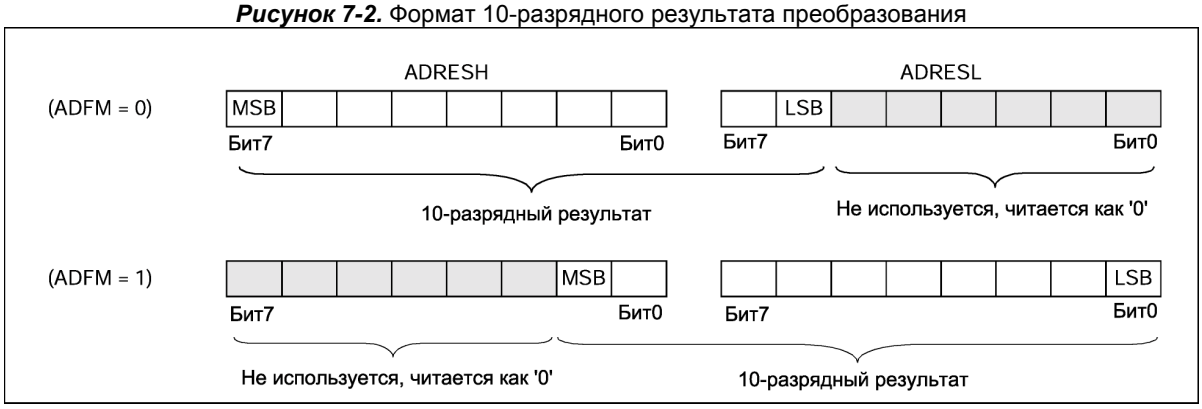
Сброс бита GO/-DONE в '0' во время преобразования приведет к его прекращению. При этом регистры результата (ADRESH:ADRESL) не изменят своего содержимого. После досрочного завершения преобразования необходимо обеспечить временную задержку $2T_{AD}$. Выдержав требуемую паузу, аналоговый вход автоматически подключается к схеме выборки и хранения.

Примечание. Бит GO/-DONE и бит включения АЦП должны устанавливаться разными командами.

7.1.6 Результат преобразования

10-разрядный результат преобразования сохраняется в спаренном 16-разрядном регистре ADRESH:ADRESL. Запись результата преобразования может выполняться с правым или левым выравниванием, в зависимости от значения бита ADFM (смотрите рисунок 7-2). Не задействованные биты регистров ADRESH, ADRESL читаются как ‘0’.

Рисунок 7-2. Формат 10-разрядного результата преобразования



Регистр 7-1. Регистр ADCON0 (1Fh)

R/W - 0	R/W - 0	U - 0	U - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
ADFM	VCFG	-	-	CHS1	CHS0	GO/-DONE	ADON
Бит 7							Бит 0

Бит 7 **ADFM:** Формат сохранения 10-разрядного результата
1 = правое выравнивание
0 = левое выравнивание

Бит 6 **VCFG:** Выбор источника опорного напряжения
1 = вывод V_{REF}
0 = напряжение питания V_{DD}

Бит 5-4 **Не используется:** Читается как ‘0’

Бит 3-2 **CHS1:CHS0:** Выбор аналогового канала
00 = канал 0, (AN0)
01 = канал 1, (AN1)
10 = канал 2, (AN2)
11 = канал 3, (AN3)

Бит 1 **GO/-DONE:** Бит статуса модуля АЦП
1 = модуль АЦП выполняет преобразование
(установка бита вызывает начало преобразования)
0 = состояние ожидания
(аппаратно сбрасывается по завершению преобразования)

Бит 0 **ADON:** Бит включения модуля АЦП
1 = модуль АЦП включен
0 = модуль АЦП выключен и не потребляет тока

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

Регистр 7-2. Регистр ANSEL (9Fh)

U - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 1	R/W - 1	R/W - 1	R/W - 1
-	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0
Бит 7							Бит 0

Бит 7 **Не используется:** Читается как ‘0’

Бит 6-4 **ADCS2:ADCS0:** Выбор источника тактового сигнала
000 = $F_{OSC}/2$
001 = $F_{OSC}/8$
010 = $F_{OSC}/32$
x11 = F_{RC} (отдельный внутренний RC генератор. Максимальная частота 500кГц)
100 = $F_{OSC}/4$
101 = $F_{OSC}/16$
110 = $F_{OSC}/64$

Бит 3-0 **ANS3:ANS0:** Настройка вывода как аналоговый вход
(Биты предназначены для выбора режима работы выводов AN<3:0> - аналоговый/цифровой вывод)
0 = цифровой канал порта ввода/вывода или специальные функции
1 = аналоговый вход

Примечание. При настройке вывода как аналоговый вход автоматически выключаются: входной цифровой буфер, подтягивающий резистор и прерывания по изменению уровня сигнала на входе. Соответствующий бит TRISIO должен быть установлен в ‘1’ для выключения выходного КМОП буфера.

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

7.2 Временные требования к подключению канала АЦП

7.2.1 Рекомендованное сопротивление источника сигнала

Максимальное рекомендуемое значение внутреннего сопротивления источника аналогового сигнала 2.5кОм. Это значение вычислено на основе максимального тока утечки входа. Максимальный ток утечки аналогового входа 100нА. Этот ток не должен оказывать влияние более 1/4Lsb или 250мкВ. Отсюда, рекомендованное максимальное значение сопротивления источника сигнала 250мкВ/100нА = 2.5кОм.

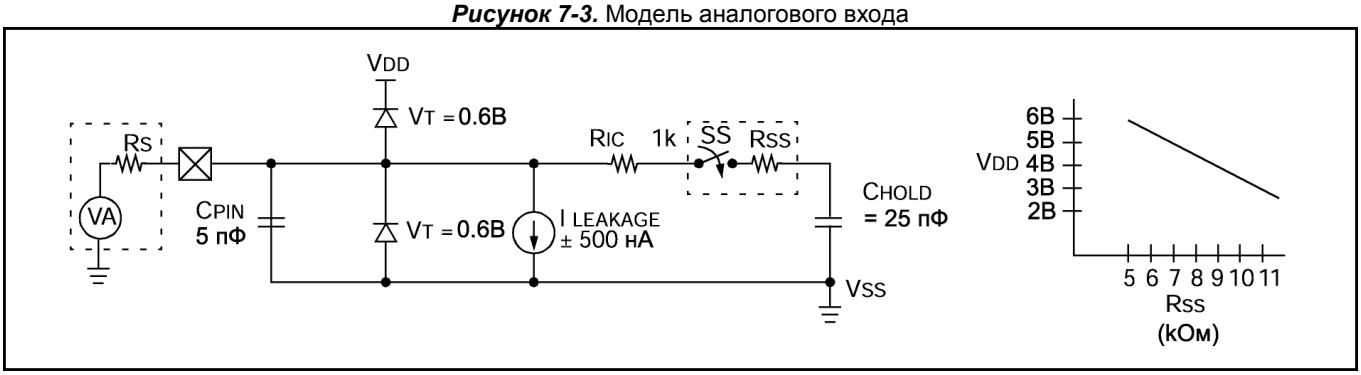
7.2.2 Длительность выборки

Для обеспечения необходимой точности преобразования, конденсатор C_{HOLD} должен успевать полностью заряжаться до уровня входного напряжения. Схема аналогового входа АЦП показана на рисунке 7-3. Сопротивления R_S и R_{SS} непосредственно влияют на время зарядки конденсатора C_{HOLD}. Величина сопротивления ключа выборки (R_{SS}) зависит от напряжения питания V_{DD} (см. рисунок 7-3). **Максимальное рекомендуемое значение внутреннего сопротивления источника аналогового сигнала 2.5кОм.** При меньших значениях сопротивления источника сигнала меньше суммарное время преобразования.

После того, как будет выбран один из нескольких аналоговых входных каналов, но прежде, чем будет производиться преобразование, должно пройти определенное время. Для нахождения данного времени воспользуетесь уравнением 7-1. Это уравнение дает результат с ошибкой в ¼ LSb (4096 шагов АЦП). Ошибка в ¼ LSb, это максимальная погрешность, позволяющая функционировать модулю АЦП с необходимой точностью.

Емкость конденсатора C_{HOLD} в 10-разрядном АЦП 25пФ.

Рисунок 7-3. Модель аналогового входа



Обозначения:

C_{PIN}	- входная емкость
V_T	- пороговое напряжение
$I_{LEAKAGE}$	- ток утечки вывода
R_{IC}	- сопротивление соединения
SS	- переключатель защелки
C_{HOLD}	- конденсатор защелки

Уравнение 7-1. Минимальное время заряда конденсатора C_{HOLD}

$$V_{HOLD} = V_{REF} - \frac{V_{REF}}{4096} = V_{REF} \quad 1 - e^{\frac{-T_C}{C_{HOLD}} R_{IC} + R_{SS} + R_S} \qquad V_{REF} \; 1 - \frac{1}{4096} = V_{REF} \quad 1 - e^{\frac{-T_C}{C_{HOLD}} R_{IC} + R_{SS} + R_S}$$

$$T_C = -C_{HOLD} \; 1k \quad + R_{SS} + R_S \; In \; \frac{1}{4096}$$

В примере 7-1 показано вычисление минимального значения времени T_{ACQ}. Вычисления основываются на следующих исходных данных:

C_{HOLD}	= 25пФ
Rs	= 2.5кОм
Ошибка преобразования	≤ 1/4 Lsb
V_{DD}	= 5В → Rss = 10кОм
Температура	= 50°C (максимально возможная)

Пример 7-1 Вычисление минимального значения времени T_{ACQ}

T_{ACQ} = T_{AMP} + T_C + T_{COFF}
Температурный коэффициент необходимо использовать только при рабочей температуре более 25°C.

T_{ACQ} = 5мкс + T_C + [(Температура - 25°C)(0.05мкс/°C)]

T_C = - C_{HOLD} (R_{IC} + R_{SS} + R_S) Ln(1/4096)
= - 25пФ (1кОм + 10кОм + 2.5кОм) Ln(1/4096)
= - 25пФ (13.5кОм) Ln(1/4096)
= -0.338мкс (-9.704)
= 3.3мкс

T_{ACQ} = 5мкс + 3.3мкс + [(50°C - 25°C)(0.05мкс/°C)]
= 8.3мкс + 1.25мкс
= 9.55мкс

Примечания:
1. Напряжение источника опорного напряжения V_{REF} не влияет на уравнение.
2. Конденсатор C_{HOLD} после преобразования не разряжается.
3. Максимальное рекомендуемое значение внутреннего сопротивления источника аналогового сигнала 2.5кОм. Это необходимо для компенсации внутреннего тока утечки.
4. После того, как преобразование завершено, необходимо программно обеспечить задержку не менее 2.0T_{AD}, прежде чем начнете следующее преобразование. В течение этого времени конденсатор C_{HOLD} не подключен к выбранному входному каналу АЦП.

7.3 Работа модуля АЦП в SLEEP режиме микроконтроллера

Модуль АЦП может работать в SLEEP режиме микроконтроллера при условии, что источником импульсов преобразования АЦП будет внутренний RC генератор. При выборе RC генератора модуль АЦП сделает задержку в один машинный цикл перед началом преобразования. Это позволяет программе пользователя выполнить команду SLEEP, тем самым уменьшить цифровой шум во время преобразования. После завершения преобразования аппаратно сбрасывается бит GO/-DONE в '0', результат преобразования сохраняется в регистрах ADRESH:ADRESL. Если разрешено прерывание от АЦП, то микроконтроллер выйдет из режима SLEEP. Если же прерывание было запрещено, то после преобразования модуль АЦП будет выключен, хотя бит ADON останется установленным.

Если был выбран другой источник тактовых импульсов АЦП (не внутренний RC генератор), то выполнение программой инструкции SLEEP прервет процесс преобразования и выключит модуль АЦП, оставив установленным бит ADON.

7.4 Эффект сброса

При сбросе микроконтроллера значения всех его регистров устанавливаются по умолчанию. Сброс выключает модуль АЦП, а также останавливает процесс преобразования, если он был начат. Регистры ADRESH:ADRESL после сброса POR будут содержать неизвестное значение, а после остальных видов сброса не изменят своего значения.

Таблица 7-2. Регистры и биты, связанные с работой модуля АЦП

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	После сброса POR	После других сбросов
05h	GPIO	-	-	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0	--xx xxxx	--uu uuuu
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
0Ch	PIR1	EEIF	ADIF	-	-	CMIF	-	-	TMR1IF	00-- 0--0	00-- 0--0
1Eh	ADRESH	8 (левое выравн.) или 2 (правое выравн.) старших бита результата АЦП								xxxx xxxx	uuuu uuuu
1Fh	ADCON0	ADFM	VCFG	-	-	CHS1	CHS0	GO/-DONE	ADON	00-- 0000	00-- 0000
85h	TRISIO	-	-	TRIS5	TRIS4	TRIS3	TRIS2	TRIS1	TRIS0	--11 1111	--11 1111
8Ch	PIE1	EEIE	ADIE	-	-	CMIE	-	-	TMR1IE	00-- 0--0	00-- 0--0
9Eh	ADRESL	2 (левое выравн.) или 8 (правое выравн.) младших бита результата АЦП								xxxx xxxx	uuuu uuuu
9Fh	ANSEL	-	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111	-000 1111

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.
Затененные ячейки на работу не влияют.

8. EEPROM память данных

EEPROM память данных доступна для записи/чтения в нормальном режиме работы микроконтроллера во всем диапазоне рабочего напряжения питания V_{DD}. EEPROM память данных не отображается на адресное пространство памяти данных, а доступна через регистры специального назначения.

Для косвенного доступа к EEPROM памяти данных используются 4 регистра специального назначения:

- EECON1
- EECON2 (нефизический регистр)
- EEDATA
- EEADR

Чтение и запись EEPROM памяти выполняется побайтно. В регистре EEDATA сохраняются 8-разрядные данные записи/чтения, а регистр EEADR содержит адрес ячейки EEPROM памяти данных. PIC12F629/675 содержат 128 байт EEPROM памяти данных (диапазон адресов 00h-7Fh).

EEPROM память данных позволяет выполнить чтение и запись байта. При записи байта происходит автоматическое стирание ячейки и запись новых данных (стирание перед записью). EEPROM память данных рассчитана на большое количество циклов стирание/запись. Время записи управляется интегрированным таймером и зависит от напряжения питания, температуры и технологического разброса параметров кристалла (смотрите раздел «Электрические характеристики»).

При установке защиты на доступ к EEPROM памяти данных, программа микроконтроллера имеет возможность выполнить запись/чтение EEPROM памяти данных. Доступ закрыт для записи/чтения программатором.

Дополнительную информацию по работе с EEPROM памятью данных смотрите в технической документации DS33023 «PICmicro™ Mid-Range Reference Manual».

Регистр 8-1. Регистр EEDATA (9Ah)

R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0
Бит 7							Бит 0

Бит 7-0 **EEDAT7: EEDAT0:** Записываемые или прочитанные данные из EEPROM памяти

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

Регистр 8-2. Регистр EEADR (9Bh)

U - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0	R/W - 0
-	EADR6	EADR5	EADR4	EADR3	EADR2	EADR1	EADR0
Бит 7							Бит 0

Бит 7 **Не используется:** Читается как ‘0’

Бит 6-0 **EADR6: EADR0:** Адрес ячейки в EEPROM памяти, к которой выполняется обращение

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

8.1 Регистр EEADR

С помощью регистра EEADR можно адресовать 128 байт EEPROM памяти данных. В адресации EEPROM Памяти данных участвуют только младшие семь битов регистра EEADR<6:0>. Старший бит регистра EEADR игнорируется.

8.2 Регистры EECON1, EECON2

Регистр EECON1 содержит 4 (младших) физически реализованных управляющих битов. Четыре старших бита не реализованы и читаются как ‘0’.

Управляющие биты RD и WR инициализируют соответственно чтение и запись данных. Программно эти биты могут быть только установленными в ‘1’, сброс в ‘0’ происходит аппаратно по завершению операции чтения/записи. Защита от программного сброса этих битов позволяет предотвратить преждевременное завершение операции записи.

Если бит WREN=1, то разрешена запись в EEPROM память данных. После сброса по включению питания (POR) бит WREN равен ‘0’. Бит WRERR устанавливается в ‘1’, если во время выполнения записи в EEPROM память данных произошел сброс по сигналу -MCLR или по переполнению сторожевого таймера WDT в нормальном режиме. Проверив состояние бита WREER, пользователь может повторить запись (регистры EEDATA и EEADR не изменяют своего значения).

После завершения записи в EEPROM память данных устанавливается флаг EEIF в ‘1’ (сбрасывается программно).

Регистр EECON2 не реализован физически, читается как 00h. Он используется в операциях записи в EEPROM память данных для реализации обязательной последовательности команд.

Регистр 8-3. Регистр EECON1 (9Ch)

U - 0	U - 0	U - 0	U - 0	R/W - x	R/W - 0	R/S - 0	R/S - 0
-	-	-	-	WRERR	WREN	WR	RD
Бит 7							Бит 0

Бит 7-4 **Не используется:** Читается как ‘0’

Бит 3 **WRERR:** Флаг ошибки записи в EEPROM память данных
1 = запись прервана (произошел один из сбросов: по сигналу -MCLR, по переполнению WDT в нормальном режиме, по снижению напряжения питания BOR)
0 = запись завершена

Бит 2 **WREN:** Разрешение записи в EEPROM память данных
1 = запись разрешена
0 = запись запрещена

Бит 1 **WR:** Инициализировать запись в EEPROM память данных
1 = инициализировать запись
(программно может быть только установлен в ‘1’, сбрасывается в ‘0’ аппаратно)
0 = запись завершена

Бит 0 **RD:** Инициализировать чтение из EEPROM памяти данных
1 = инициализировать чтение
(программно может быть только установлен в ‘1’, сбрасывается в ‘0’ аппаратно)
0 = чтение завершено

Обозначения			
R = чтение бита	W = запись бита	U = не используется, читается как ‘0’	
- n = значение после POR	‘1’ = бит установлен	‘0’ = бит сброшен	X = неизвестное сост.

8.3 Чтение из EEPROM памяти данных

Для чтения EEPROM памяти данных необходимо записать адрес в регистр EEADR и установить бит RD (EECON1<0>) в ‘1’ (смотрите пример 8-1). В следующем машинном цикле данные доступны для чтения из регистра EEDATA. Прочитанное значение из EEPROM памяти данных будет храниться в регистре EEDATA до следующего чтения или записи в этот регистр по команде микроконтроллера.

Пример 8-1 Чтение из EEPROM памяти данных

```
BSF     STATUS, RP0        ; Выбрать банк 1
MOVLW   CONFIG_ADDR        ;
MOVWF   EEADR              ; Адрес считываемого регистра
BSF     EECON1, RD         ; Чтение
MOVF    EEDATA, W          ; W = EEDATA
```

8.4 Запись в EEPROM память данных

Для записи в EEPROM память данных необходимо записать адрес в регистр EEADR, данные в регистр EEDATA и выполнить последовательность команд, показанных в примере 8-2.

Пример 8-2 Запись в EEPROM память данных

```
        BSF     STATUS, RP0        ; Выбрать банк 1
        BSF     EECON1, WREN       ; Разрешить запись

        BCF     INTCON, GIE        ; Запретить прерывания
        MOVLW   55h                ;
        MOVWF   EECON2             ; Записать 55h
        MOVLW   AAh                ;
        MOVWF   EECON2             ; Записать AAh
        BSF     EECON1,WR          ; Установить бит WR
                                    ; для начала записи
        BSF     INTCON, GIE        ; Разрешить прерывания
```

Обязательная последовател.

Запись байта не будет произведена, если не выполнена указанная последовательность (запись 55h в EECON2, запись AAh в EECON2, установка бита WR в ‘1’) для каждого байта. Рекомендуется запрещать прерывания при выполнении обязательной последовательности команд. Если во время выполнения указанной последовательности произойдет переход по вектору прерывания, запись байта выполнена не будет.

Чтобы разрешить запись в EEPROM память данных, необходимо установить бит WREN в ‘1’, защищающий от случайной записи. Пользователь должен установить бит WREN в ‘1’ перед началом записи, а после окончания записи сбросить его в ‘0’ (аппаратно бит WREN в ‘0’ не сбрасывается).

После инициализации записи сброс бита WREN в ‘0’ не повлияет на цикл записи, но установка бита WR в ‘1’ будет запрещена, пока WREN = 0.

По окончанию записи бит WR аппаратно сбрасывается в ‘0’, а флаг прерывания EEIF устанавливается в ‘1’. Пользователь может использовать прерывания для проверки окончания записи в EEPROM память данных. Флаг EEIF (PIR<7>) сбрасывается в ’0’ программно.

8.5 Проверка записи

Рекомендуется после выполнения операции записи в EEPROM память данных произвести контрольное чтение (смотрите пример 8-3). Выполнять контрольное чтение особенно рекомендуется, если возможно исчерпание гарантированных циклов стирание/запись.

Пример 8-3 Проверка записи

```
BCF     STATUS, RP0      ; Выбрать банк 0
:                        ; Текст программы
:                        ;
BSF     STATUS, RP0      ; Выбрать банк 1
MOVF    EEDATA, W        ; Чтение записываемых данных
BSF     EECON1, RD       ; Инициализация чтения из EEPROM
                          ; записанных данных
                          ;
                          ; Проверить, равно значение в регистре W
                          ; и прочитанные данные из EEPROM (EEDATA)?
                          ;
XORWF   EEDATA, W        ;
BTFSS   STATUS, Z        ; Результат 0?
GOTO    WRITE_ERR        ; НЕТ, данные записаны неправильно
:                        ; ДА, данные записаны правильно
:                        ; Продолжение программы
```

8.5.1 Выносливость ячеек EEPROM памяти данных

Приложения, в которых допускается превышение 10% использования гарантированного числа циклов стирание/запись (параметры D130, D130A), число обновлений для каждой ячейки должно быть не более 1/10 указанных значений. Дополнительную информацию смотрите в документе AN790 (DS00790).

8.6 Защита от случайной записи

Существует несколько условий, когда запись байта в EEPROM память данных не выполняется:

1. После сброса по включению питания POR бит WREN = 0.
2. Таймер включения питания (в течение 72мс) запрещает запись в EEPROM память данных.
3. Обязательная последовательность инициализации записи и бит WREN предотвращают случайную запись.

Все эти меры предотвращают случайную запись в EEPROM память данных при сбое программы, снижении напряжения питания и других ненормальных режимах работы микроконтроллера.

8.7 Операции с EEPROM памятью при включенной защите

При установке защиты на доступ к EEPROM памяти данных (CPD=0 в слове конфигурации), программа микроконтроллера имеет возможность выполнить запись/чтение EEPROM памяти данных. Доступ закрыт для записи/чтения программатором. В микроконтроллерах среднего семейства предусмотрено два бита защиты: бит защиты памяти программ; бит защиты EEPROM памяти данных. Дополнительную информацию смотрите в спецификации программирования микроконтроллеров.

Таблица 8-1. Регистры и биты, связанные с работой EEPROM памяти данных

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	После сброса POR	После других сбросов
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
0Ch	PIR1	EEIF	ADIF	-	-	CMIF	-	-	TMR1IF	00-- 0--0	00-- 0--0
8Ch	PIE1	EEIE	ADIE	-	-	CMIE	-	-	TMR1IE	00-- 0--0	00-- 0--0
9Ah	EEDATA	Данные, записываемые в EEPROM память								0000 0000	0000 0000
9Bh	EEADR	-	Адрес ячейки в EEPROM памяти данных							-000 0000	-000 0000
9Ch	EECON1	-	-	-	-	WRERR	WREN	WR	RD	---- x000	---- Q000
9Dh	EECON2(1)	Управляющий регистр записи в EEPORM память данных								---- ----	---- ----

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.
Затененные ячейки на работу не влияют.

Примечания:

1. Нефизический регистр.

9. Особенности микроконтроллеров PIC12F629/675

В настоящее время устройства, работающие в режиме реального времени часто содержат микроконтроллер как основной элемент схемы. PIC12F629/675 имеют много усовершенствований повышающие надежность системы, снижающие стоимость устройства и число внешних компонентов. Микроконтроллеры PIC12F629/675 имеют режимы энергосбережения и возможность защиты кода программы.

Основные достоинства:

- Выбор тактового генератора
- Сброс:
  - сброс по включению питания (POR)
  - таймер включения питания (PWRT)
  - таймер запуска генератора (OSC)
  - сброс по снижению напряжения питания (BOR)
- Прерывания
- Сторожевой таймер (WDT)
- Режим энергосбережения (SLEEP)
- Защита кода программы
- Область памяти для идентификатора
- Внутрисхемное программирование по последовательному порту (ICSP)

В микроконтроллеры PIC12F629/675 встроен сторожевой таймер WDT, который может быть выключен только в битах конфигурации микроконтроллера. Для повышения надежности сторожевой таймер WDT имеет собственный RC генератор. Дополнительных два таймера выполняют задержку старта работы микроконтроллера. Первый, таймер запуска генератора (OST), удерживает микроконтроллер в состоянии сброса, пока не стабилизируется частота тактового генератора. Второй, таймер включения питания (PWRT), срабатывается после включения питания и удерживает микроконтроллер в состоянии сброса в течение 72мс (типовое значение), пока не стабилизируется напряжение питания. В большинстве приложений эти функции микроконтроллера позволяют исключить внешние схемы сброса.

Режим SLEEP предназначен для обеспечения сверхнизкого энергопотребления. Микроконтроллер может выйти из режима SLEEP по сигналу внешнего сброса, по переполнению сторожевого таймера или при возникновении прерываний.

Выбор режима работы тактового генератора дает возможность использовать микроконтроллеры в различных приложениях. Режим тактового генератора RC позволяет уменьшить стоимость устройства, а режим LP снизить энергопотребление. Битами конфигурации устанавливается режим работы микроконтроллера.

9.1 Биты конфигурации

Биты конфигурации расположены в памяти программ по адресу 2007h, они могут быть запрограммированы в ‘0’ или оставленными равными ‘1’.

Примечание. Адрес 2007h расположен за пределами пользовательской памяти программ. Фактически, к конфигурационному регистру (область памяти 2000h - 3FFFh) можно обратиться только в режиме программирования микроконтроллера. Дополнительную информацию смотрите в спецификации программирования PIC12F629/675.

Регистр 9-1. Слово конфигурации (2007h)

R/P-1	R/P-1	U - 1	U - 1	U - 1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
BG1	BG0	-	-	-	-CPD	-CP	BODEN	MCLRE	-PWRTE	WDTE	FOSC2	FOSC1	FOSC0
Бит 13													Бит 0

Бит 13-12 **BG1:BG0:** Биты калибровки сброса по снижению напряжения питания(1)
00 = нижний предел калибровки
11 = верхний предел калибровки

Бит 11-9 **Не используется:** Читается как ‘1’

Бит 8 **-CPD:** Бит защиты EEPROM памяти данных(2)
1 = защита EEPROM памяти данных выключена
0 = защита EEPROM памяти данных включена

Бит 7 **-CP:** Бит защиты памяти программ(3)
1 = защита памяти программ выключена
0 = защита памяти программ включена

Бит 6 **BODEN:** Разрешение сброса по снижению напряжения питания (4)
1 = разрешен сброс BOR
0 = запрещен сброс BOR

Бит 5 **MCLRE:** Выбора режима работы вывода GP3/-MCLR(5)
1 = GP3/-MCLR работает как -MCLR
0 = GP3/-MCLR работает как цифровой канал порта ввода/вывода, -MCLR внутренне подключен к V_{DD}

Бит 4 **-PWRTE:** Разрешение работы таймера включения питания
1 = PWRT выключен
0 = PWRT включен

Бит 3 **WDTE:** Разрешение работы сторожевого таймера
1 = WDT включен
0 = WDT выключен

Бит 2-0 **FOSC2:FOSC0:** Разрешение работы сторожевого таймера
111 = RC генератор: вывод GP4/OSC2/CLKOUT работает как CLKOUT, RC цепочка подключается к выводу GP5/OSC1/CLKIN
110 = RC генератор: вывод GP4/OSC2/CLKOUT работает как канал порта ввода/вывода, RC цепочка подключается к выводу GP5/OSC1/CLKIN
101 = INTOSC генератор: вывод GP4/OSC2/CLKOUT работает как CLKOUT, вывод GP5/OSC1/CLKIN работает как канал порта ввода/вывода
100 = INTOSC генератор: вывод GP4/OSC2/CLKOUT работает как канал порта ввода/вывода, вывод GP5/OSC1/CLKIN работает как канал порта ввода/вывода
011 = EC генератор: вывод GP4/OSC2/CLKOUT работает как канал порта ввода/вывода, вывод GP5/OSC1/CLKIN работает как CLKIN
010 = HS генератор: резонатор подключается к выводам GP4/OSC2/CLKOUT, GP5/OSC1/CLKIN
001 = XT генератор: резонатор подключается к выводам GP4/OSC2/CLKOUT, GP5/OSC1/CLKIN
000 = LP генератор: резонатор подключается к выводам GP4/OSC2/CLKOUT, GP5/OSC1/CLKIN

Примечания:

1. Биты калибровки схемы сброса BOR перепрограммируемые. При стирании памяти микроконтроллера эти биты должны быть прочитаны, а после стирания памяти восстановлены.
2. После выключения защиты EEPROM памяти данных вся информация будет стерта.
3. При выключении защиты кода программы вся память программ стирается.
4. При разрешении сброса BOR автоматически включается таймер PWRT.
5. Когда сигнал -MCLR удерживается в активном уровне, внутренний тактовый генератор выключен (для режимов INTOSC и RC).

Обозначения		
R = чтение бита	P = программирование бита	U = не используется, читается как ‘1’
- n = значение по умолчанию	‘1’ = бит установлен	‘0’ = бит сброшен

9.2 Настройка тактового генератора

9.2.1 Режимы тактового генератора

Микроконтроллеры PIC12F629/675 могут работать в одном из восьми режимов тактового генератора. Выбрать режим тактового генератора можно при программировании микроконтроллера в слове конфигурации (FOSC2:FOSC0):

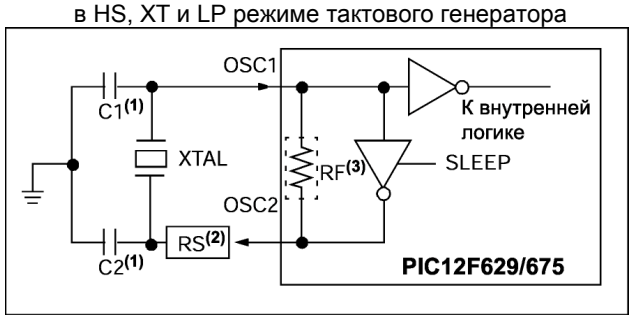
- LP – низкочастотный резонатор
- XT – обычный резонатор
- HS – высокочастотный резонатор
- RC – внешняя RC цепочка (2 режима);
- INTOSC – внутренняя RC цепочка (2 режима);
- EC – внешний тактовый сигнал.

Примечание. Дополнительную информацию по выбору тактового генератора смотрите в технической документации DS33023 «PICmicro™ Mid-Range Reference Manual».

9.2.2 Кварцевый/керамический резонатор

В режимах тактового генератора XT, LP и HS кварцевый или керамический резонатор подключается к выводам OSC1, OSC2 (смотрите рисунок 9-1). Для микроконтроллеров PIC12F629/675 нужно использовать резонаторы с параллельным резонансом. Использование резонаторов с последовательным резонансом может привести к получению тактовой частоты, не соответствующей параметрам резонатора. В режимах XT, LP и HS микроконтроллер может работать от внешнего источника тактового сигнала OSC1 (смотрите рисунок 9-2).

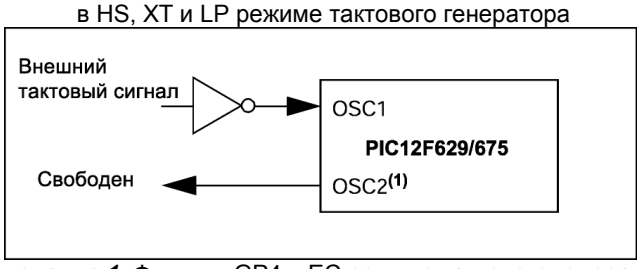
Рисунок 9-1. Подключение кварцевого/керамического резонатора в HS, XT и LP режиме тактового генератора



Примечания:

1. Смотрите таблицы 9-1, 9-2 для выбора емкости конденсаторов C1, C2.
2. Для некоторых типов резонаторов может потребоваться последовательно включенный резистор.
3. Значение сопротивления RF варьируется в зависимости от выбранного режима генератора.

Рисунок 9-2. Подключение внешнего тактового сигнала в HS, XT и LP режиме тактового генератора



Примечание 1. Функция GP4 в EC режиме тактового генератора.

Таблица 9-1. Параметры конденсаторов для керамического резонатора (оценочные значения)

Режим	Частота	OSC1(C1)	OSC2(C2)
XT	455 кГц 2.0 МГц 4.0 МГц	68-100пФ 15-68пФ 15-68пФ	68-100пФ 15-68пФ 15-68пФ
HS	8.0 МГц 16.0 МГц	10-68пФ 10-22пФ	10-68пФ 10-22пФ
Примечание. Большая емкость увеличивает стабильность генератора, но увеличивается и время запуска. Значения емкости конденсаторов, указанные в таблице, являются оценочными, т.к. каждый резонатор имеет собственные характеристики. Проконсультируйтесь у производителя резонаторов для правильного подбора внешних компонентов.			

Таблица 9-2. Параметры конденсаторов для кварцевого резонатора (оценочные значения)

Режим	Частота	OSC1(C1)	OSC2(C2)
LP	32 кГц 200 кГц	68-100пФ 15-30пФ	68-100пФ 15-30пФ
XT	100 кГц 2 МГц 4 МГц	68-150пФ 15-30пФ 15-30пФ	68-150пФ 15-30пФ 15-30пФ
HS	8 МГц 10 МГц 20 МГц	15-30пФ 15-30пФ 15-30пФ	15-30пФ 15-30пФ 15-30пФ
Примечание. Большая емкость увеличивает стабильность генератора, но увеличивается и время запуска. Значения емкости конденсаторов, указанные в таблице, являются оценочными, т.к. каждый резонатор имеет собственные характеристики. Проконсультируйтесь у производителя резонаторов для правильного подбора внешних компонентов. Последовательный резистор Rs может потребоваться в HS и XT режиме для предотвращения возбуждения резонатора на низкой частоте.			

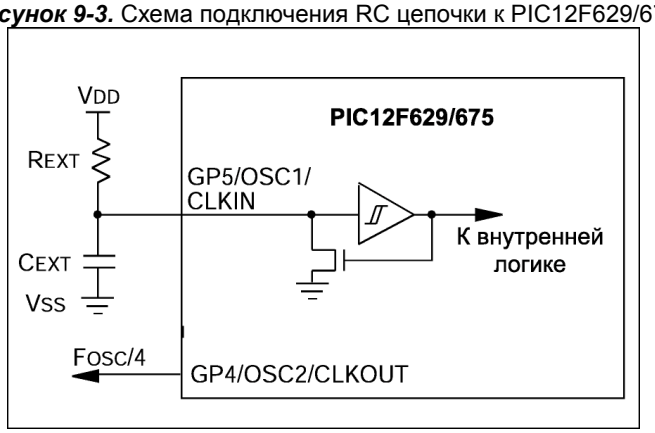
9.2.3 Внешний тактовый сигнал

Если в устройстве генерируется тактовый сигнал, он может использоваться для управления PIC12F629/675 при условии, что внешний тактовый сигнал удовлетворяет требованиям раздела 12. На рисунке 9-2 показана схема подключения внешнего источника тактового сигнала.

9.2.4 RC генератор

В приложениях, не требующей высокостабильной тактовой частоты, допустимо использовать RC режим генератора, уменьшающий стоимость устройства. Частота RC генератора зависит от напряжения питания, значения сопротивления (R_{EXT}), емкости (C_{EXT}) и рабочей температуры. Дополнительно частота будет варьироваться в некоторых пределах из-за технологического разброса параметров кристалла. Различные паразитные емкости также будут влиять на частоту генератора, особенно при малых значениях C_{EXT}. Необходимо учитывать технологический разброс параметров внешних компонентов R и C. На рисунке 9-3 показана схема подключения RC цепочки к PIC12F629/675.

Рисунок 9-3. Схема подключения RC цепочки к PIC12F629/675



9.2.5 Внутренний RC генератор 4МГц

Внутренний тактовый генератор формирует тактовый сигнал с частотой 4МГц (номинальное значение). Графики зависимости частоты внутреннего RC генератора от температуры и напряжения питания смотрите в разделе 12.

9.2.5.1 Калибровка внутреннего RC генератора

В последней ячейки памяти программ сохраняется калибровочная константа для внутреннего RC генератора. Калибровочная константа сохраняется в виде команды RETLW XX, где XX - калибровочное значение. Калибровочная константа записывается в регистр OSCCAL. В примере 9-1 показано выполнение калибровки внутреннего RC генератора.

Примечание. Стирание памяти микроконтроллера также сотрет предварительно запрограммированную калибровочную информацию. Для сохранения калибровочной информации ее рекомендуется прочитать перед стиранием памяти микроконтроллера. Калибровочная информация должна быть восстановлена перед программированием микроконтроллера.

Пример 9-1. Калибровка внутреннего RC генератора

```
BSF     STATUS, RP0   ; Банк 1
CALL    3FFh          ; Загрузить калибровочную константу
MOVWF   OSCCAL
BCF     STATUS, RP0   ; Банк0
```

9.2.6 Вывод CLKOUT

В микроконтроллерах PIC12F629/675 на вывод GP4/OSC2/CLKOUT может выдаваться частота тактового сигнала $F_{OSC}/4$ в INTOSC и RC режиме тактового генератора (устанавливается в битах конфигурации) для испытательных целей или синхронизации внешней логики.

9.3 Сброс

PIC12F629/675 различают следующие виды сбросов:

a) Сброс по включению питания POR
b) Сброс по сигналу -MCLR в нормальном режиме работы
c) Сброс по сигналу -MCLR в SLEEP режиме
d) Сброс от WDT в нормальном режиме работы
e) Сброс по снижению напряжения питания BOR

Некоторые регистры не изменяются после любого вида сброса, но после сброса по включению питания POR они содержат неизвестное значение. Большинство регистров сбрасываются в начальное состояние при сбросах:

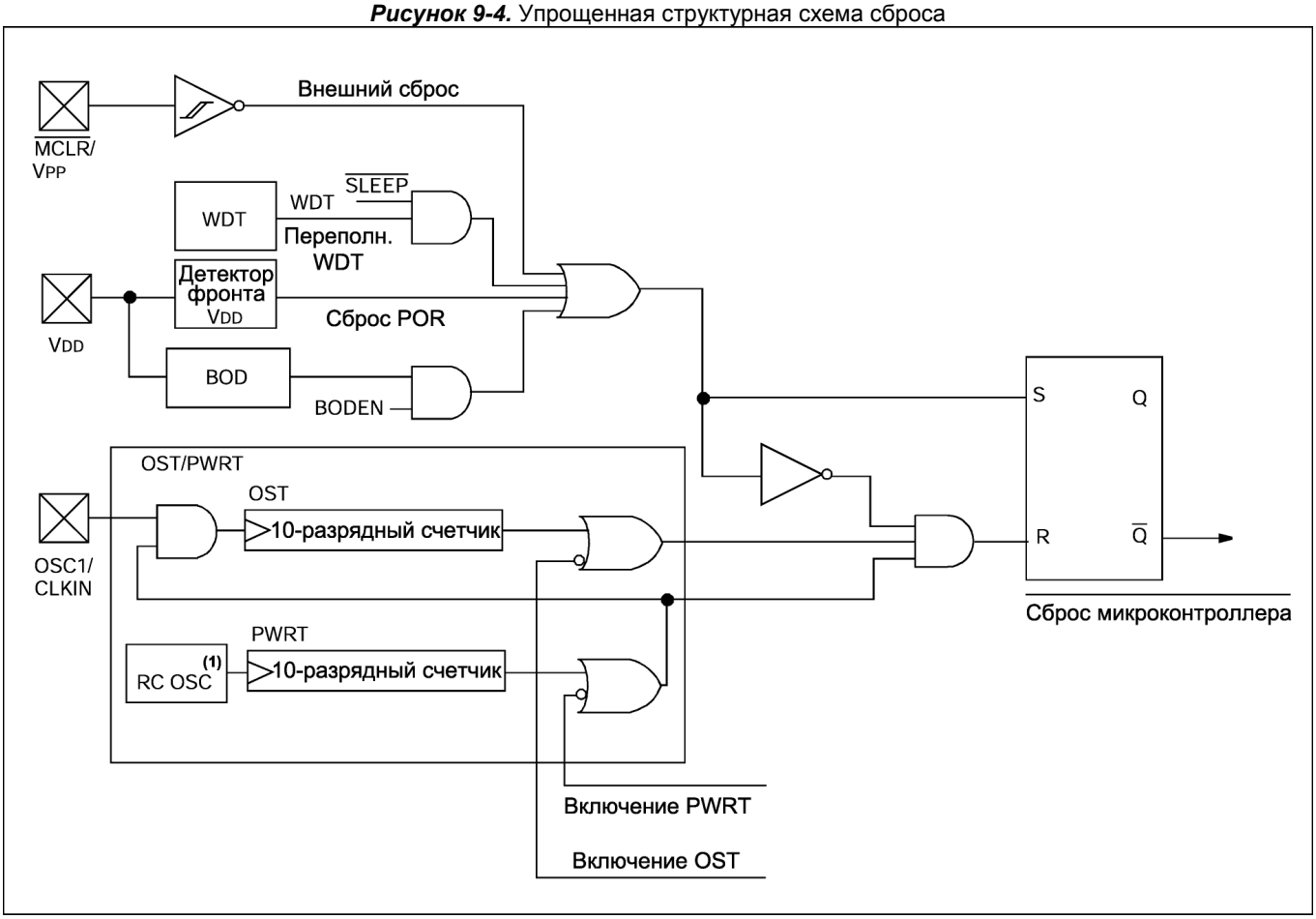
- POR
- BOR
- -MCLR
- WDT в нормальном режиме
- -MCLR в режиме SLEEP

Сброс WDT в SLEEP режиме рассматривается как возобновление нормальной работы и на значение регистров не влияет. Биты -TO и -PD принимают определенные значения при различных видах сброса (смотрите таблицу 9-4). Программное обеспечение может использовать эти биты для детектирования вида сброса микроконтроллера. Состояние регистров специально назначения после сброса смотрите в таблице 9-7.

Упрощенная структурная схема сброса показана на рисунке 9-4.

На входе -MCLR есть внутренний фильтр, не пропускающий короткие импульсы. Смотрите таблицу 12-4 в разделе 12. Необходимо отметить, что сброс WDT не управляет выводом -MCLR.

Рисунок 9-4. Упрощенная структурная схема сброса



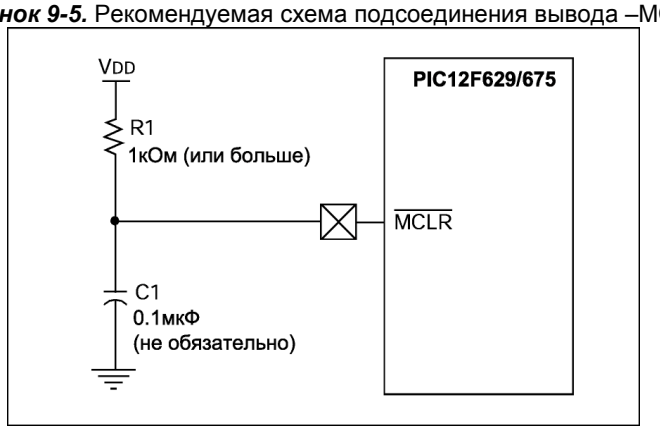
Примечание 1. Это отдельный RC генератор.

9.3.1 Сброс –MCLR

На входе -MCLR есть внутренний фильтр, не пропускающий короткие импульсы. Необходимо отметить, что сброс WDT не управляет выводом -MCLR.

Схема защиты ESD на выводе –MCLR несколько отличается от предыдущих микроконтроллеров. Напряжение на выводе –MCLR большее, чем указано в электрических спецификациях, может привести к сбросу микроконтроллера и большому току вывода. Поэтому рекомендуется не подключать вывод –MCLR непосредственно к V_{DD}. Необходимо использовать RC цепочку, как показано на рисунке 9-5.

Рисунок 9-5. Рекомендуемая схема подсоединения вывода –MCLR



9.3.2 Сброс по включению питания POR

Интегрированная схема POR удерживает микроконтроллер в состоянии сброса, пока напряжение V_{DD} не достигнет требуемого уровня. Для включения схемы POR необходимо соединить вывод -MCLR с V_{DD} через резистор, не требуя внешней RC цепочки, обычно используемой для сброса. Максимальное время нарастания V_{DD} смотрите в разделе «Электрические характеристики».

Примечание. Схема POR не выполняет сброс микроконтроллера при снижении напряжения V_{DD}.

Когда микроконтроллер переходит в режим нормальной работы из состояния сброса, рабочие параметры (напряжение питания, частота, температура и т.д.) должны соответствовать указанным в разделе «Электрические характеристики». Если рабочие параметры не удовлетворяют требованиям, микроконтроллер должен находиться в состоянии сброса.

Дополнительную информацию смотрите в документации AN607 "Power-up Trouble Shooting".

9.3.3 Таймер включения питания PWRT

Таймер включения питания обеспечивает задержку в 72мс (номинальное значение) по сигналу схемы сброса POR или BOR. Таймер включения питания работает от внутреннего RC генератора и удерживает микроконтроллер в состоянии сброса по активному сигналу от PWRT. Задержка PWRT позволяет достигнуть напряжению V_{DD} номинального значения.

Битом -PWRTE в слове конфигурации можно выключить (-PWRTE=1) или включить (-PWRTE=0) таймер включения питания. Время задержки PWRT варьируется в каждом микроконтроллере и зависит от напряжения питания, температуры и технологического разброса параметров кристалла (смотрите раздел «Электрические характеристики»).

9.3.4 Таймер запуска генератора OST

Таймер запуска генератора обеспечивает задержку в 1024 такта генератора (вход OSC1) после окончания задержки от PWRT (если она включена). Это гарантирует, что частота кварцевого/керамического резонатора стабилизировалась. Задержка OST включается только в режимах HS, XT и LP тактового генератора после сброса POR или выхода микроконтроллера из режима SLEEP.

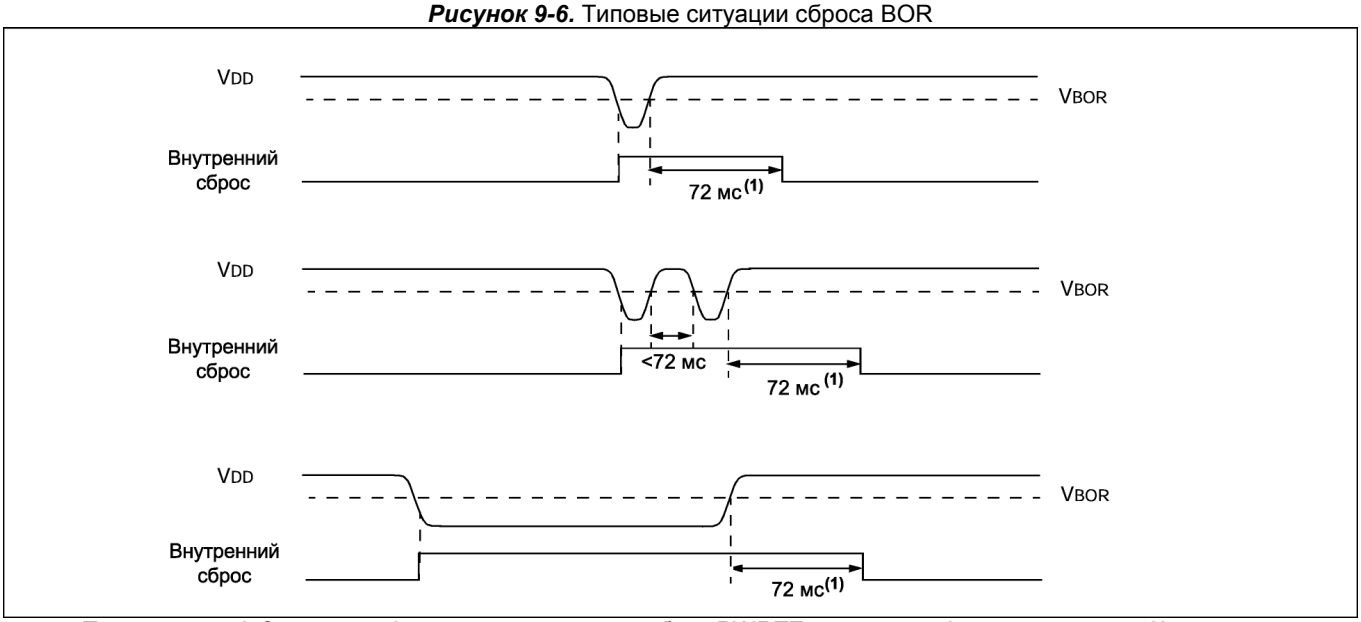
9.3.5 Детектор пониженного напряжения питания BOD

Микроконтроллеры PIC12F629/675 имеют интегрированную схему сброса по снижению напряжения питания. Битом BODEN в слове конфигурации можно выключить (BODEN = 0) или включить (BODEN = 1) детектор снижения напряжения питания. Если напряжение V_{DD} опускается ниже V_{BOR} на время большее (или равное) T_{BOR} (смотрите таблицу 12-4), то произойдет сброс по снижению напряжения питания. Если длительность снижения напряжения питания меньше T_{BOR}, сброс микроконтроллера не произойдет.

При любом виде сброса (POR, -MCLR, WDT и т.д.) микроконтроллер находится в состоянии сброса, пока напряжение V_{DD} не будет выше V_{BOR}. После нормализации напряжения питания микроконтроллер находится в состоянии сброса еще 72мс, если –PWRTE=0 (смотрите рисунок 9-6).

Если напряжение питание V_{DD} стало ниже V_{BOR} во время работы таймера по включению питания, микроконтроллер возвращается в состояние сброса BOR, а таймер инициализируется заново. Каждый переход напряжения питания V_{DD} через границу V_{BOR} инициализирует PWRT , создавая задержку в 72мс. При включении схемы BOD всегда нужно включать таймер PWRT. На рисунке 9-6 показаны ситуации сброса микроконтроллера по снижению напряжения питания.

Рисунок 9-6. Типовые ситуации сброса BOR



Примечание 1. Задержка 72мс присутствует, если бит –PWRTE в слове конфигурации равен ‘0’.

9.3.6 Последовательность удержания микроконтроллера в состоянии сброса

При включении питания выполняется следующая последовательность удержание микроконтроллера в состоянии сброса: сброс POR, задержка PWRT (если она разрешена), задержка OST (после завершения задержки PWRT). Полное время задержки изменяется в зависимости от режима работы тактового генератора и состояния бита –PWRTE (смотрите рисунки 9-6, 9-7 и 9-8).

Если сигнал -MCLR удерживается в низком уровне достаточно долго (дольше времени всех задержек), после перехода -MCLR в высокий уровень программа начнет выполняться немедленно (смотрите рисунок 9-8). Это может быть полезно при одновременном запуске нескольких микроконтроллеров, работающих параллельно.

В таблице 9-6 показано состояние некоторых регистров специального назначения.

9.3.7 Регистр PCON

Регистр PCON (адрес 8Eh) содержит два бита статуса питания.

Бит 0 - -BOD (детектор пониженного напряжения питания)

Бит -BOD имеет неопределенное значение после сброса POR. Пользователь должен программно установить бит -BOR в ‘1’ и проверять его состояние при возникающих сбросах микроконтроллера. Ели -BOD =0, то произошел сброс по снижению напряжения питания (BOR). Бит -BOD не устанавливается в ‘1’ аппаратно и имеет непредсказуемое значение, если детектор пониженного напряжения питания выключен (BODEN=0).

Бит 1 - -POR (сброс по включению питания)

Бит сбрасывается в ‘0’ при возникновении сброса POR. Пользователь должен программно установить этот бит в ‘1’ после сброса по включению питания. При последующих сбросах, если -POR=0, то произошел сброс по включению питания (или напряжение V_{DD} стало слишком низким).

Таблица 9-3 Время задержки при различных видах сброса

Режим генератора	Сброс POR		Сброс BOR		Выход из режима SLEEP
	-PWRTE=0	-PWRTE=1	-PWRTE=0	-PWRTE=1	
XT, HS, LP	T_{PWRT} + 1024 T_{OSC}	1024 T_{OSC}	T_{PWRT} + 1024 T_{OSC}	1024 T_{OSC}	1024 T_{OSC}
INTOSC, EC, RC	T_{PWRT}	-	T_{PWRT}	-	-

Таблица 9-4 Состояние некоторых битов регистров STATUS/PCON

-POR	-BOD	-TO	-PD	
0	x	1	1	Сброс по включению питания
1	0	1	1	Сброс по снижению напряжения питания
u	u	0	u	Сброс от WDT
u	u	0	0	Выход из режима SLEEP от WDT
u	u	u	u	Сброс -MCLR при нормальном режиме работы
u	u	1	0	Сброс -MCLR в SLEEP режиме

Обозначения: u = не изменяется; x = неопределенное значение

Таблица 9-5. Регистры и биты, связанные со сбросом микроконтроллера

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	После сброса POR	После других сбросов
03h	STATUS	IRP	RP1	RP0	-TO	-PD	Z	DC	C	0001 1xxx	000q quuu
8Eh	PCON	-	-	-	-	-	-	-POR	-BOD	---- --0x	---- --uq

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.
Затененные ячейки на работу не влияют.

Таблица 9-6 Состояние особых регистров после сброса

Вид сброса	Счетчик команд PC	Регистр STATUS	Регистр PCON
Сброс по включению питания	000h	0001 1xxx	---- --0x
Сброс по сигналу -MCLR в нормальном режиме	000h	000u uuuu	---- --uu
Сброс по сигналу -MCLR в SLEEP режиме	000h	0001 0uuu	---- --uu
Сброс от WDT	000h	0000 uuuu	---- --uu
Выход из режима SLEEP от WDT	PC + 1	uuu0 0uuu	---- --uu
Сброс по снижению напряжения питания	000h	0001 1uuu	---- --10
Выход из режима SLEEP от прерываний	PC + 1(1)	uuu1 0uuu	---- --uu

Обозначения: - = не используется, читается как '0'; u = не изменяется; x = не известно.

Примечание 1. При выходе из режима SLEEP по возникновению прерывания, если GIE=1, в счетчик команд PC загружается вектор прерываний (0004h).

Таблица 9-7 Состояние регистров специального назначения после сброса

Регистр	Адрес	Сброс POR	Сброс –MCLR, WDT, BOR	Выход из режима SLEEP по прерыванию или WDT
W	-	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h	-	-	-
TMR0	01h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h	0000 0000	0000 0000	PC + 1 (3)
STATUS	03h/83h	0001 1xxx	000q quuu(4)	uuuq quuu(4)
FSR	04h/84h	xxxx xxxx	uuuu uuuu	uuuu uuuu
GPIO	05h	--xx xxxx	--uu uuuu	--uu uuuu
PCLATH	0Ah/8Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh/8Bh	0000 000x	0000 000u	uuuu uuqq(2)
PIR1	0Ch	00-- 0--0	00-- 0--0	qq-- q–q(2,5)
T1CON	10h	-000 0000	-uuu uuuu	-uuu uuuu
CMCON	19h	-0-0 0000	-0-0 0000	-u-u uuuu
ADRESH	1Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON0	1Fh	00-- 0000	00-- 0000	uu-- uuuu
OPTION_REG	81h	1111 1111	1111 1111	uuuu uuuu
TRISIO	85h	--11 1111	--11 1111	--uu uuuu
PIE1	8Ch	00-- 0--0	00-- 0--0	uu-- u--u
PCON	8Eh	---- --0x	---- --uu(1,6)	---- --uu
OSCCAL	90h	1000 00--	1000 00--	uuuu uu--
WPU	95h	--11 -111	--11 -111	--uu –uuu
IOCB	96h	--00 0000	--00 0000	--uu uuuu
VRCON	99h	0-0- 0000	0-0- 0000	u-u- uuuu
EEDATA	9Ah	0000 0000	0000 0000	uuuu uuuu
EEADR	9Bh	-000 0000	-000 0000	-uuu uuuu
EECON1	9Ch	---- x000	---- q000	---- uuuu
EECON2	9Dh	-	-	-
ADRESL	9Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ANSEL	9Fh	-000 1111	-000 1111	-uuu uuuu

Обозначения: - = не используется, читается как '0'; u = не изменяется; x = не известно; q = зависит от условий.

Примечания:

1. Если V_{DD} будет очень мало, произойдет сброс POR, регистры будут инициализированы иначе.
2. Один или несколько битов INTCON, PIR1 будут изменены при выходе из режима SLEEP.
3. Если бит GIE=1 при выходе из режима SLEEP, в счетчик команд будет загружен вектор прерываний (0004h).
4. Смотрите в таблице 9-6 состояние битов регистра STATUS.
5. Микроконтроллер может выйти из режима SLEEP по следующим событиям: завершение цикла записи EEPROM (бит 7); завершение преобразования АЦП (бит 6); изменение уровня сигнала на входах компаратора (бит 1); переполнение TMR1 (бит 0). Все остальные прерывания не могут вывести микроконтроллер из SLEEP режима, поэтому не изменяются.
6. Если произошел сброс BOR, то бит 0 равен нулю. Во всех остальных случаях значение бита не изменяется.

Рисунок 9-7. Временная диаграмма задержки PWRT (-MCLR не подключен к V_{DD}), случай 1

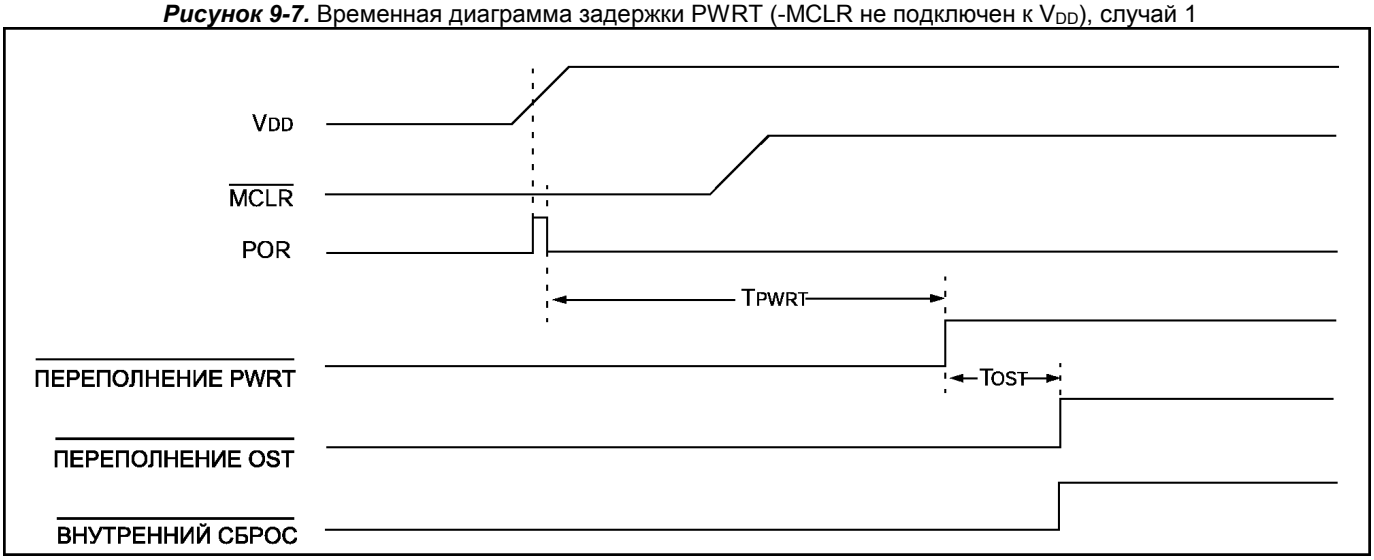


Рисунок 9-8. Временная диаграмма задержки PWRT (-MCLR не подключен к V_{DD}), случай 2

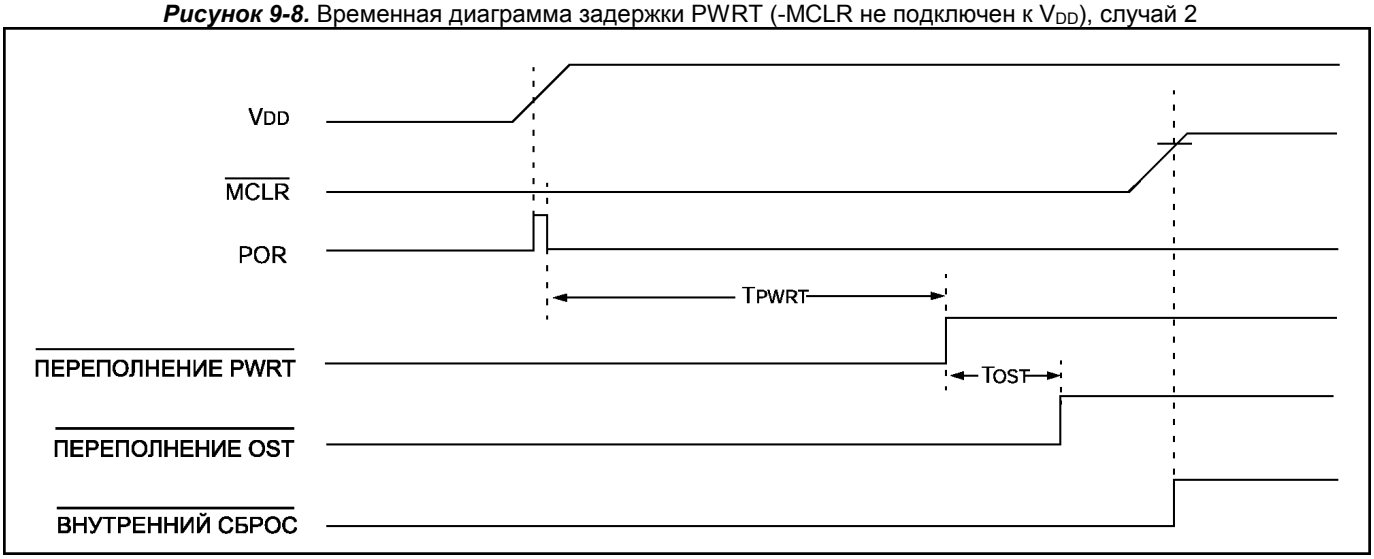


Рисунок 9-9. Временная диаграмма задержки PWRT (-MCLR подключен к V_{DD})

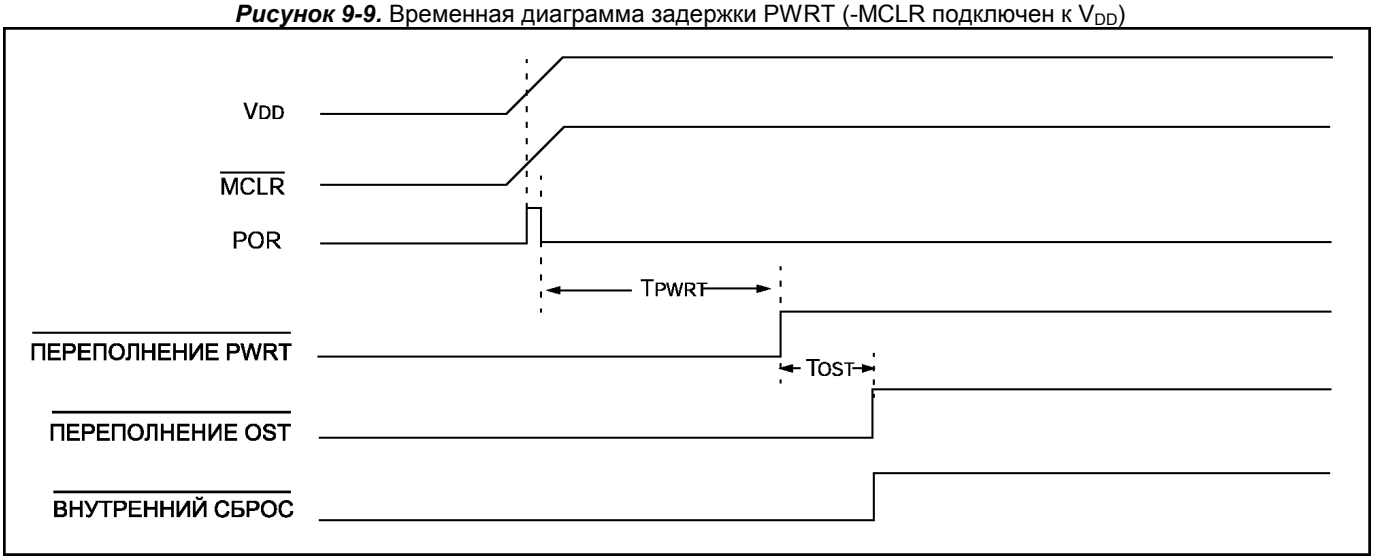
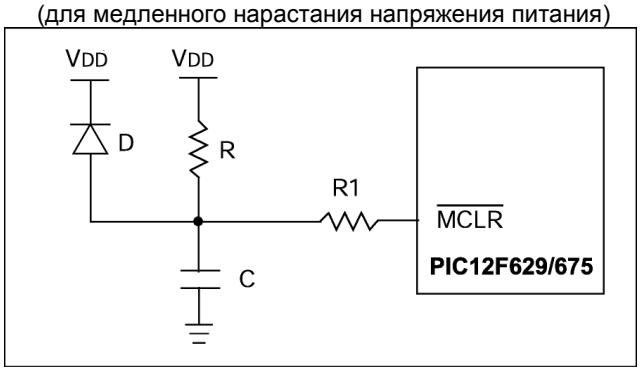


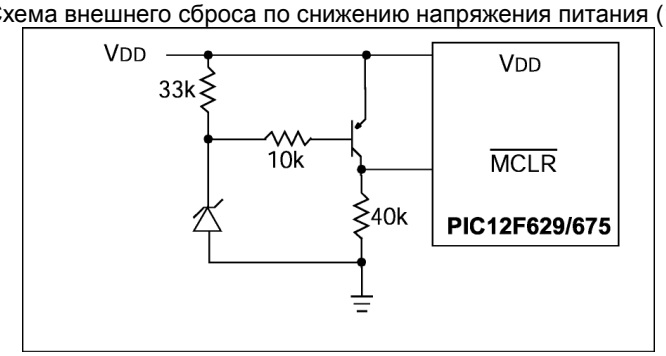
Рисунок 9-10. Схема внешнего сброса по включению питания
(для медленного нарастания напряжения питания)



Примечания:

1. Схема внешнего сброса требуется только, если очень большое время нарастания напряжения питания. Диод D предназначен для быстрой разрядки конденсатора при снижении напряжения питания.
2. Сопротивление резистора R рекомендуется выбирать меньше 40кОм.
3. Резистор R1 от 100Ом до 1кОм ограничивает ток вывода MCLR в случае его разрушения от электростатического разряда (ESD) или перенапряжения (EOS).

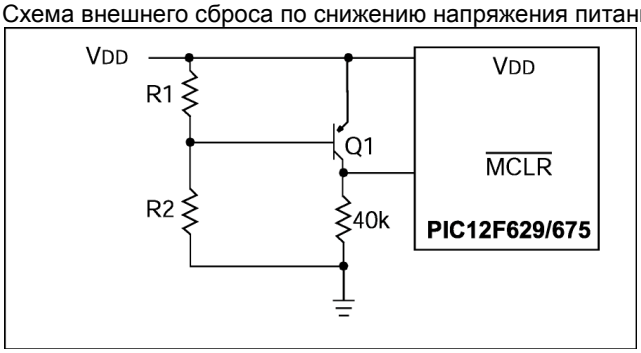
Рисунок 9-11. Схема внешнего сброса по снижению напряжения питания (1 вариант)



Примечания:

1. Эта схема будет сбрасывать микроконтроллер, когда V_{DD} будет ниже V_Z + 0.7В, где V_Z–напряжение стабилизации стабилитрона.
2. Внутренняя схема сброса по снижению напряжения питания должна быть выключена.

Рисунок 9-12 Схема внешнего сброса по снижению напряжения питания (2 вариант)



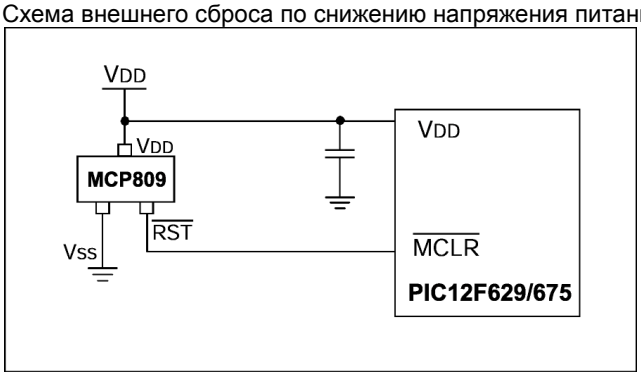
Примечания:

1. Недорогая схема сброса, но менее точная по сравнению с 2 вариантом. Транзистор Q1 закрывается, когда напряжение питания ниже определенного порога.

$$Vdd \bullet \frac{R1}{R1+R2} = 0.7$$

2. Внутренняя схема сброса по снижению напряжения питания должна быть выключена.
3. Номиналы резисторов должны быть выбраны с учетом типа транзистора.

Рисунок 9-13 Схема внешнего сброса по снижению напряжения питания (3 вариант)



Примечание. В данной схеме сброса по снижение напряжения питания используется супервизор компании Microchip MCP809. Микросхемы семейств супервизоров MCP8XX и MCP1XX имеют выходы с открытым коллектором, активным низким/высоким уровнем сигнала сброса и 7 значений порогового напряжения для устройств с напряжением питания 3В и 5В.

9.4 Прерывания

PIC12F629/675 имеют 7 источников прерываний:

- Внешнее прерывание GP2/INT
- Переполнение TMR0
- Изменение уровня сигнала на входах GPIO
- Прерывание от компаратора
- Прерывание от модуля АЦП (только в PIC12F675)
- Переполнение TMR1
- Завершение цикла записи в EEPROM память данных

Регистр INTCON содержит флаги отдельных прерываний, биты разрешения этих прерываний и бит глобального разрешения прерываний.

Если бит GIE (INTCON<7>) установлен в ‘1’, разрешены все немаскированные прерывания. Если GIE=0, то все прерывания запрещены. Каждое прерывание в отдельности может быть разрешено/запрещено установкой/сбросом соответствующего бита в регистрах INTCON, и PIE1. При сбросе микроконтроллера бит GIE сбрасывается в ‘0’.

При возврате из подпрограммы обработки прерывания, по команде RETFIE, бит GIE аппаратно устанавливается в ‘1’ разрешая все немаскированные прерывания.

В регистре INTCON находятся флаги следующих прерываний:

- Внешнего сигнала INT
- Изменения уровня сигнала на входах GPIO
- Переполнения TMR0

В регистре PIR1 содержатся флаги прерываний периферийных модулей микроконтроллера, а в регистре PIE1 соответствующие биты разрешения прерываний:

- Завершение цикла записи в EEPROM память данных
- Прерывание от модуля АЦП
- Прерывание от компаратора
- Переполнение TMR1

При переходе на подпрограмму обработки прерываний бит GIE аппаратно сбрасывается в ‘0’, запрещая прерывания, адрес возврата из подпрограммы обработки прерываний помещается в стек, а в счетчик команд PC загружается вектор прерывания 0004h. Источник прерываний может быть определен проверкой флагов прерываний, которые должны быть сброшены программно перед разрешением прерываний, чтобы избежать повторного вызова.

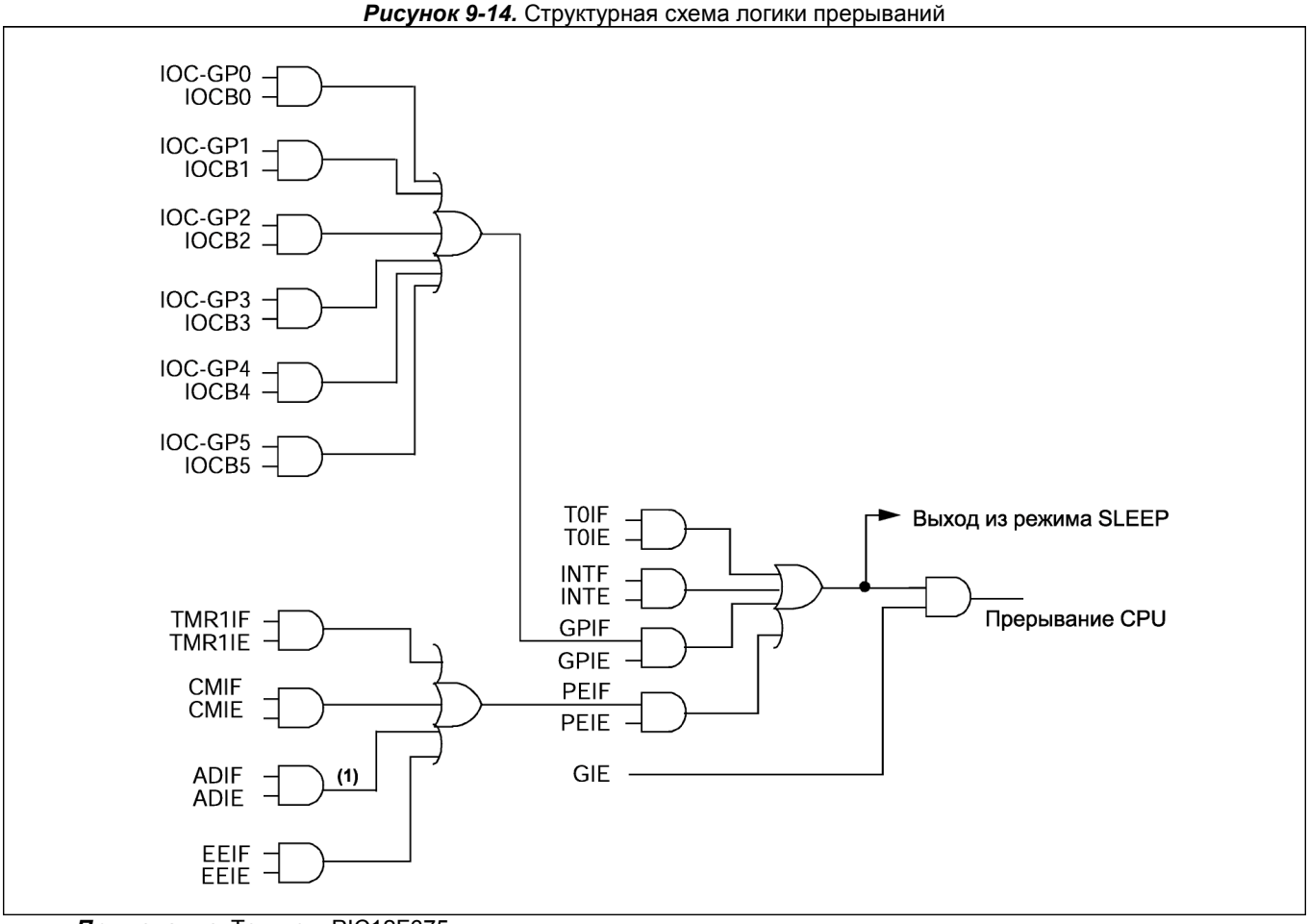
Для внешних источников прерываний (сигнал INT, изменения уровня сигнала на входах GPIO) время перехода на подпрограмму обработки прерываний будет составлять 3-4 машинных цикла. Точное время перехода зависит от конкретного случая, оно одинаково для 1 и 2-х цикловых команд (смотрите рисунок 9-15).

Примечания:

1. Флаги прерываний устанавливаются независимо от состояния соответствующих битов маски и бита GIE.

2. При выполнении команды, сбрасывающей бит GIE в '0', любое прерывание, ожидающее выполнения в следующем машинном цикле, игнорируется. Микроконтроллер выполнит пустой цикл NOP поле команды, сбрасывающей бит GIE в '0'. Игнорированные прерывания ставятся в ожидание выполнения, пока бит GIE не будет установлен в '1'.

Рисунок 9-14. Структурная схема логики прерываний



Примечание. Только в PIC12F675.

9.4.1 Внешнее прерывание GP2/INT

Внешнее прерывание с входа GP2/INT происходит: по переднему фронту сигнала, если бит INTEDG (OPTION_REG<6>) установлен в ‘1’; по заднему фронту сигнала, если бит INTEDG сброшен в ‘0’. Когда активный фронт сигнала появляется на входе GP2/INT бит INTF (INTCON<1>) устанавливается в ‘1’. Прерывание может быть запрещено сбросом бита INTE (INTCON<4>) в ‘0’. Флаг прерывания INTF должен быть сброшен программно в подпрограмме обработки прерываний. Прерывание INT может вывести микроконтроллер из режима SLEEP, если бит INTE=1 до перехода в режим SLEEP. Состояние бита GIE определяет, переходить на подпрограмму обработки прерываний после выхода из режима SLEEP. На рисунке 9-17 показана временная диаграмма выхода микроконтроллера из режима SLEEP по прерыванию с входа GP2/INT.

9.4.2 Прерывание по переполнению TMR0

Переполнение таймера TMR0 (FFh $\rightarrow$ 00h) устанавливает флаг T0IF (INTCON<2>) в ‘1’. Прерывание от TMR0 можно разрешить/запретить установкой/сбросом бита T0IE(INTCON<5>). Описание работы модуля TMR0 смотрите в разделе 4.

9.4.3 Прерывание по изменению уровня сигнала на входах GPIO

Изменение уровня сигнала на входах GPIO вызывает установку флага GPIF(INTCON<0>). Прерывание можно разрешить/запретить установкой/сбросом бита GPIE(INTCON<3>).

Примечание. Если изменение сигнала на входах GPIO происходит на начале такта Q2 чтения GPIO, флаг GPIF может не установиться в ‘1’.

9.4.4 Прерывание от компаратора

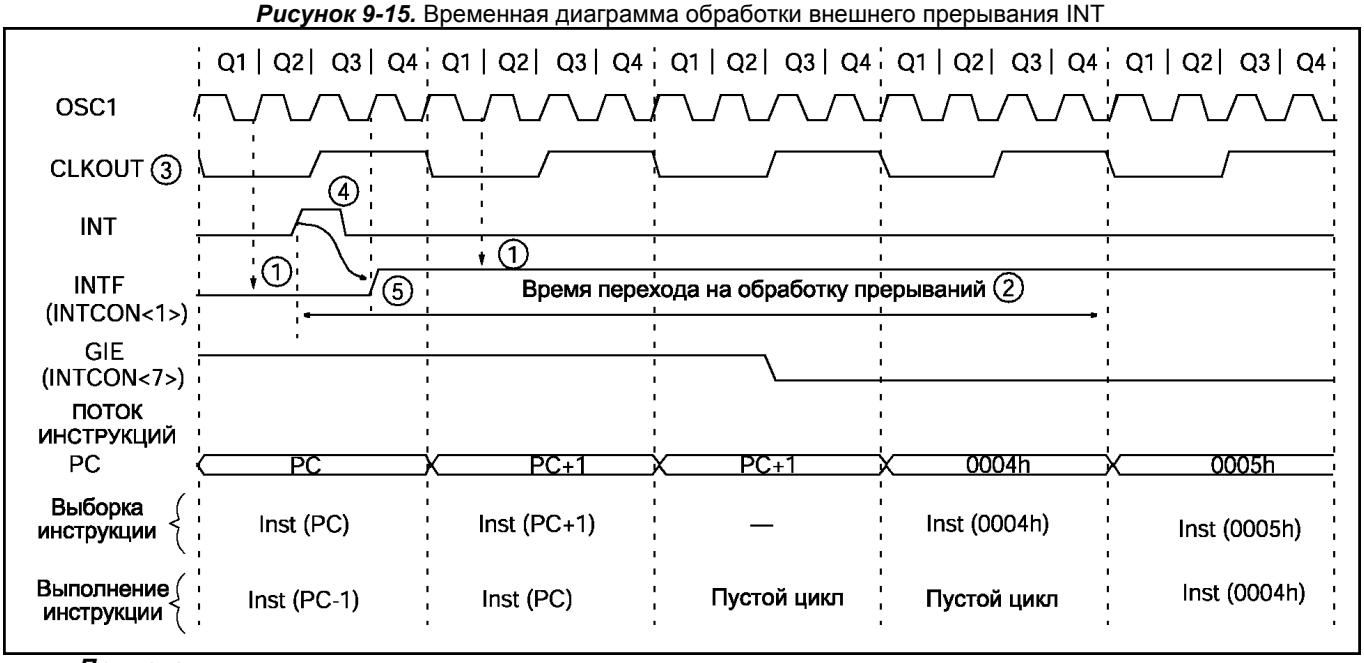
Описание смотрите в разделе 6.9.

9.4.5 Прерывание от АЦП

Завершение преобразования АЦП вызывает установку флага ADIF(PIR1<6>). Прерывание можно разрешить/запретить установкой/сбросом бита ADIE(PIE1<6>).

Дополнительное описание прерываний от модуля АЦП смотрите в разделе 7.

Рисунок 9-15. Временная диаграмма обработки внешнего прерывания INT



Примечания:

1. Флаг INTF проверяется в такте Q1.
2. Время перехода на обработку прерываний: не синхронизированный сигнал 3-4T_{CY}; синхронизированный сигнал 3T_{CY}. Время перехода не зависит от выполняемой инструкции (одно или двух цикловая команда).
3. CLKOUT доступен только в RC режиме генератора.
4. Минимальную длительность импульса INT смотрите в разделе 12.
5. Флаг INTF может быть установлен в любой момент (Q1-Q4).

Таблица 9-8. Регистры и биты, связанные с прерываниями

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	После сброса POR	После других сбросов
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 000u
0Ch	PIR1	EEIF	ADIF	-	-	CMIF	-	-	TMR1IF	00-- 0--0	00-- 0--0
8Ch	PIE1	EEIE	ADIE	-	-	CMIE	-	-	TMR1IE	00-- 0--0	00-- 0--0

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.

Затененные ячейки на работу не влияют.

9.5 Сохранение контекста при обработке прерываний

При переходе на подпрограмму обработки прерываний в стеке аппаратно сохраняется только адрес возврата. Как правило, дополнительно необходимо сохранять ключевые регистры (например, W и STATUS), что выполняется программно.

В примере 9-2 показано восстановление регистров STATUS, W. Регистр W_TEMP должен быть определен во всех банках памяти с одинаковым смещением относительно начала банка (банк 0 – 0x20; банк 1 – 0xA0). Регистр STATUS_TEMP может быть определен в одном банке памяти данных. В примере 9-2 регистр STATUS_TEMP определен в банке 0.

Последовательность операций примера 9-2:

1. Сохранить регистр W независимо от текущего банка памяти
2. Сохранить регистр STATUS в банке 0
3. Выполнить подпрограмму обработки прерываний
4. Восстановить регистр STATUS и текущий банк памяти данных
5. Восстановить регистр W

Пример 9-2 Сохранение регистров STATUS, W в ОЗУ

```
MOVWF    W_TEMP          ; Копировать W во временный регистр
                          ; независимо от текущего банка
SWAPF    STATUS,W        ; Обменять полубайты в регистре STATUS
                          ; и записать в W
MOVWF    STATUS_TEMP     ; Сохранить STATUS во временном регистре
                          ; банка 0
:
:  (Выполнить код подпрограммы обработки прерываний )
:
SWAPF    STATUS_TEMP,W   ; Обменять полубайты оригинального значения STATUS
                          ; и записать в W (восстановить текущий банк)
MOVWF    STATUS          ; Восстановить значение STATUS
                          ; из регистра W
SWAPF    W_TEMP,F        ; Обменять полубайты в регистре W_TEMP и сохранить
                          ; результат в W_TEMP
SWAPF     W_TEMP,W       ; Обменять полубайты в регистре W_TEMP и восстановить
                          ; оригинальное значение W без воздействия на STATUS
```

9.6 Сторожевой таймер WDT

Встроенный сторожевой таймер WDT работает от отдельного RC генератора, не требующего внешних компонентов. Это позволяет работать сторожевому таймеру WDT при выключенном тактовом генераторе (выводы OSC1, OSC2) в SLEEP режиме микроконтроллера. В нормальном режиме работы при переполнении WDT происходит сброс микроконтроллера. Если микроконтроллер находится в SLEEP режиме, переполнение WDT выводит его из режима SLEEP с продолжением нормальной работы. WDT выключен, если WDTE = 0 в слове конфигурации. Время переполнения зависит от температуры, напряжения питания V_{DD} и разброса технологических параметров микроконтроллера.

9.6.1 Период WDT

WDT имеет номинальное время переполнения 18мс (без предделителя). Время переполнения зависит от температуры, напряжения питания V_{DD} и разброса технологических параметров микроконтроллера (смотрите раздел «Электрические характеристики»). Если требуется большее время переполнения WDT, необходимо программно подключить предделитель в регистре OPTION_REG с максимальным коэффициентом деления 1:128. С включенным предделителем время переполнения может достигать 2.3с.

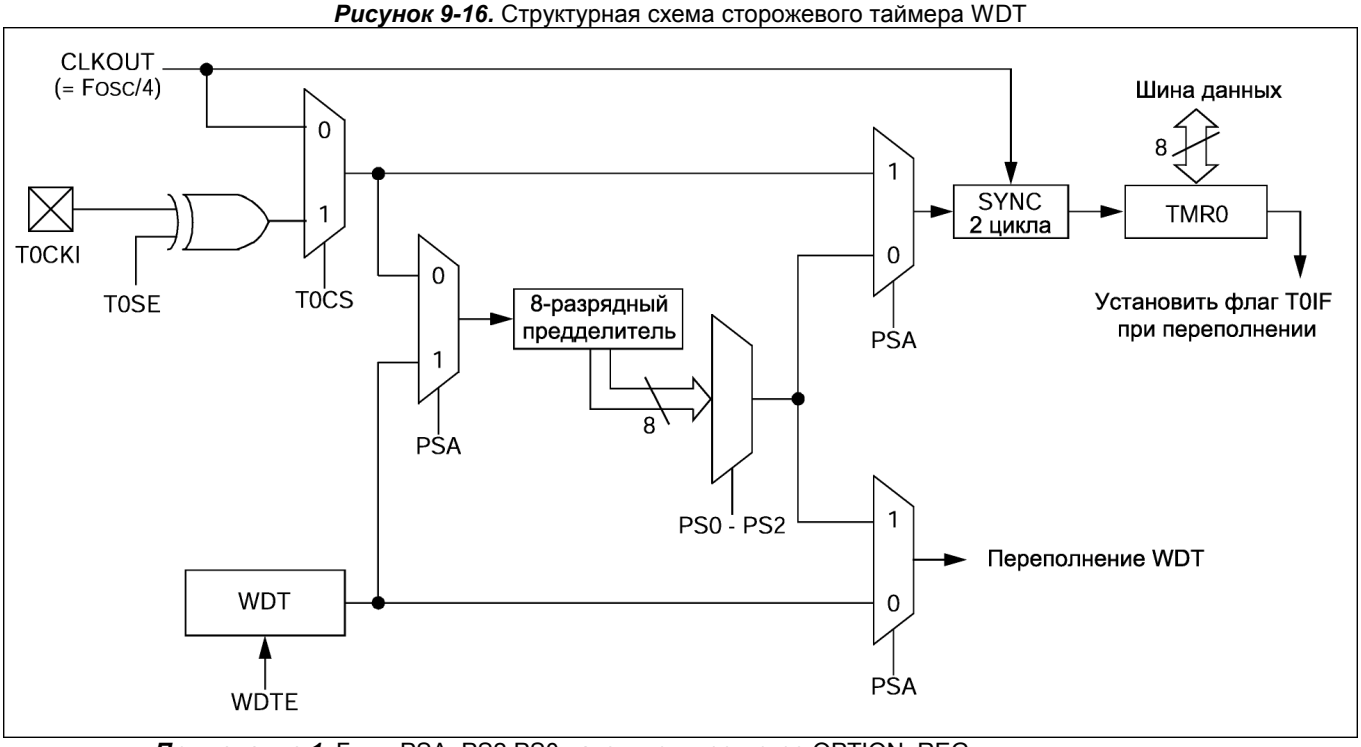
Команды CLRWDT и SLEEP сбрасывают сторожевой таймер и предделитель, если он подключен к WDT, откладывая сброс устройства.

В регистре STATUS бит -TO=0, если произошло переполнение WDT.

9.6.2 Рекомендации по работе с WDT

Даже в самих плохих условиях работы требуется несколько секунд для переполнения WDT (минимальное напряжение питания V_{DD}, максимальная температура, максимальный коэффициент предделителя подключенного к WDT).

Рисунок 9-16. Структурная схема сторожевого таймера WDT



Примечание 1. Биты PSA, PS2:PS0 находятся в регистре OPTION_REG.

Таблица 9-9. Регистры и биты, связанные с работой WDT

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	После сброса POR	После других сбросов
81h	OPTION_REG	-GPPU	NTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
2007h	CONFIG	-CP	BODEN	MCLRE	-PWRTE	WDTE	FOSC2	FOSC1	FOSC0	uuuu uuuu	uuuu uuuu

Обозначения: - = не реализовано, читается как ‘0’; u = не изменяется; x = неизвестно; q = зависит от условий.
Затененные ячейки на работу не влияют.

9.7 Режим энергосбережения SLEEP

Переход в режим энергосбережения происходит по команде SLEEP. При переходе в режим SLEEP:

- Сторожевой таймер WDT сбрасывается, но продолжает работать
- В регистре STATUS бит -PD сбрасывается в '0'
- Бит -TO устанавливается в '1'
- Тактовый генератор микроконтроллера выключен
- Порты ввода/вывода остаются в том же состоянии, что и до выполнения команды SLEEP (высокий уровень, низкий уровень, третье состояние).

Для снижения энергопотребления в SLEEP режиме все каналы ввода/вывода должны быть подключены к V_{DD} или V_{SS} при отсутствии токов из внешней схемы через выводы портов, выходы модуля компараторов и источника опорного напряжения выключены. Выводы, находящиеся в третьем состоянии должны иметь высокий или низкий уровень сигнала, чтобы избежать токов переключения входных буферов. Вход T0CKI должен быть подключен к V_{DD} или V_{SS} для снижения энергопотребления. Должны учитываться внутренние подтягивающие резисторы, включенные на входах GPIO. На входе -MCLR должен быть высокий уровень сигнала.

Примечание. При сбросе по переполнению WDT на выводе –MCLR низкий логический уровень не появляется.

9.7.1 Выход из режима SLEEP

Микроконтроллер выйдет из режима SLEEP по одному из следующих событий:

1. Внешний сброс по сигналу на входе -MCLR;
2. Переполнение сторожевого таймера WDT (если он разрешен);
3. Периферийное прерывание (по сигналу INT, изменение уровня сигнала на входах GPIO и др.).

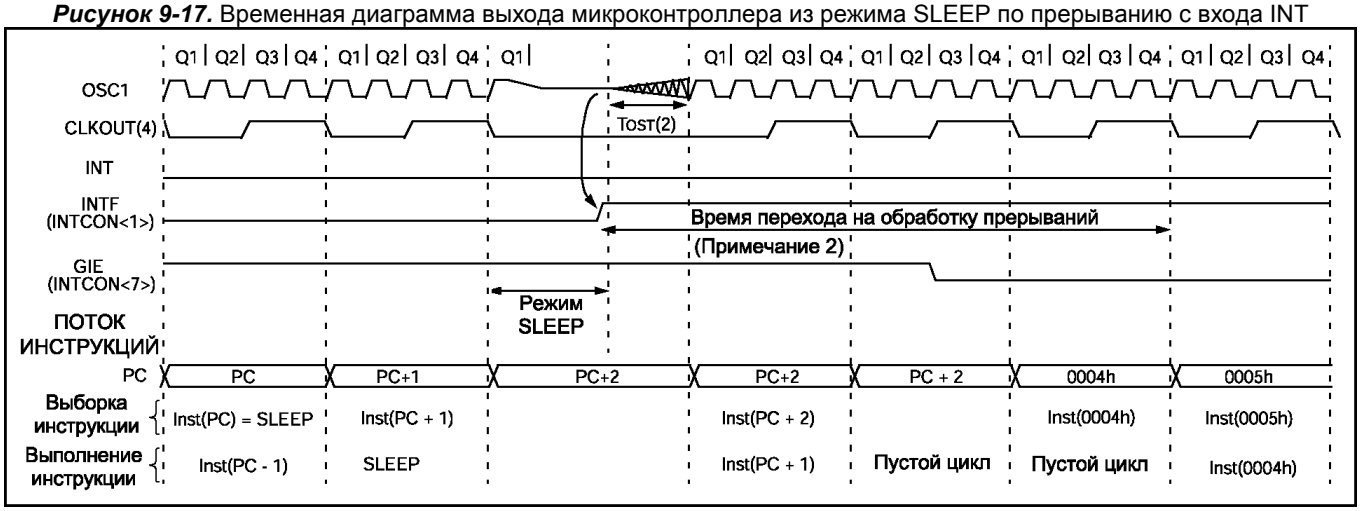
Внешний сброс по сигналу -MCLR вызывает сброс микроконтроллера. Два других события вызывают продолжение выполнения программы. Биты -TO и -PD в регистре STATUS могут использоваться для определения причины сброса микроконтроллера. Бит -PD сбрасывается в '0' при переходе в режим SLEEP. Бит -TO сбрасывается в '0' если произошло переполнение WDT.

При выполнении команды SLEEP происходит предвыборка следующей инструкции (PC+1). Если прерывание должно выводить микроконтроллер из режима SLEEP, соответствующий бит разрешения прерывания устанавливается в '1'. Микроконтроллер выходит из режима SLEEP независимо от состояния бита GIE. Если GIE=0, выполняется следующая инструкция после SLEEP без перехода по вектору прерываний. Если GIE=1, исполняется следующая инструкция после SLEEP и происходит переход на подпрограмму обработки прерываний (адрес 0004h). Когда выполнение какой-либо команды при выходе из режима SLEEP нежелательно, необходимо поле команды SLEEP вставить NOP.

Примечание. Когда бит глобального разрешения прерываний GIE сброшен в '0', а бит разрешения периферийных прерываний и соответствующий флаг прерывания установлен в '1', то микроконтроллер немедленно выйдет из режима SLEEP, а команда SLEEP выполняется полностью

При выходе из режима SLEEP сторожевой таймер WDT сбрасывается, независимо от источника «пробуждения».

Рисунок 9-17. Временная диаграмма выхода микроконтроллера из режима SLEEP по прерыванию с входа INT



Примечания:

1. Режим генератора XT, HS или LP.
2. T_{OST} = 1024 T_{OSC} (не масштабный рисунок). Для RC режима генератора задержка отсутствует.
3. Предполагается, что GIE=1. После выхода из режима SLEEP произойдет переход по вектору прерывания.
4. CLKOUT не доступен для этих режимов генератора, показан для пояснения диаграммы.

9.8 Защита кода программы

Если защита кода программы не была включена, то память программ может быть прочитана для проверки программирования.

Примечание. Память программ и EEPROM память данных автоматически стирается при выключении защиты от считывания. Также будет стерта калибровочная константа INTOSC режима генератора. Смотрите спецификацию программирования микроконтроллеров PIC12F629/675.

9.9 Размещение идентификатора ID

Четыре ячейки памяти программ (2000h-2003h) предназначены для размещения идентификатора, которые могут использоваться для сохранения контрольной суммы или другой информации. Эти ячейки недоступны программе микроконтроллера, но могут быть прочитаны и изменены при программировании. Используются только 4 младших бита каждой ячейки.

9.10 Внутрисхемное программирование ICSP

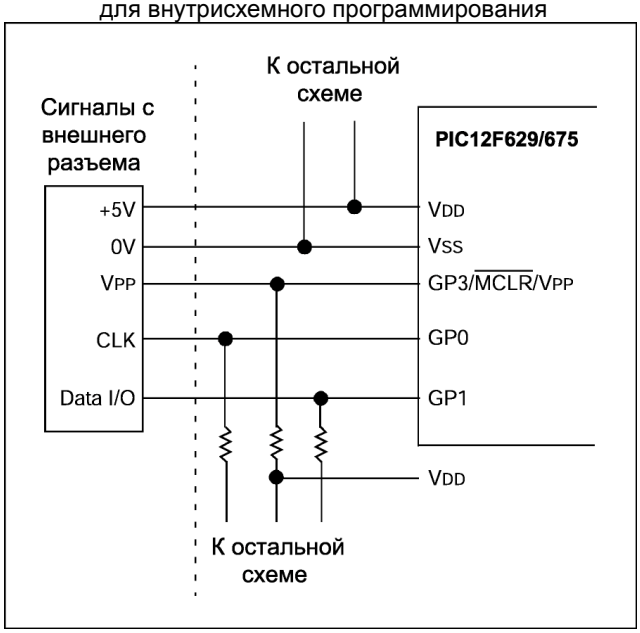
Микроконтроллеры PIC12F629/675 могут быть запрограммированы по последовательному интерфейсу в готовом изделии. Программирование выполняется по двум линиям последовательно интерфейса (данные, синхронизация) и трем дополнительным линиям: напряжение питания, общий провод, напряжение программирования. Это позволяет изготавливать платы с не запрограммированными микроконтроллерами, а затем загружать в них программу перед поставкой изделия. Данная функция также позволяет обновлять программное обеспечение микроконтроллеров.

Микроконтроллер переходит в режим программирования/проверки при удержании на выводах GP0, GP1 низкого уровня во время перехода сигнала на входе -MCLR от V_{IL} к V_{IHH} (смотрите спецификацию программирования). После этого GP0 становится тактовым входом, GP1 входом данных. Оба вывода имеют входные триггеры Шмидта.

После перехода в режим программирования/проверки (счетчик команд PC сбрасывается в 000h) можно передать 6-разрядную команду. В зависимости от типа команды можно записать/прочитать 14-разрядные данные из микроконтроллера. Дополнительную информацию смотрите в спецификации программирования.

На рисунке 9-18 показана типовая схема включения микроконтроллера для внутрисхемного программирования.

Рисунок 9-18. Типовая схема включения микроконтроллера для внутрисхемного программирования



10. Система команд

В PIC12F629/675 система команд аккумуляторного типа, ортогональна и разделена на три основных группы:

- Байт ориентированные команды
- Бит ориентированные команды
- Команды управления и операций с константами

Каждая команда состоит из одного 14 - разрядного слова, разделенного на код операции (OPCODE), определяющий тип команды и один или несколько операндов, определяющие операцию команды. Описание полей кода операции смотрите на рисунке 10-1. Полный список команд смотрите в таблице 10-1.

Мнемоника команд, поддерживаемая ассемблером MPASM, показана в таблице 10-2. Полное описание системы команд смотрите в технической документации DS33023 «PICmicro™ Mid-Range Reference Manual».

Для байт ориентированных команд 'f' является указателем регистра, а 'd' указателем адресата результата. Указатель регистра определяет, какой регистр должен использоваться в команде. Указатель адресата определяет, где будет сохранен результат. Если 'd'=0, результат сохраняется в регистре W. Если 'd'=1, результат сохраняется в регистре, который используется в команде.

В бит ориентированных командах 'b' определяет номер бита участвующего в операции, а 'f' - указатель регистра, который содержит этот бит.

В командах управления или операциях с константами 'k' представляет восемь или одиннадцать бит константы или значения литералов.

Все команды выполняются за один машинный цикл, кроме команд условия, в которых получен истинный результат и инструкций изменяющих значение счетчика команд PC. В случае выполнения команды за два машинных цикла, во втором цикле выполняется инструкция NOP. Один машинный цикл состоит из четырех тактов генератора. Для тактового генератора с частотой 4 МГц все команды выполняются за 1мкс, если условие истинно или изменяется счетчик команд PC, команда выполняется за 2мкс.

Примечание. Для совместимости программного обеспечения со следующими версиями микроконтроллеров PICmicro не используйте команды TRIS и OPTION.

Во всех примерах используется следующий формат шестнадцатеричных чисел:

0xhh, где h - шестнадцатеричная цифра.

10.1 Операция «Чтение – Модификация – Запись»

Любая команда, которая определяет регистр памяти данных как часть команды, выполняется по принципу «Чтение – Модификация – Запись» (R – M –W). Сначала выполняется чтение регистра, изменяются данные, а затем результат сохраняется в регистре назначения (зависит от состояния бита ‘d’). Чтение выполняется даже, если производится только запись данных.

Например, команда CLRF GPIO прочитает состояние выводов GPIO, сбросит все биты и запишет результат обратно в GPIO. Этот пример позволяет устранить условие несоответствия и сбросить флаг GPIF.

Таблица 10-1 Описание полей кода операции

Поле	Описание
f	Адрес регистра (от 0x00 до 0x7F)
w	Рабочий регистр (аккумулятор)
b	Номер бита в 8-разрядном регистре
k	Константа (данные или метка)
x	Не имеет значения (0 или 1). Ассемблер генерирует x=0 для совместимости программы микроконтроллера с инструментальными средствами
d	Указатель адресата результата операции: d = 0 - результат сохраняется в регистре w d = 1 - результат сохраняется в регистре f По умолчанию d = 1
PC	Счетчик команд
-TO	Флаг переполнения WDT
-PD	Флаг сброса по включению питания

Рисунок 10-1 Общий формат команд

Байт ориентированные операции с регистрами

13 … 8	7	6 … 0
OPCODE	d	f (№ в файле)

d = 0 - результат сохраняется в w
d = 1 - результат сохраняется в f
f - 7-разрядный адрес регистра

Бит ориентированные операции с регистрами

13 … 10	9 … 7	6 … 0
OPCODE	b	f (№ в файле)

b - 3-разрядный номер бита в регистре
f - 7-разрядный адрес регистра

Команды управления и операций с константами

Общее

13 … 8	7 … 0
OPCODE	k (константа)

k - 8-разрядное значение

Только для инструкций CALL и GOTO

13 … 11	10 … 0
OPCODE	k (константа)

k - 11-разрядное значение

Таблица 10-2 Список команд микроконтроллеров PIC12F629/675

Мнемоника команды		Описание	Циклов	14-разрядный код Бит 13	Бит 0	Изм. флаги	Прим.
Байт ориентированные команды							
ADDWF	**f,d**	Сложение W и f	1	00 0111 dfff ffff		C,DC,Z	1,2
ANDWF	**f,d**	Побитное 'И' W и f	1	00 0101 dfff ffff		Z	1,2
CLRF	**f**	Очистить f	1	00 0001 1fff ffff		Z	2
CLRW	**-**	Очистить W	1	00 0001 0xxx xxxx		Z	
COMF	**f,d**	Инвертировать f	1	00 1001 dfff ffff		Z	1,2
DECF	**f,d**	Вычесть 1 из f	1	00 0011 dfff ffff		Z	1,2
DECFSZ	**f,d**	Вычесть 1 из f и пропустить если 0	1(2)	00 1011 dfff ffff			1,2,3
INCF	**f,d**	Прибавить 1 к f	1	00 1010 dfff ffff		Z	1,2
INCFSZ	**f,d**	Прибавить 1 к f и пропустить если 0	1(2)	00 1111 dfff ffff			1,2,3
IORWF	**f,d**	Побитное 'ИЛИ' W и f	1	00 0100 dfff ffff		Z	1,2
MOVF	**f,d**	Переслать f	1	00 1000 dfff ffff		Z	1,2
MOVWF	**f**	Переслать W в f	1	00 0000 1fff ffff			
NOP	**-**	Нет операции	1	00 0000 0xx0 0000			
RLF	**f,d**	Циклический сдвиг f влево через перенос	1	00 1101 dfff ffff		C	1,2
RRF	**f,d**	Циклический сдвиг f вправо через перенос	1	00 1100 dfff ffff		C	1,2
SUBWF	**f,d**	Вычесть W из f	1	00 0010 dfff ffff		C,DC,Z	1,2
SWAPF	**f,d**	Поменять местами полубайты в регистре f	1	00 1110 dfff ffff			1,2
XORWF	**f,d**	Побитное 'исключающее ИЛИ' W и f	1	00 0110 dfff ffff		Z	1,2
Бит ориентированные команды							
BCF	**f,b**	Очистить бит b в регистре f	1	01 00bb bfff ffff			1,2
BSF	**f,b**	Установить бит b в регистре f	1	01 01bb bfff ffff			1,2
BTFSC	**f,b**	Проверить бит b в регистре f, пропустить если 0	1(2)	01 10bb bfff ffff			3
BTFSS	**f,b**	Проверить бит b в регистре f, пропустить если 1	1(2)	01 11bb bfff ffff			3
Команды управления и операций с константами							
ADDLW	**k**	Сложить константу с W	1	11 111x kkkk kkkk		C,DC,Z	
ANDLW	**k**	Побитное 'И' константы и W	1	11 1001 kkkk kkkk		Z	
CALL	**k**	Вызов подпрограммы	2	10 0kkk kkkk kkkk			
CLRWDT	**-**	Очистить WDT	1	00 0000 0110 0100		-TO,-PD	
GOTO	**k**	Безусловный переход	2	10 1kkk kkkk kkkk			
IORLW	**k**	Побитное 'ИЛИ' константы и W	1	11 1000 kkkk kkkk		Z	
MOVLW	**k**	Переслать константу в W	1	11 00xx kkkk kkkk			
RETFIE	**-**	Возврат из подпрограммы с разрешением прерываний	2	00 0000 0000 1001			
RETLW	**k**	Возврат из подпрограммы с загрузкой константы в W	2	11 01xx kkkk kkkk			
RETURN	**-**	Возврат из подпрограммы	2	00 0000 0000 1000			
SLEEP	**-**	Перейти в режим SLEEP	1	00 0000 0110 0011		-TO,-PD	
SUBLW	**k**	Вычесть W из константы	1	11 110x kkkk kkkk		C,DC,Z	
XORLW	**k**	Побитное 'исключающее ИЛИ' константы и W	1	11 1010 kkkk kkkk		Z	

Примечания:

1. При выполнении операции «чтение - модификация – запись» с портом ввода/вывода исходные значения считываются с выводов порта, а не из выходных защелок. Например, если в выходной защелке было записана '1', а на соответствующем выходе низкий уровень сигнала, то обратно будет записано значение '0'.
2. При выполнении записи в TMR0 (и d=1) предделитель TMR0 сбрасывается, если он подключен к модулю TMR0.
3. Если условие истинно или изменяется значение счетчика команд PC, то инструкция выполняется за два цикла. Во втором цикле выполняется команда NOP.

Примечание. Дополнительное описание команд микроконтроллеров PIC12F629/675 смотрите в технической документации DS33023 «PICmicro™ Mid-Range Reference Manual».

10.2 Описание команд

ADDLW	**Сложить константу с W**
Синтаксис:	[*label*] ADDLW k
Операнды:	$0 \le k \le 255$
Операция:	(W) + k → (W)
Измен. флаги:	C, DC, Z
Описание:	Содержимое регистра W складывается с 8-разрядной константой 'k'. Результат сохраняется в регистре W.

ADDWF	**Сложение W и f**
Синтаксис:	[*label*] ADDWF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(W) + (f) → (dest)
Измен. флаги:	C, DC, Z
Описание:	Сложить содержимое регистров W и 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.

ANDLW	**Побитное 'И' константы и W**
Синтаксис:	[*label*] ANDLW k
Операнды:	$0 \le k \le 255$
Операция:	(W) .AND. k → (W)
Измен. флаги:	Z
Описание:	Выполняется побитное 'И' содержимого регистра W и 8-разрядной константы 'k'. Результат сохраняется в регистре W.

ANDWF	**Побитное 'И' W и f**
Синтаксис:	[*label*] ANDWF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(W) .AND. (f) → (dest)
Измен. флаги:	Z
Описание:	Выполняется побитное 'И' содержимого регистров W и 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.

BCF	**Очистить бит b в регистре f**
Синтаксис:	[*label*] BCF f,b
Операнды:	$0 \le f \le 127$ $0 \le b \le 7$
Операция:	0 → (f<b>)
Измен. флаги:	Нет
Описание:	Очистить бит 'b' в регистре 'f'.

BSF	**Установить бит b в регистре f**
Синтаксис:	[*label*] BSF f,b
Операнды:	$0 \le f \le 127$ $0 \le b \le 7$
Операция:	1 → (f<b>)
Измен. флаги:	Нет
Описание:	Установить бит 'b' в регистре 'f'.

BTFSC	**Проверить бит b в регистре f, пропустить если 0**
Синтаксис:	[*label*] BTFSC f,b
Операнды:	$0 \le f \le 127$ $0 \le b \le 7$
Операция:	Пропустить, если (f<b>) = 0
Измен. флаги:	Нет
Описание:	Если бит 'b' в регистре 'f' равен '1' , то исполняется следующая инструкция. Если бит 'b' в регистре 'f' равен '0' , то следующая инструкция не выполняется, команда выполняется за два цикла. Во втором цикле выполняется NOP.

BTFSS	**Проверить бит b в регистре f, пропустить если 1**
Синтаксис:	[*label*] BTFSS f,b
Операнды:	$0 \le f \le 127$ $0 \le b \le 7$
Операция:	Пропустить, если (f<b>) = 1
Измен. флаги:	Нет
Описание:	Если бит 'b' в регистре 'f' равен '0' , то исполняется следующая инструкция. Если бит 'b' в регистре 'f' равен '1' , то следующая инструкция не выполняется, команда выполняется за два цикла. Во втором цикле выполняется NOP.

CALL	**Вызов подпрограммы**
Синтаксис:	[*label*] CALL k
Операнды:	$0 \le k \le 2047$
Операция:	(PC) + 1 → TOS, k → PC<10:0>, (PCLATH<4:3>) → PC<12:11>
Измен. флаги:	Нет
Описание:	Вызов подпрограммы. Адрес следующей инструкции (PC+1) помещается в вершину стека. Одиннадцать бит адреса загружаются из кода команды в счетчик команд PC<10:0>. Два старших бита загружаются в счетчик команд PC<12:11> из регистра PCLATH. Команда CALL выполняется за два цикла.

CLRF	**Очистить f**
Синтаксис:	[*label*] CLRF f
Операнды:	$0 \le f \le 127$
Операция:	00h → (f) 1 → Z
Измен. флаги:	Z
Описание:	Очистить содержимое регистра 'f' и установить флаг Z

CLRW	**Очистить W**
Синтаксис:	[*label*] CLRW
Операнды:	Нет
Операция:	00h → (W) 1 → Z
Измен. флаги:	Z
Описание:	Очистить содержимое регистра W и установить флаг Z

CLRWDT	**Очистить WDT**
Синтаксис:	[*label*] CLRWDT
Операнды:	Нет
Операция:	00h → WDT, 00h → предделитель WDT, 1 → -TO 1 → -PD
Измен. флаги:	-TO, -PD
Описание:	Инструкция CLRWDT сбрасывает WDT и предделитель, если он подключен к WDT. В регистре STATUS устанавливает биты -TO и -PD.

COMF	**Инвертировать f**
Синтаксис:	[*label*] COMF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(-f) → (dest)
Измен. флаги:	Z
Описание:	Инвертировать все биты в регистре 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.

DECF	**Вычесть 1 из f**
Синтаксис:	[*label*] DECF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(f) - 1 → (dest)
Измен. флаги:	Z
Описание:	Декрементировать содержимое регистра 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.

DECFSZ	**Вычесть 1 из f и пропустить если 0**
Синтаксис:	[*label*] DECFSZ f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(f) - 1 → (dest); пропустить, если результат равен 0
Измен. флаги:	Нет
Описание:	Декрементировать содержимое регистра 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'. Если результат не равен '0' , то исполняется следующая инструкция. Если результат равен '0' , то следующая инструкция не выполняется, команда выполняется за два цикла. Во втором цикле выполняется NOP.

GOTO	**Безусловный переход**
Синтаксис:	[*label*] GOTO k
Операнды:	$0 \le k \le 2047$
Операция:	k → PC<10:0>, (PCLATH<4:3>) → PC<12:11>
Измен. флаги:	Нет
Описание:	Выполнить безусловный переход. Одиннадцать бит адреса загружаются из кода команды в счетчик команд PC<10:0>. Два старших бита загружаются в счетчик команд PC<12:11> из регистра PCLATH. Команда GOTO выполняется за два цикла.

INCF	**Прибавить 1 к f**
Синтаксис:	[*label*] INCF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(f) + 1 → (dest)
Измен. флаги:	Z
Описание:	Инкрементировать содержимое регистра 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.

INCFSZ	**Прибавить 1 к f и пропустить если 0**
Синтаксис:	[*label*] INCFSZ f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(f) + 1 → (dest); пропустить, если результат равен 0
Измен. флаги:	Нет
Описание:	Инкрементировать содержимое регистра 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'. Если результат не равен '0' , то исполняется следующая инструкция. Если результат равен '0' , то следующая инструкция не выполняется, команда выполняется за два цикла. Во втором цикле выполняется NOP.

IORLW	**Побитное 'ИЛИ' константы и W**
Синтаксис:	[*label*] IORLW k
Операнды:	$0 \le k \le 255$
Операция:	(W) .OR. k → (W)
Измен. флаги:	Z
Описание:	Выполняется побитное 'ИЛИ' содержимого регистра W и 8-разрядной константы 'k'. Результат сохраняется в регистре W.

IORWF	**Побитное 'ИЛИ' W и f**
Синтаксис:	[*label*] IORWF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(W) .OR. (f) → (dest)
Измен. флаги:	Z
Описание:	Выполняется побитное 'ИЛИ' содержимого регистров W и 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.

MOVF	**Переслать f**
Синтаксис:	[*label*] MOVF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(f) → (dest)
Измен. флаги:	Z
Описание:	Содержимое регистра 'f' пересылается в регистр адресата. Если d=0, значение сохраняется в регистре W. Если d=1, значение сохраняется в регистре 'f'. d=1 используется для проверки содержимого регистра 'f' на ноль.

MOVLW	**Переслать константу в W**
Синтаксис:	[*label*] MOVLW k
Операнды:	$0 \le k \le 255$
Операция:	$k \rightarrow (W)$
Измен. флаги:	Нет
Описание:	Переслать константу 'k' в регистр W. В неиспользуемых битах ассемблер устанавливает '0'.

MOVWF	**Переслать W в f**
Синтаксис:	[*label*] MOVWF f
Операнды:	$0 \le f \le 127$
Операция:	$(W) \rightarrow (f)$
Измен. флаги:	Нет
Описание:	Переслать содержимое регистра W в регистр 'f'.

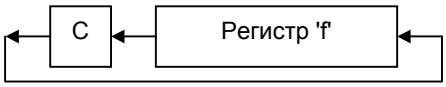
NOP	**Нет операции**
Синтаксис:	[*label*] NOP
Операнды:	Нет
Операция:	Нет операции
Измен. флаги:	Нет
Описание:	Нет операции

RETFIE	**Возврат из подпрограммы с разрешением прерываний**
Синтаксис:	[*label*] RETFIE
Операнды:	Нет
Операция:	TOS $\rightarrow$ PC 1 $\rightarrow$ GIE
Измен. флаги:	Нет
Описание:	Возврат из подпрограммы обработки прерываний. Вершина стека TOS загружается в счетчик команд PC. Устанавливается в '1' флаг глобального разрешения прерываний GIE(INTCON<7>). Инструкция выполняется за 2 цикла.

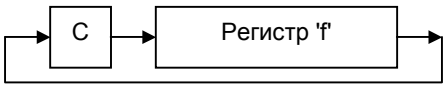
RETLW	**Возврат из подпрограммы с загрузкой константы в W**
Синтаксис:	[*label*] RETLW k
Операнды:	$0 \le k \le 255$
Операция:	$k \rightarrow (W)$ TOS $\rightarrow$ PC
Измен. флаги:	Нет
Описание:	В регистр W загружается 8-разрядная константа. Вершина стека TOS загружается в счетчик команд PC. Инструкция выполняется за 2 цикла.

RETURN	**Возврат из подпрограммы**
Синтаксис:	[*label*] RETURN
Операнды:	Нет
Операция:	TOS $\rightarrow$ PC
Измен. флаги:	Нет
Описание:	Возврат из подпрограммы. Вершина стека TOS загружается в счетчик команд PC. Инструкция выполняется за 2 цикла.

RLF	**Циклический сдвиг f влево через перенос**
Синтаксис:	[*label*] RLF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	См. описание
Измен. флаги:	C
Описание:	Выполняется циклический сдвиг влево содержимого регистра 'f' через бит C регистра STATUS. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.



RRF	**Циклический сдвиг f вправо через перенос**
Синтаксис:	[*label*] RRF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	См. описание
Измен. флаги:	C
Описание:	Выполняется циклический сдвиг вправо содержимого регистра 'f' через бит C регистра STATUS. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.



SLEEP	**Перейти в режим SLEEP**
Синтаксис:	[*label*] SLEEP
Операнды:	Нет
Операция:	00h → WDT 00h → предделитель WDT 1 → - TO 0 → - PD
Измен. флаги:	-TO, -PD
Описание:	Сбросить флаг включения питания -PD в '0'. Установить флаг переполнения WDT -TO в '1'. Очистить таймер WDT и его предделитель. Перевести микроконтроллер в режим SLEEP и выключить тактовый генератор.

SUBLW	**Вычесть W из константы**
Синтаксис:	[*label*] SUBLW k
Операнды:	$0 \le k \le 255$
Операция:	k - (W) → (W)
Измен. флаги:	C, DC, Z
Описание:	Вычесть содержимое регистра W из 8-разрядной константы 'k'. Результат сохраняется в регистре W.

SUBWF	**Вычесть W из f**
Синтаксис:	[*label*] SUBWF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(f) - (W) → (dest)
Измен. флаги:	C, DC, Z
Описание:	Вычесть содержимое регистра W из регистра 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.

SWAPF	**Поменять местами полубайты в регистре f**
Синтаксис:	[*label*] SWAPF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(f<3:0>) → (dest<7:4>) (f<7:4>) → (dest<3:0>)
Измен. флаги:	Нет
Описание:	Поменять местами старший и младший полубайты регистра 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.

XORLW	**Побитное 'исключающее ИЛИ' константы и W**
Синтаксис:	[*label*] XORLW k
Операнды:	$0 \le k \le 255$
Операция:	(W) .XOR. k → (W)
Измен. флаги:	Z
Описание:	Выполняется побитное 'исключающее ИЛИ' содержимого регистра W и 8-разрядной константы 'k'. Результат сохраняется в регистре W.

XORWF	**Побитное 'исключающее ИЛИ' W и f**
Синтаксис:	[*label*] XORWF f,d
Операнды:	$0 \le f \le 127$ $d \in [0,1]$
Операция:	(W) .XOR. (f) → (dest)
Измен. флаги:	Z
Описание:	Выполняется побитное 'исключающее ИЛИ' содержимого регистров W и 'f'. Если d=0, результат сохраняется в регистре W. Если d=1, результат сохраняется в регистре 'f'.

11. Поддержка разработчиков

Микроконтроллеры PICmicro обеспечены большим спектром аппаратных и программных инструментальных средств проектирования:

- Интегрированная среда проектирования:
  - Программное обеспечение MPLAB-IDE
- Ассемблер/Компилятор/Линкер:
  - Ассемблер MPASM
  - Компиляторы MLAB-C17 и MPLAB-C18
  - Линкер MPLINK/ Организатор библиотек MPLIB
- Симулятор:
  - Программный симулятор MLAB-SIM
- Эмуляторы:
  - Внутрисхемный эмулятор реального времени MPLAB-ICE2000
  - ICEPIC
- Внутрисхемный отладчик:
  - MLAB-ICD
- Программаторы:
  - Универсальный программатор PRO MATE II
  - Недорогой программатор PICSTART для начала работы с PICmicro
- Недорогие демонстрационные платы:
  - PICDEM-1
  - PICDEM-2
  - PICDEM-3;
  - PICDEM-17
  - KeeLoq

11.1 Интегрированная среда проектирования MPLAB-IDE

Программное обеспечение MPLAB-IDE предназначено для разработки программного обеспечения 8-разрядных микроконтроллеров PICmicro, работающее под управлением операционной системы Windows.

Основные характеристики MPLAB-IDE:

- Многофункциональные возможности:
  - Редактор
  - Симулятор
  - Программатор (приобретается отдельно)
  - Эмулятор (приобретается отдельно)
- Полнофункциональный редактор
- Организатор проекта
- Настройка панелей инструментов и параметров отображения
- Строка состояния
- Интерактивная помощь

MPLAB-IDE позволяет Вам:

- Редактировать исходные файлы написанные на языке ассемблера или C
- Быстро выполнять трансляцию и компиляцию проекта автоматически загружая параметры используемого микроконтроллера PICmicro
- Выполнять отладку программы с использованием:
  - Исходных файлов
  - Листинга программы
  - Объектного кода

Однотипная работа инструментальных модулей интегрированной среды проектирования MPLAB-IDE позволяет легко перейти от программного симулятора MPLAB-SIM к использованию полнофункционального эмулятора.

11.2 Ассемблер MPASM

MPASM - полнофункциональный универсальный макроассемблер для всех семейств микроконтроллеров PICmicro. Ассемблер может генерировать шестнадцатиразрядный файл пригодный для записи в микроконтроллер или формировать перемещаемые объектные файлы для линкера MPLINK.

MPASM имеет интерфейс командной строки и оконный интерфейс, работает под управлением операционной системы Windows 3.X и выше. Может работать как автономное приложение. MPASM генерирует объектные файлы, шестнадцатеричные HEX файлы в стандарте Intel, файл карты памяти (для детализации использования памяти микроконтроллера), файл листинга программы (текст программы совмещен с кодами микроконтроллера) и файл отладки для MPLAB-IDE.

Особенности MPASM:

- MPASM и MPLINK интегрированы в MPLAB-IDE
- MPASM поддерживает систему макрокоманд, упрощающих написание текста программы
- Позволяет выполнять компиляцию условных блоков текста программы

Директивы MPASM дают возможность управлять компиляцией исходного текста программы.

11.3 С компиляторы MPLAB-C17 и MPLAB-C18

MPLAB-C17 и MPLAB-C18 - полнофункциональные ANSI 'C' компиляторы с интегрированной средой разработки для микроконтроллеров семейств PIC17CXXX и PIC18CXXX соответственно. Для упрощения отладки текста программы компиляторы обеспечивают интеграцию в средства проектирования с передачей информации об используемых переменных в формате совместимом с MPLAB-IDE.

11.4 Линкер MPLINK, организатор библиотек MPLIB

MPLINK - линкер перемещаемых объектных файлов, сгенерированных программами MPASM, MPLAB-C17 и MPLAB-C18. Линкер выполняет связь объектных файлов с предварительно компилированными файлами библиотек и файлами сценария.

MPLIB - организатор библиотек предварительно откомпилированных исходных файлов, которые нужно использовать с MPLINK. Когда подпрограмма библиотечного файла вызывается из исходного файла, в приложение будет включена только необходимый модуль. Это позволяет эффективно использовать большие библиотеки в различных приложениях. MPLIB управляет созданием и изменением библиотечных файлов.

Особенности MPLINK:

- MPLINK работает совместно с MPASM, MPLAB-C17 и MPLAB-C18
- MPLINK позволяет разбивать память микроконтроллера на разделы

Особенности MPLIB:

- MPLIB упрощает подключение дополнительных файлов потому, что позволяет подключить одну библиотеку вместо множества мелких файлов
- MPLIB группирует связанные модули
- MPLIB позволяет добавлять, изменять, удалять и заменять модули в библиотечных файлах.

11.5 Программный симулятор MPLAB-SIM

Симулятор MPLAB-SIM позволяет проследить выполнение программы микроконтроллеров PICmicro на уровне команд по шагам или в режиме анимации. На любой команде выполнение программы может быть остановлено для проверки и изменения памяти. Функции стимула позволяют моделировать сигнал с логическими уровнями на входах микроконтроллера. MPLAB-SIM полностью поддерживает символьную отладку, используя MPLAB-C17, MPLAB-C18 и MPASM. MPLAB-SIM является доступным и удобным средством отладки программ для микроконтроллеров PICmicro.

11.6 Универсальный эмулятор MPLAB-ICE

Универсальный эмулятор MPLAB-CE обеспечивает разработчиков полным набором инструментальных средств проектирования устройств с применением микроконтроллеров PICmicro. Управление работой эмулятора выполняется из интегрированной среды проектирования MPLAB-IDE с возможностью редактирования, компиляции, загрузки и выполнения программы.

Заменяемые поды позволяют быстро перенастроить эмулятор для работы с другим типом микроконтроллеров. Универсальная архитектура MPLAB-ICE дает возможность поддерживать новые типы микроконтроллеров PICmicro.

Эмулятор MPLAB-ICE был разработан как система эмуляции (анимации) в реальном масштабе времени с дополнительными возможностями, присутствующих в дорогих инструментальных средствах. Эмулятор работает под управлением распространенной операционной системы Microsoft Windows 3.x/95/98.

MPLAB-ICE 2000 - полнофункциональная система эмуляции с усовершенствованными функциями трассировки, триггеров и управляющих особенностей. Оба эмулятора используют одинаковые поды и работают во всех допустимых режимах микроконтроллеров PICmicro.

11.7 Внутрисхемный эмулятор ICEPIC

ICEPIC - недорогой эмулятор, предназначенный для однократно программируемых (OTP) 8-разрядных микроконтроллеров семейств PIC16C5X, PIC16C6X, PIC16C7X и PIC16CXXX. Модульная структура позволяет поддерживать все типы микроконтроллеров семейства PIC16C5X и PIC16CXXX за счет сменных подов.

11.8 Внутрисхемный отладчик MPLAB-ICD

Внутрисхемный отладчик MPLAB-ICD является мощным недорогим инструментом отладки программы. Работа MPLAB-ICD основана на функции внутрисхемной отладки Flash микроконтроллеров семейства PIC16F87X. Эта особенность, совместно с функцией внутрисхемного последовательного программирования, позволяет запрограммировать микроконтроллер непосредственно из среды проектирования MPLAB-IDE. MPLAB-ICD дает возможность быстро выполнить отладку программы, выполняя ее по шагам или в режиме реального времени.

11.9 Универсальный программатор PRO MATE II

Универсальный программатор PRO MATE II может работать автономно и под управлением PC совместимого компьютера. Для максимальной надежности программирования в программаторе PRO MATE II можно указать напряжения V_{DD} и V_{PP}. В программатор встроен ЖКИ дисплей для вывода сообщений об ошибках и клавиатура для ввода команд. Модульная колодка позволяет программировать микросхемы в различных корпусах. В автономном режиме программатор PRO MATE II может проверять микроконтроллер и устанавливать биты защиты.

11.10 Программатор PICSTART Plus

Недорогой программатор PICSTART Plus предназначен для начала работы с микроконтроллерами PICmicro, подключается к PC совместимому компьютеру через COM (RS-232) порт и работает под управлением интегрированной среды проектирования MPLAB-IDE. PICSTART Plus поддерживает все микроконтроллеры PICmicro в корпусах до 40 выводов. Микроконтроллеры с большим числом выводов (PIC16C92X, PIC17C76X) поддерживаются при использовании адаптеров.

11.11 Демонстрационная плата PICDEM-1

Демонстрационная плата PICDEM-1 предназначена для микроконтроллеров PIC16C5X (PIC26C54, PIC16C58A), PIC16C61, PIC16C62X, PIC16C71, PIC16C8X, PIC17C42, PIC17C43 и PIC17C44. В комплект поставки входят необходимые аппаратные модули, программное обеспечение и демонстрационные программы. Записать демонстрационные программы в микроконтроллер можно с помощью программатора PRO MATE II или PICSTART Plus. Пользователь может подключить к демонстрационной плате эмулятор MPLAB-ICE и выполнять отладку программы. На демонстрационной плате имеется полигон для установки дополнительных элементов пользователя. В состав демонстрационной платы входит: драйвер интерфейса RS-232, потенциометр для моделирования аналогового входа, выключатели и восемь светодиодов подключенных к PORTB.

11.12 Демонстрационная плата PICDEM-2

Демонстрационная плата PICDEM-2 предназначена для микроконтроллеров PIC16C62, PIC16C64, PIC16C65, PIC16C73 и PIC16C74. В комплект поставки входят необходимые аппаратные модули, программное обеспечение и демонстрационные программы. Записать демонстрационные программы в микроконтроллер можно с помощью программатора PRO MATE II или PICSTART Plus. Пользователь может подключить к демонстрационной плате эмулятор MPLAB-ICE и выполнять отладку программы. На демонстрационной плате имеется полигон для установки дополнительных элементов пользователя. В состав демонстрационной платы входит: драйвер интерфейса RS-232, потенциометр для моделирования аналогового входа, последовательная EEPROM память для демонстрации работы шины I^2C, выводы для подключения ЖКИ и дополнительной клавиатуры.

11.13 Демонстрационная плата PICDEM-3

Демонстрационная плата PICDEM-3 предназначена для микроконтроллеров PIC16C923 и PIC16C924 выполненных в 44-выводном PLCC корпусе с интегрированным ЖКИ модулем. В комплект поставки входят необходимые аппаратные модули, программное обеспечение и демонстрационные программы. Записать демонстрационные программы в микроконтроллер можно с помощью программатора PRO MATE II или PICSTART Plus. Пользователь может подключить к демонстрационной плате эмулятор MPLAB-ICE и выполнять отладку программы. На демонстрационной плате имеется полигон для установки дополнительных элементов пользователя. В состав демонстрационной платы входит: драйвер интерфейса RS-232, выключатели; потенциометр для моделирования аналогового входа; термистор; выводы для подключения ЖКИ и дополнительной клавиатуры; 12-разрядный ЖКИ для отображения времени, даты и температуры; дополнительный интерфейс RS-232; программное обеспечение работающее под управлением операционной системы Windows 3.x для передачи данных на PC совместимый компьютер.

11.14 Демонстрационная плата PICDEM-17

Демонстрационная плата PICDEM-17 предназначена для микроконтроллеров PIC17C752, PIC17C756, PIC17C762 и PIC17C766. В комплект поставки входят необходимые аппаратные модули, программное обеспечение и демонстрационные программы. Записать демонстрационные программы в микроконтроллер можно с помощью программатора PRO MATE II или PICSTART Plus. Пользователь может подключить к демонстрационной плате эмулятор MPLAB-ICE и выполнять отладку программы. На демонстрационной плате имеется полигон для установки дополнительных элементов пользователя.

11.15 KeeLoq (с функциями программатора)

Оценочная система KeeLoq предназначена для микросхем HCS фирмы Microchip. В состав комплекта входит: ЖКИ дисплей для отображения изменяющихся кодов, декодер, интерфейс программирования.

Таблица 11-1 Инструментальные средства проектирования от компании Microchip

		PIC12CXXX	PIC14000	PIC16C5X	PIC16C6X	PIC16CXXX	PIC16F62X	PIC16C7X	PIC16C7XX	PIC16C8X	PIC16F8XX	PIC16C9XX	PIC17C4X	PIC17C7XX	PIC18CXX2	24CXX/ 25CXX/ 93CXX	HCSXXX	MCRFXXX	MCP2510
Программное обеспечение	MPLAB-IDE	√	√	√	√	√	√	√	√	√	√	√	√	√	√				
	MPLAB-C17												√	√					
	MPLAB-C18														√				
	MPASM/MPLINK	√	√	√	√	√	√	√	√	√	√	√	√	√	√	√	√		
Эмуляторы	MPLAB-ICE	√	√	√	√	√	√**	√	√	√	√	√	√	√	√				
	PICMASTER	√	√	√	√	√		√	√	√		√	√	√					
	ICEPIC	√		√	√	√		√	√	√		√							
Отладчик	MPLAB-ICD				√*			√*			√								
Программа-торы	PICSTART	√	√	√	√	√	√**	√	√	√	√	√	√	√	√				
	PRO MATE II	√	√	√	√	√	√**	√	√	√	√	√	√	√	√	√	√		
Демонстрационные и отладочные платы	SIMICE	√		√															
	PICDEM-1			√		√		√+		√			√						
	PICDEM-2				√+			√+							√				
	PICDEM-3											√							
	PICDEM-14A		√																
	PICDEM-17													√					
	KeeLoq																√		
	KeeLoq транспондеры																√		
	Программатор microID																	√	
	DEMO microID 125кГц																	√	
	Проверка коллизий microID 125кГц																	√	
	Проверка коллизий microID 13.56МГц																	√	
	DEMO MCP2510 CAN																		√

* Обратитесь в представительства компании Microchip для получения дополнительной информации по использованию MPLAB-ICD с PIC16C62, 63, 64, 65, 72, 73, 74, 76, 77
** Обратитесь в представительства компании Microchip для уточнения времени доступности к заказу.
\+ Инструментальное средство доступно для некоторых устройств.

12. Электрические характеристики

Максимально допустимые значения (*)

Предельная рабочая температура .....от -40°C до +125°C
Температура хранения .....от -65°C до +150°C
Напряжение V_{DD} относительно V_{SS}.....от -0.3В до +6.5В
Напряжение -MCLR относительно V_{SS} .....от 0В до +13.5В
Напряжение на остальных выводах относительно V_{SS}.....от -0.3В до V_{DD}+0.3В
Рассеиваемая мощность [1] 0.8Вт
Максимальный ток вывода V_{SS} 300мА
Максимальный ток вывода V_{DD} 250мА
Входной запирающий ток I_{IK} (V_I < 0 или V_I > V_{DD}).....±20мА
Выходной запирающий ток I_{OK} (V_O < 0 или V_O > V_{DD}) .....±20мА
Максимальный выходной ток стока канала ввода/вывода 25мА
Максимальный выходной ток истока канала ввода/вывода 25мА
Максимальный выходной ток стока портов ввода/вывода GPIO.....125мА
Максимальный выходной ток истока портов ввода/вывода GPIO.....125мА

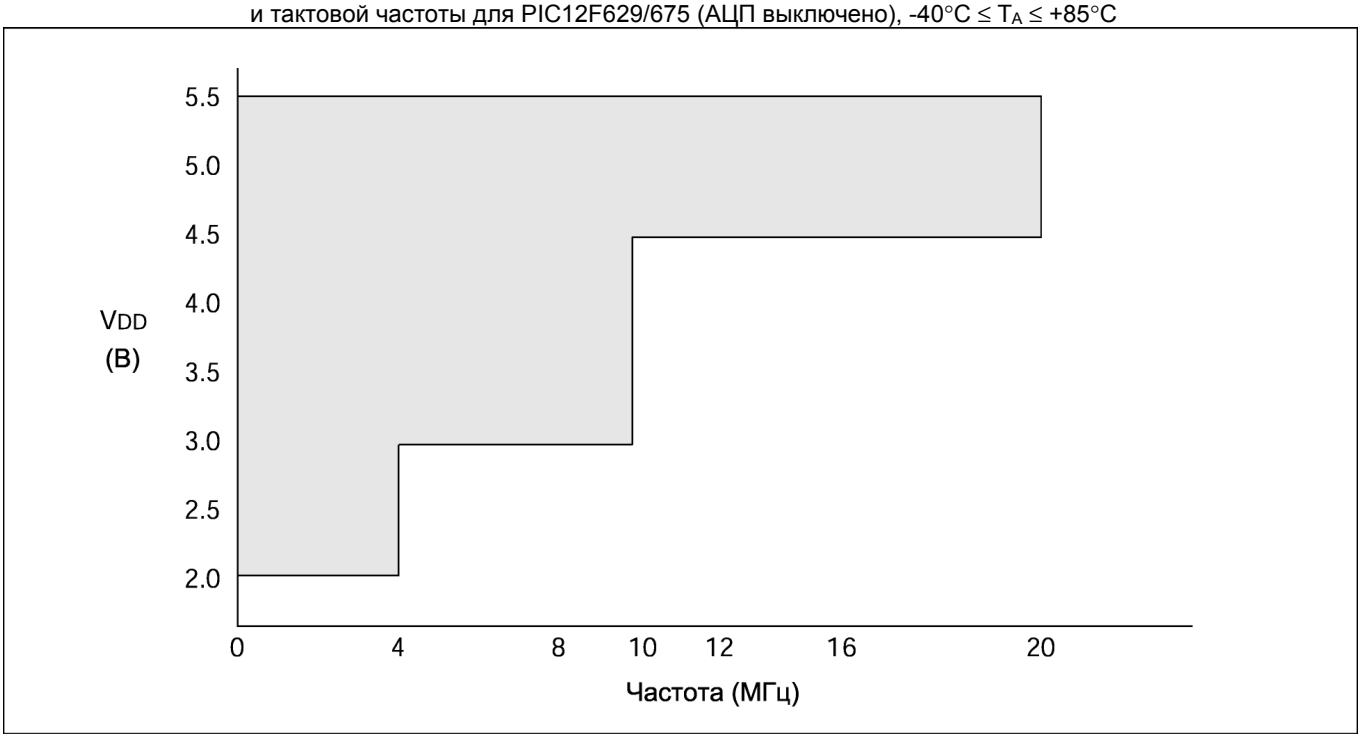
Примечание 1. Потребляемая мощность рассчитывается по формуле:

$$P = V_{DD} \times \{I_{DD} - \Sigma I_{OH}\} + \Sigma\{(V_{DD} - V_{OH}) \times I_{OH}\} + \Sigma (V_{OL} \times I_{OL})$$

Примечание *. Выход за указанные значения может привести к необратимым повреждениям микроконтроллера. Не предусмотрена работа микроконтроллера в предельном режиме в течение длительного времени. Длительная эксплуатация микроконтроллера в недопустимых условиях может повлиять на его надежность.

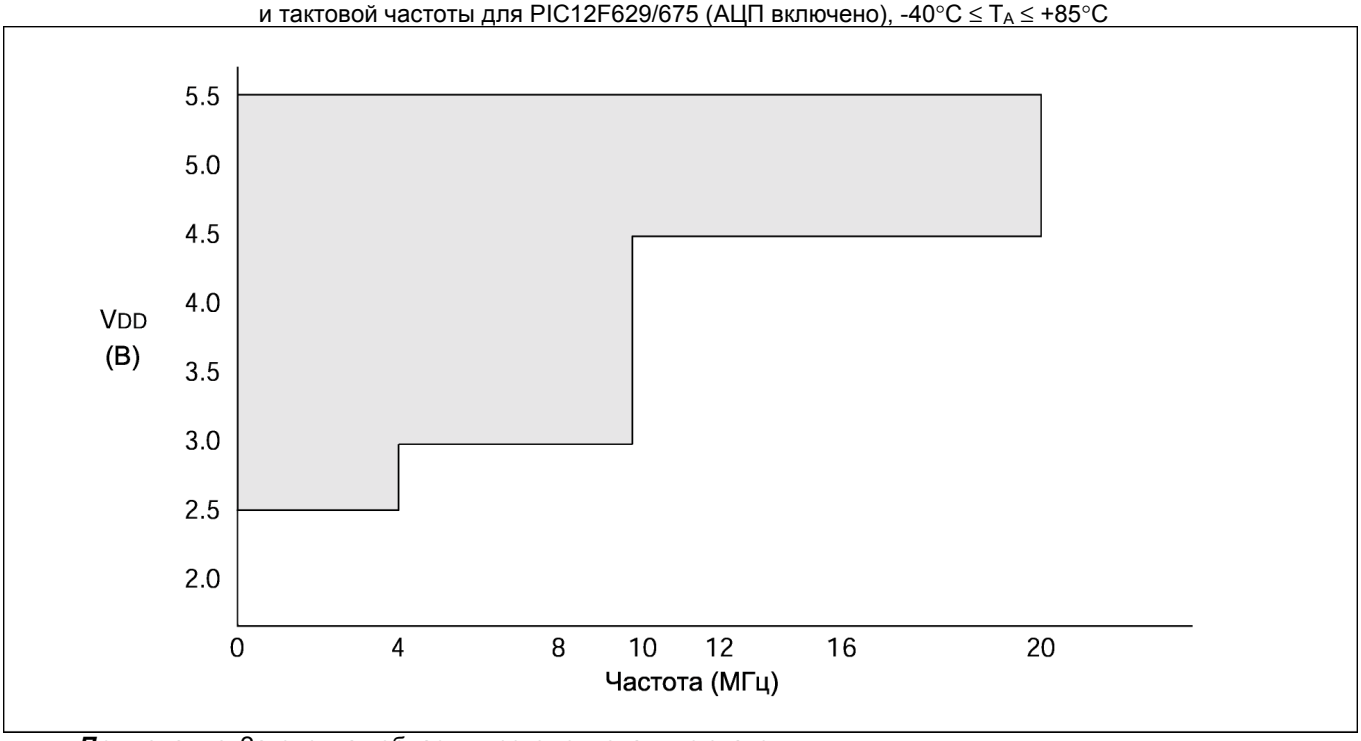
Примечание. Броски напряжения на выводе -MCLR ниже V_{SS} приводят к появлению больших токов (около 80мА), что может привести к срабатыванию защелки. Поэтому рекомендуется последовательно включать резистор сопротивлением от 50ОМ до 100Ом для подачи низкого уровня на этот вывод вместо непосредственного подключения к V_{SS}.

Рисунок 12-1. График рекомендованных комбинаций значений напряжения питания и тактовой частоты для PIC12F629/675 (АЦП выключено), -40°C ≤ T_A ≤ +85°C



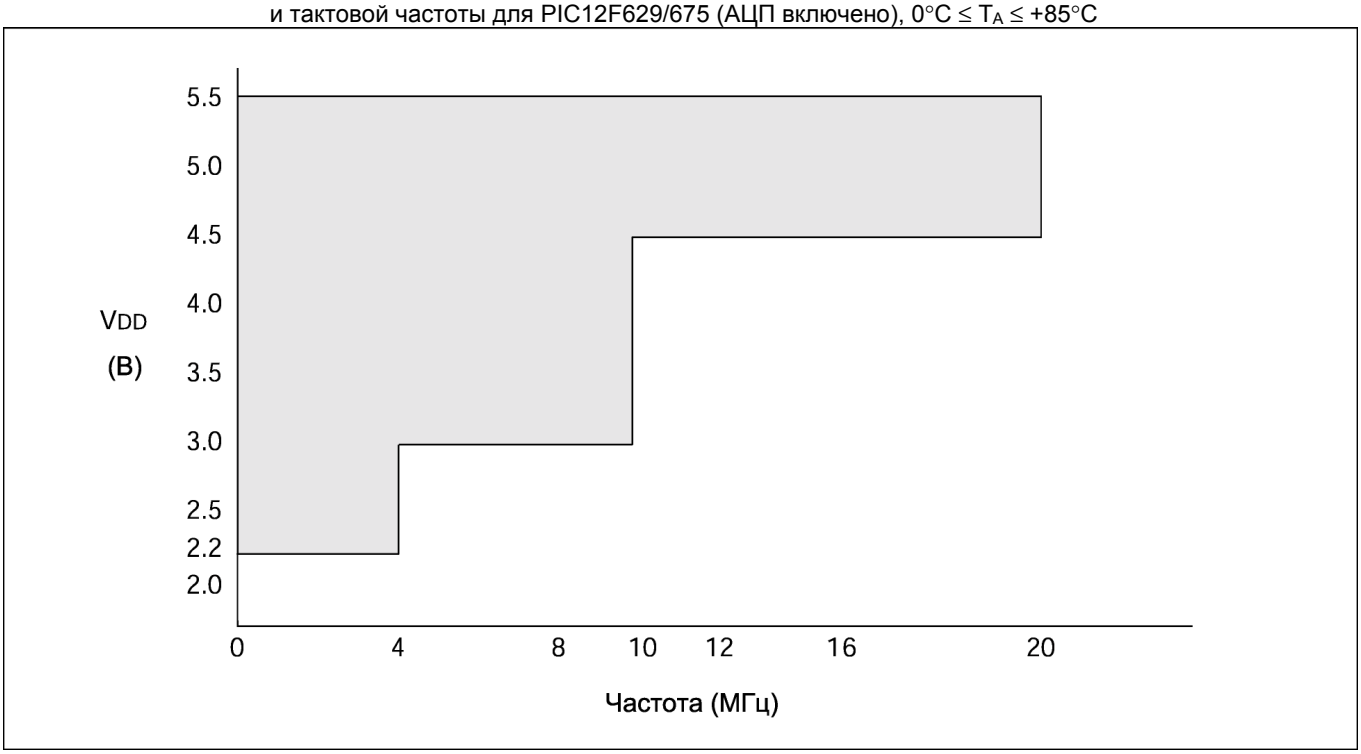
Примечание. Затененная область – рекомендованные значения.

Рисунок 12-2. График рекомендованных комбинаций значений напряжения питания и тактовой частоты для PIC12F629/675 (АЦП включено), -40°C ≤ T_A ≤ +85°C



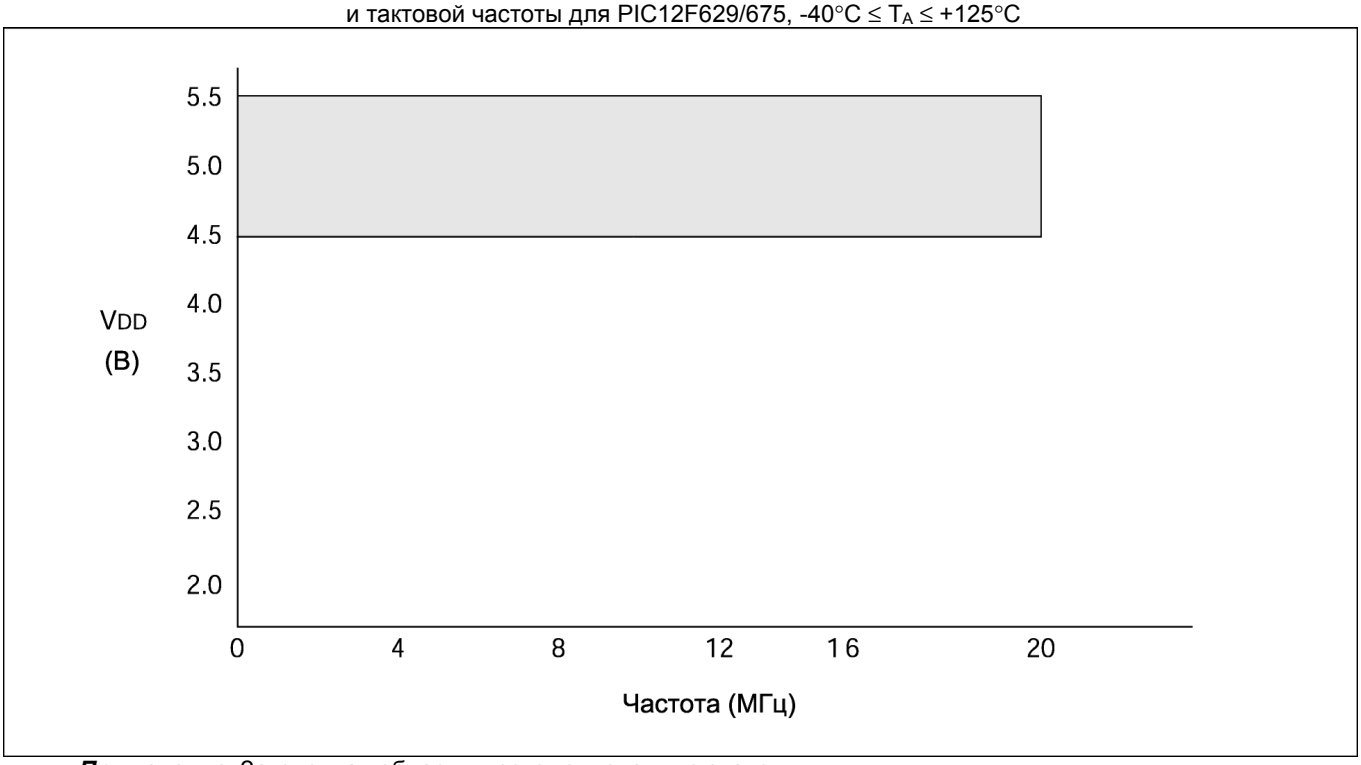
Примечание. Затененная область – рекомендованные значения.

Рисунок 12-3. График рекомендованных комбинаций значений напряжения питания и тактовой частоты для PIC12F629/675 (АЦП включено), 0°C ≤ T_A ≤ +85°C



Примечание. Затененная область – рекомендованные значения.

Рисунок 12-4. График рекомендованных комбинаций значений напряжения питания и тактовой частоты для PIC12F629/675, -40°C ≤ T_A ≤ +125°C



Примечание. Затененная область – рекомендованные значения.

12.1 Электрические характеристики PIC12F629/675-I (промышленный диапазон)

Характеристики по постоянному току			**Стандартные рабочие условия (если не указано иное)** Температурный диапазон: Промышленный -40°C ≤ T_A ≤ +85°C				
№ пар.	**Обоз.**	**Описание**	**Мин.**	**Тип.****	**Макс.**	**Ед.**	**Примечание**
	V_{DD}	Напряжение питания					F_{OSC} ≤ 4МГц
D001			2.0	-	5.5	В	PIC12F629/675 АЦП выкл.
D001A			2.2	-	5.5	В	PIC12F675 АЦП вкл. 0°C ≤ T_A ≤ +85°C
D001B			2.5	-	5.5	В	PIC12F675 АЦП вкл. -40°C ≤ T_A ≤ +85°C
D001C			3.0	-	5.5	В	4МГц < F_{OSC} ≤ 10МГц
D001D			4.5	-	5.5	В	
D002	V_{DR}	Напряжение сохранения данных в ОЗУ (1)	1.5*	-	-	В	В SLEEP режиме
D003	V_{POR}	Стартовое напряжение V_{DD} для формирования POR	-	V_{SS}	-	В	Смотрите «сброс POR»
D004	S_{VDD}	Скорость нарастания V_{DD} для формирования POR	0.05	-	-	В/мс	Смотрите «сброс POR»
D005	V_{BOR}	Напряжение детектора BOR	-	2.0	-	В	
D010	I_{DD}	Ток потребления (2, 3)	-	0.4	2.0	мА	XT, RC режим генератора F_{OSC} = 4МГц, V_{DD}= 2.0В
D011			-	20	48	мкА	LP режим генератора F_{OSC} = 32кГц, V_{DD}=3.0В, WDT выключен
D012			-	0.9	4	мА	XT, RC режим генератора F_{OSC} = 4МГц, V_{DD}= 5.5В
D013			-	5.2	15	мА	HS режим генератора F_{OSC} = 20МГц, V_{DD}= 5.5В
	I_{PD}	Ток потребления в SLEEP режиме (4)					
D020			-	0.9	TBD	мкА	V_{DD}=2.0В, WDT выключен
D021			-	-	153	мкА	V_{DD}=5.5В, BOR включен
D022			-	TBD	TBD		V_{DD}=2.0В, компаратор вкл.
D023			-	1	18	мкА	V_{DD}=2.0В, АЦП включено, преобразования нет
D024			-	TBD	TBD	мкА	V_{DD}=2.0В, TMR1 включен, внешн. такт. сигн. 32кГц
D025			-	TBD	TBD	мкА	V_{DD}=2.0В, CV_{REF} включен
D026			-	5	TBD	мкА	V_{DD}=2.0В, WDT включен

* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25C, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечания:

1. Предел, до которого может быть понижено напряжение питания V_{DD} без потери данных в ОЗУ.
2. Ток потребления в основном зависит от напряжения питания и тактовой частоты. Другие факторы, влияющие на ток потребления: выходная нагрузка и частота переключения каналов ввода/вывода; тип тактового генератора; температура и выполняемая программа.
3. Измерения I_{DD} проводилось в следующих условиях: внешний тактовый сигнал (меандр); каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD}; -MCLR = V_{DD}; WDT выключен.
4. Потребляемый ток в SLEEP режиме не зависит от типа тактового генератора. При измерении тока все каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD}.

12.2 Электрические характеристики PIC12F629/675-E (расширенный диапазон)

Характеристики по постоянному току			**Стандартные рабочие условия (если не указано иное)** Температурный диапазон: Расширенный -40°C ≤ T_A ≤ +125°C				
№ пар.	**Обоз.**	**Описание**	**Мин.**	**Тип.****	**Макс.**	**Ед.**	**Примечание**
D001A	V_{DD}	Напряжение питания	4.5	-	5.5	В	-40°C ≤ T_A ≤ +125°C
D002	V_{DR}	Напряжение сохранения данных в ОЗУ (1)	1.5*	-	-	В	В SLEEP режиме
D003	V_{POR}	Стартовое напряжение V_{DD} для формирования POR	-	V_{SS}	-	В	Смотрите «сброс POR»
D004	S_{VDD}	Скорость нарастания V_{DD} для формирования POR	0.05	-	-	В/мс	Смотрите «сброс POR»
D005	V_{BOR}	Напряжение детектора BOR	-	2.0	-	В	
	I_{DD}	Ток потребления (2, 3)					
D012			-	0.9	4	мА	XT, RC режим генератора F_{OSC} = 4МГц, V_{DD}= 5.5В
D013			-	5.2	15	мА	HS режим генератора F_{OSC} = 20МГц, V_{DD}= 5.5В
	I_{PD}	Ток потребления в SLEEP режиме (4)					
D020			-	TBD	TBD	мкА	V_{DD}=2.0В, WDT выключен
D021			-	TBD	TBD	мкА	V_{DD}=5.0В, BOR включен
D022			-	TBD	TBD		V_{DD}=2.0В, компаратор вкл.
D023			-	TBD	TBD	мкА	V_{DD}=2.0В, АЦП включено, преобразования нет
D024			-	TBD	TBD	мкА	V_{DD}=2.0В, TMR1 включен, внешн. такт. сигн. 32кГц
D025			-	TBD	TBD	мкА	V_{DD}=2.0В, CV_{REF} включен
D026			-	12	TBD	мкА	V_{DD}=2.0В, WDT включен

* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25C, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечания:

1. Предел, до которого может быть понижено напряжение питания V_{DD} без потери данных в ОЗУ.
2. Ток потребления в основном зависит от напряжения питания и тактовой частоты. Другие факторы, влияющие на ток потребления: выходная нагрузка и частота переключения каналов ввода/вывода; тип тактового генератора; температура и выполняемая программа.
3. Измерения I_{DD} проводилось в следующих условиях: внешний тактовый сигнал (меандр); каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD}; -MCLR = V_{DD}; WDT выключен.
4. Потребляемый ток в SLEEP режиме не зависит от типа тактового генератора. При измерении тока все каналы портов ввода/вывода в третьем состоянии и подтянуты к V_{DD}.

12.3 Электрические характеристики PIC12F629/675-I (промышленный диапазон) PIC12F629/675-E (расширенный диапазон)

Характеристики по постоянному току			**Стандартные рабочие условия (если не указано иное)** Температурный диапазон: Промышленный -40°C ≤ T_A ≤ +85°C Расширенный -40°C ≤ T_A ≤ +125°C				
№ пар.	**Обоз.**	**Описание**	**Мин.**	**Тип.****	**Макс.**	**Ед.**	**Примечание**
	V_{IL}	Входное напряжение низкого уровня					
		Канал порта ввода/вывода					
D030		ТТЛ буфер	V_{SS}	-	0.8	В	V_{DD} = от 4.5В до 5.5В
D030A			V_{SS}	-	$0.15V_{DD}$	В	Иначе
D031		Триггер Шмидта	V_{SS}	-	$0.2V_{DD}$	В	Весь диапазон V_{DD}
D032		-MCLR, OSC1 (RC режим)	V_{SS}	-	$0.2V_{DD}$	В	
D033		OSC1 (XT, LP режим) (1)	V_{SS}	-	0.3	В	
D033A		OSC1 (HS режим) (1)	V_{SS}	-	$0.3V_{DD}$	В	
	V_{IH}	Входное напряжение высокого уровня					
		Канал порта ввода/вывода					
D040		ТТЛ буфер	2.0	-	V_{DD}	В	V_{DD} = от 4.5В до 5.5В
D040A			$0.25V_{DD}$+0.8	-	V_{DD}	В	Иначе
D041		Триггер Шмидта	$0.8V_{DD}$	-	V_{DD}	В	Весь диапазон V_{DD}
D042		-MCLR, GP2/AN2/T0CKI/CLKOUT	$0.8V_{DD}$	-	V_{DD}	В	
D043		OSC1 (XT, LP режим) (1)	$1.6V_{DD}$	-	V_{DD}	В	
D043A		OSC1 (HS режим) (1)	$0.7V_{DD}$	-	V_{DD}	В	
D043B		OSC1 (RC режим)	$0.9V_{DD}$	-	V_{DD}	В	
		Ток через подтягивающие резисторы GPIO					
D070		GPIO	50*	250	400*	мкА	V_{DD} = 5.0В, V_{PIN} = V_{SS}
	I_{IL}	Входной ток утечки (3)					
D060		Канал порта ввода/вывода	-	-	±1	мкА	V_{SS} ≤ V_{PIN} ≤ V_{DD}, 3-е сост.
D060A		Аналоговый вход	-	-	±TBD	мкА	V_{SS} ≤ V_{PIN} ≤ V_{DD}
D060B		V_{REF}	-	-	±TBD	мкА	V_{SS} ≤ V_{PIN} ≤ V_{DD}
D061		-MCLR(2)	-	-	±5	мкА	V_{SS} ≤ V_{PIN} ≤ V_{DD}
D063		OSC1	-	-	±5	мкА	V_{SS} ≤ V_{PIN} ≤ V_{DD}, XT, HS, LP
	V_{OL}	Выходное напряжение низкого уровня					V_{DD} = 4.5В
D080		Канал ввода/вывода	-	-	0.6	В	I_{OL}=8.5 мА, -40°C до +85°C
D083		OSC2/CLKOUT	-	-	0.6	В	I_{OL}=1.6 мА, -40°C до +85°C I_{OL}=1.2 мА, -40°C до +125°C
	V_{OH}	Выходное напряжение высокого уровня					V_{DD}=4.5В
D090		Канал ввода/вывода	V_{DD} - 0.7	-	-	В	I_{OH}=-3.0 мА,-40°C до +85°C
D092		OSC2/CLKOUT	V_{DD} - 0.7	-	-	В	I_{OH}=-1.3 мА,-40°C до +85°C I_{OH}=-1.0 мА,-40°C до +125°C

* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25C, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечания:

1. В RC режиме генератора на входе OSC1/CLKIN включен триггер Шмидта. Не рекомендуется использовать внешний тактовый сигнал в RC режиме тактового генератора.
2. Ток утечки на выводе -MCLR зависит от приложенного напряжения. Параметры указаны для нормального режима работы. В других режимах может возникнуть больший ток утечки.
3. Отрицательный ток показывает, что он вытекает из вывода.

Электрические характеристики PIC12F629/675-I (промышленный диапазон) PIC12F629/675-E (расширенный диапазон) (продолжение)

Характеристики по постоянному току			**Стандартные рабочие условия (если не указано иное)** Температурный диапазон: Промышленный -40°C ≤ T_A ≤ +85°C Расширенный -40°C ≤ T_A ≤ +125°C				
№ пар.	**Обоз.**	**Описание**	**Мин.**	**Тип.****	**Макс.**	**Ед.**	**Примечание**
		Емкостная нагрузка на выходах					
D100	C_{OSC2}	Вывод OSC2	-	-	15*	пФ	XT, HS, LP режиме при подключении внешнего тактового сигнала
D101	C_{IO}	Все каналы ввода/вывода	-	-	50*	пФ	
D101A	C_{AN}	Все аналоговые входы		-	TBD	пФ	
D101B	C_{VR}	V_{REF}	-	-	TBD	пФ	
		EEPROM память данных					
D120	E_D	Число циклов стирание/запись(1)	100K	1M	-	C/3	-40°C ≤ T_A ≤ +85°C
D120A	E_D	Число циклов стирание/запись(1)	10K	100K	-	C/3	-40°C ≤ T_A ≤ +125°C
D121	V_{DRW}	V_{DD} для чтения	V_{MIN}	-	5.5	В	V_{MIN}- минимальное напряжение питания
		V_{DD} для стирания/записи	4.5	-	5.5	В	
D122	T_{DEW}	Время цикла стирание/запись	-	4	8	мс	
		FLASH память программ					
D130	E_P	Число циклов стирание/запись(1)	10K	100K	-	C/3	-40°C ≤ T_A ≤ +85°C
D130	E_P	Число циклов стирание/запись(1)	1000	10K	-	C/3	-40°C ≤ T_A ≤ +125°C
D131	V_{PR}	V_{DD} для чтения	V_{MIN}	-	5.5		V_{MIN}- минимальное напряжение питания
D132A	V_{PEW}	V_{DD} для стирания/записи	4.5	-	5.5		
D133	T_{PEW}	Время цикла стирание/запись	-	2	4	мс	

* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25C, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечание 1. Дополнительную информацию смотрите в разделе 8.5.1.

12.4 Символьное обозначение временных параметров

Символьное обозначение временных параметров имеет один из следующих форматов:

1. TppS2ppS
2. TppS

T			
F	Частота	T	Время

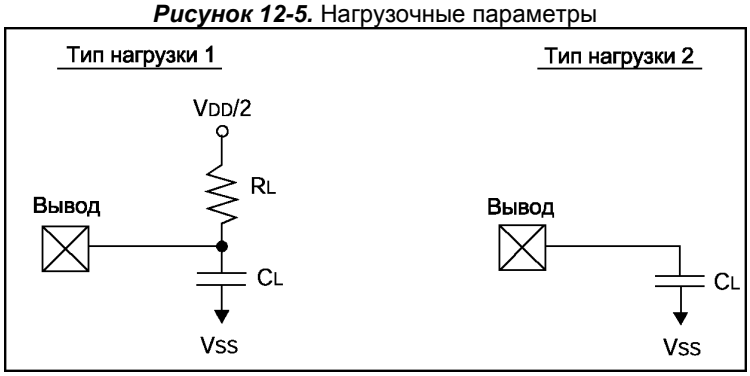
Строчные символы (pp) и их значение

pp			
ck	CLKOUT	osc	OSC1
io	Канал ввода/вывода	t0	T0CKI
mc	-MCLR	t1	T1CKI

Прописные символы и их значение

S			
F	Задний фронт	P	Период
H	Высокий уровень	R	Передний фронт
I	Неверный (3-е состояние)	V	Верный
L	Низкий уровень	Z	3-е состояние

Рисунок 12-5. Нагрузочные параметры



R_L = 464Ом
C_L = 50пФ (для всех выводов, кроме OSC2)
C_L = 15пФ (для вывода OSC2)

12.5 Временные диаграммы и спецификации PIC12F629/675 (промышленный, расширенный диапазон)

Рисунок 12-6. Временная диаграмма внешнего тактового сигнала

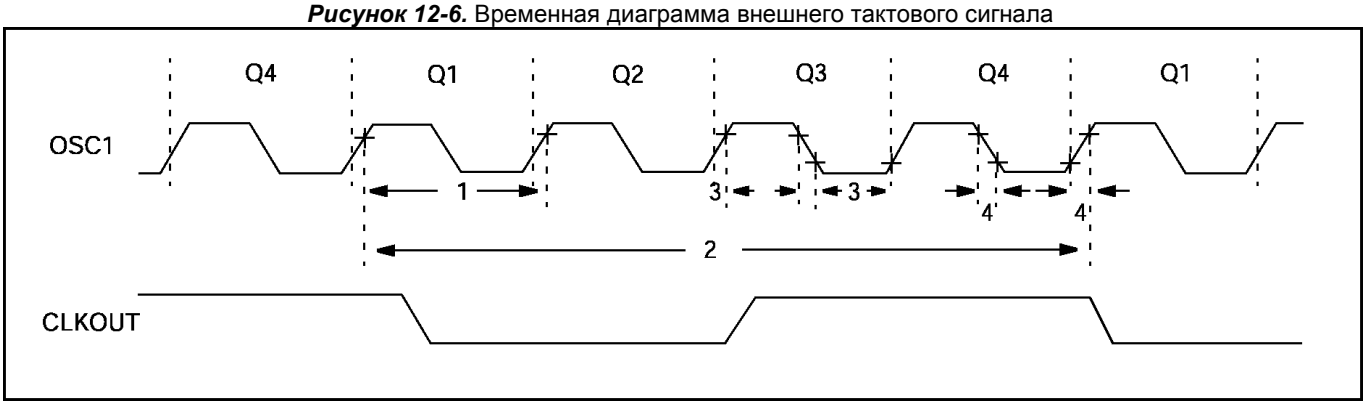


Таблица 12-1 Параметры внешнего тактового сигнала

№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
	F_{OSC}	Частота внешнего тактового сигнала(1)	DC	-	200	кГц	LP режим
			DC	-	4	МГц	XT режим
			DC	-	20	МГц	HS режим
			DC	-	20	МГц	EC режим
		Частота генератора(1)	5	-	200	кГц	LP режим
			-	4	-	МГц	INTOSC режим
			TBD	-	4	МГц	RC режим
			0.1	-	4	МГц	XT режим
			1	-	20	МГц	HS режим
1	T_{OSC}	Период внешнего тактового сигнала(1)	5	-	-	мкс	LP режим
			250	-	-	нс	XT режим
			50	-	-	нс	HS режим
			50	-	-	нс	EC режим
		Период генератора(1)	5	-	-	мкс	LP режим
			-	250	-	нс	INTOSC режим
			250	-	TBD	нс	RC режим
			250	-	10 000	нс	XT режим
			50	-	1000	нс	HS режим
2	T_{CY}	Время выполнения инструкции(1)	200	T_{CY}	DC	нс	$T_{CY} = 4/F_{OSC}$
3	$T_{OS}L$, $T_{OS}H$	Длительность высокого/низкого уровня CLKIN (OSC1)	100*	-	-	нс	XT режим
			2*	-	-	мкс	LP режим
			20*	-	-	нс	HS режим
4	TosR, TosF	Длительность переднего/заднего фронта внешнего тактового сигнала (OSC1)	-	-	25	нс	XT режим
			-	-	50	нс	LP режим
			-	-	15	нс	HS режим

* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25С, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечание 1. Машинный цикл микроконтроллера равняется 4 периодам тактового сигнала. Все приведенные значения основываются на характеристиках конкретного типа генератора в стандартных условиях при выполнении программы. Выход за указанные пределы может привести к нестабильной работе генератора и/или к большему потребляемому току. Все микроконтроллеры проверены в режиме "Мин." при внешнем тактовом сигнале на выводе OSC1/CLKIN.

Таблица 12-2 Параметры калибровки внутреннего RC генератора

Рабочее напряжение питания V_{DD} должно соответствовать значению, указанному в разделе 12.2			**Стандартные рабочие условия (если не указано иное)** Температурный диапазон: Промышленный -40°C ≤ T_A ≤ +85°C Расширенный -40°C ≤ T_A ≤ +125°C				
№ пар.	**Обоз.**	**Описание**	**Мин.***	**Тип.(1)**	**Макс.***	**Ед.**	**Примечание**
		Частота внутреннего RC генератора	3.92	4.00	4.08	МГц	V_{DD} = 5.0В
		Частота внутреннего RC генератора	3.80	4.00	4.20	МГц	2.5В ≤ V_{DD} ≤ 5.5В

* - Эти параметры определены, но не протестированы.

Примечания:

1. В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25°C, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Рисунок 12-7. Временная диаграмма CLKOUT и каналов ввода/вывода

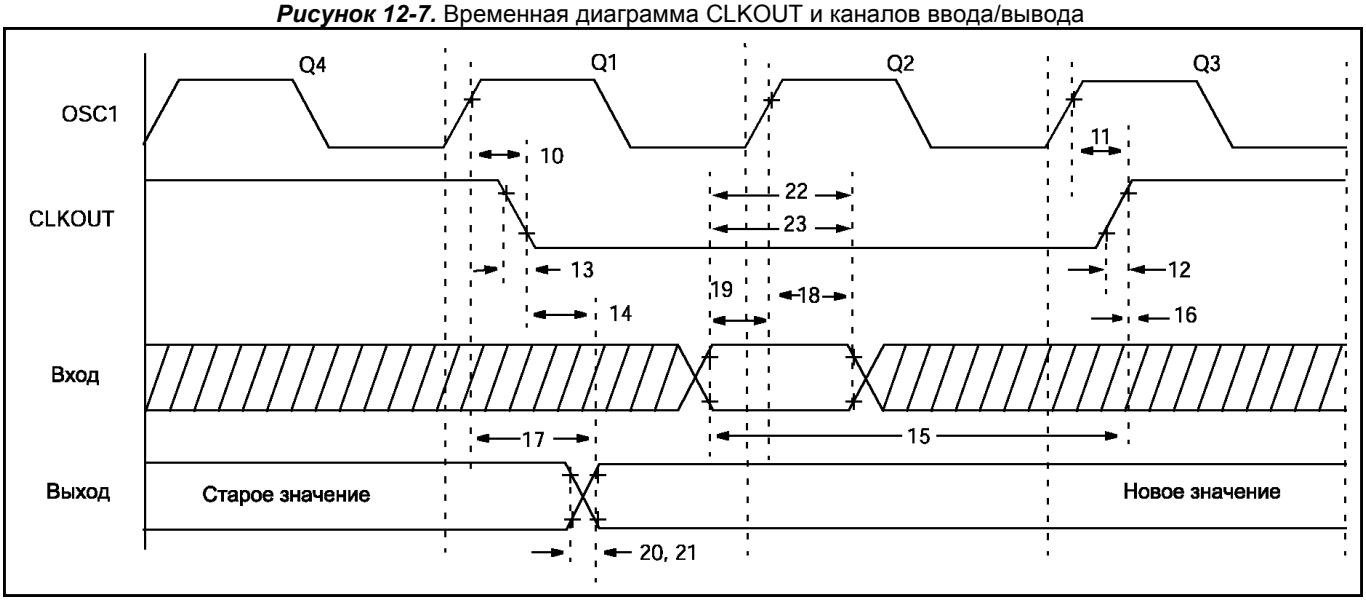


Таблица 12-3 Параметры CLKOUT и каналов ввода/вывода

№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
10	TosH2ckL	От OSC1 ↑ до CLKOUT ↓	-	75	200	нс	(1)
11	TosH2ckH	От OSC1 ↑ до CLKOUT ↑	-	75	200	нс	(1)
12	TckR	CLKOUT длит. переднего фронта	-	35	100	нс	(1)
13	TckF	CLKOUT длит. заднего фронта	-	35	100	нс	(1)
14	TckL2ioV	От CLKOUT ↓ до установл. выхода	-	-	$0.5T_{CY}+20$	нс	(1)
15	TioV2ckH	От установл. входа до CLKOUT ↑	$T_{OSC}+200$	-	-	нс	(1)
16	TckH2ioI	Удержание входа после CLKOUT ↑	0	-	-	нс	(1)
17	TosH2ioV	От OSC1 ↑ до установл. выхода	-	50	150*	нс	
18	TosH2ioI	Удержание входа после OSC1 ↑	100	-	-	нс	
19	TioV2osH	Переход в режим входа относ. OSC1↑	0	-	-	нс	
20	TioR	Длительность переднего фронта на выходе порта ввода/вывода	-	10	40	нс	
21	TioF	Длительность заднего фронта на выходе порта ввода/вывода	-	10	40	нс	
22	Tinp	Длит. высокого/низкого уровня INT	T_{CY}	-	-	нс	
23	Trbp	Длит. высокого/низкого уровня GPIO	T_{CY}	-	-	нс	

* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25С, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечание 1. Измерения проведены в RC режиме генератора, где CLKOUT = 4 x T_{OSC}.

Рисунок 12-8. Временная диаграмма сброса, WDT, OST, PWRT

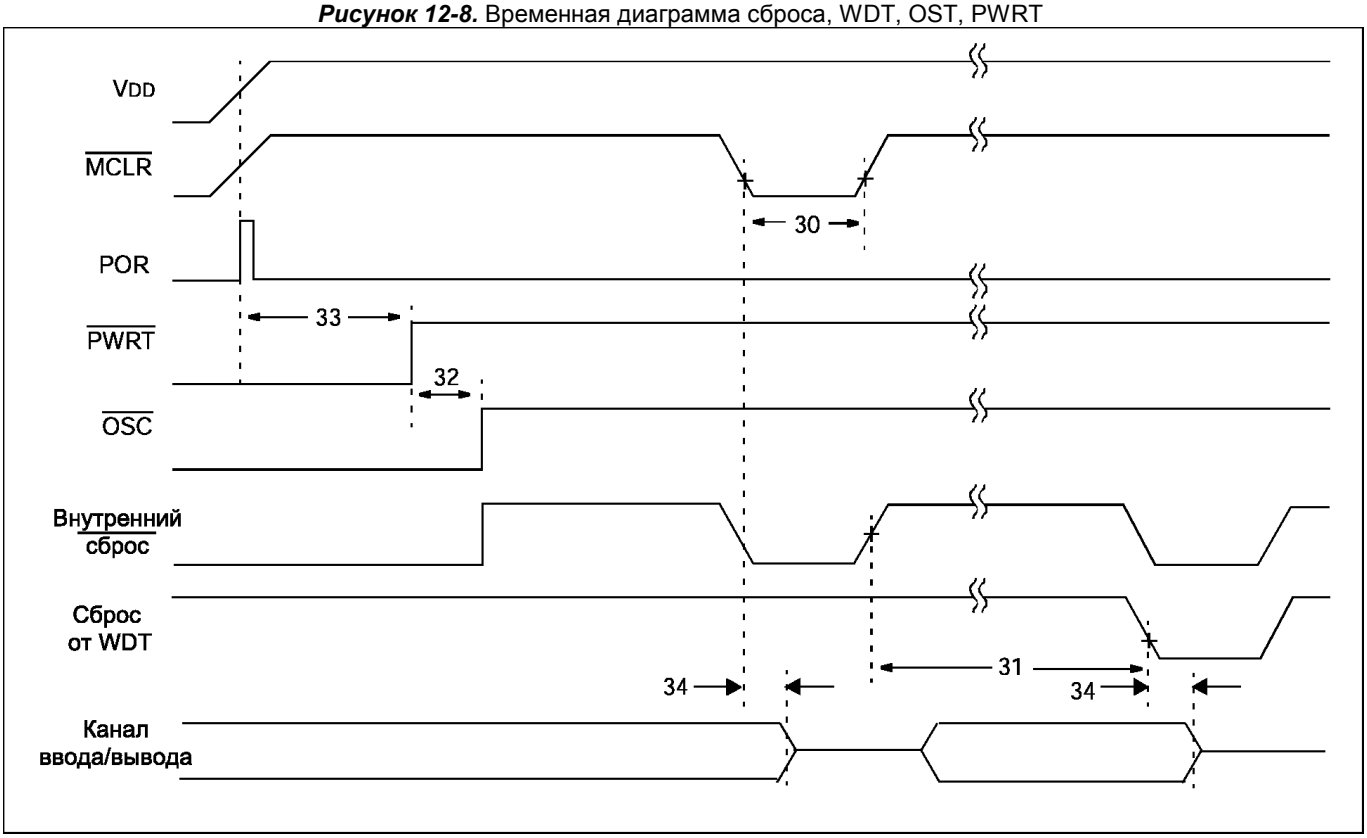
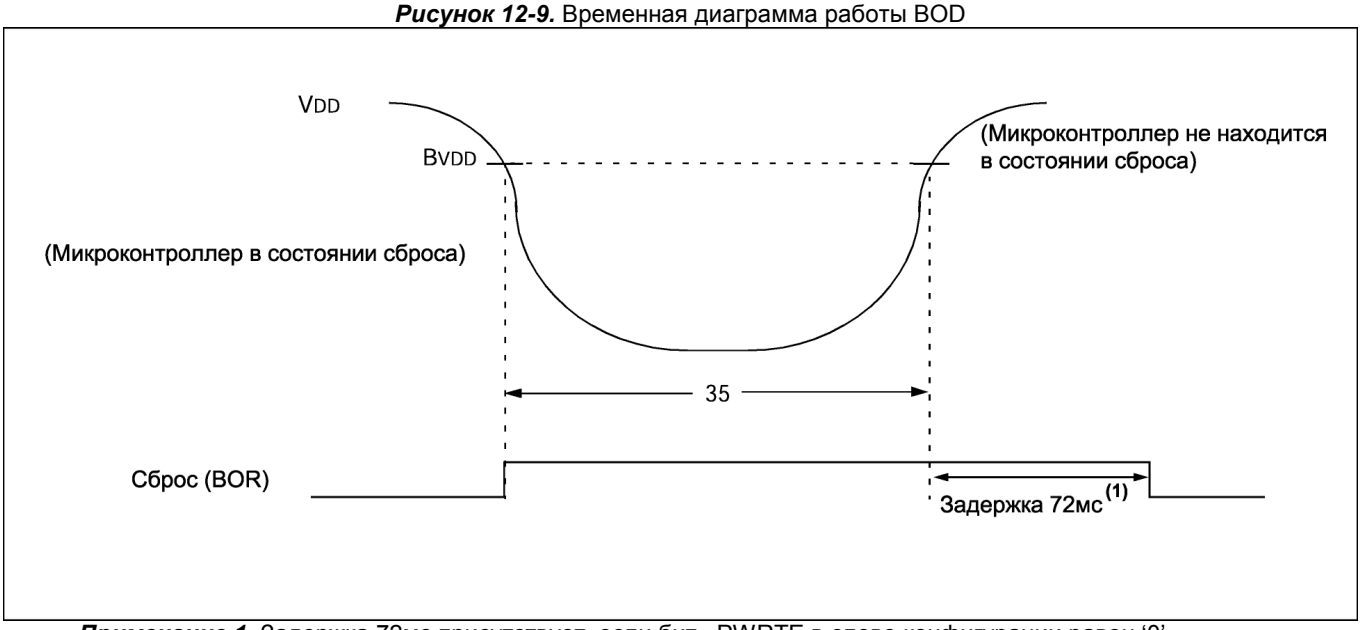


Рисунок 12-9. Временная диаграмма работы BOD



Примечание 1. Задержка 72мс присутствует, если бит –PWRTE в слове конфигурации равен ‘0’.

Таблица 12-4 Параметры сброса, WDT, OST, PWRT, BOR

№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
30	TmcL	Длительность импульса -MCLR	2 TBD	- TBD	- TBD	мкс мс	V_{DD}=5В,-40°C до +85°C Расширенный диапазон
31	Twdt	Период переполнения WDT (без предделителя)	7* TBD	18 TBD	33* TBD	мс мс	V_{DD}=5В,-40°C до +85°C Расширенный диапазон
32	Tost	Период OST	-	$1024T_{OSC}$	-	-	T_{OSC} = период OSC1
33*	Tpwrt	Период PWRT	28* TBD	72 TBD	132* TBD	мс мс	V_{DD}=5В,-40°C до +85°C Расширенный диапазон
34	T_{IOZ}	От сброса -MCLR или WDT до перевода каналов ввода/вывода 3-е состояние	-	-	2.0	мкс	
	B_{VDD}	Напряжение сброса BOR	2.0	-	2.1	В	
		Гистерезис сброса BOR	TBD				
35	T_{BOR}	Длительность импульса BOR	100*	-	-	мкс	$V_{DD} \leq B_{VDD}$ (D005)

* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25C, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Рисунок 12-10. Временная диаграмма внешнего тактового сигнала для TMR0 и TMR1

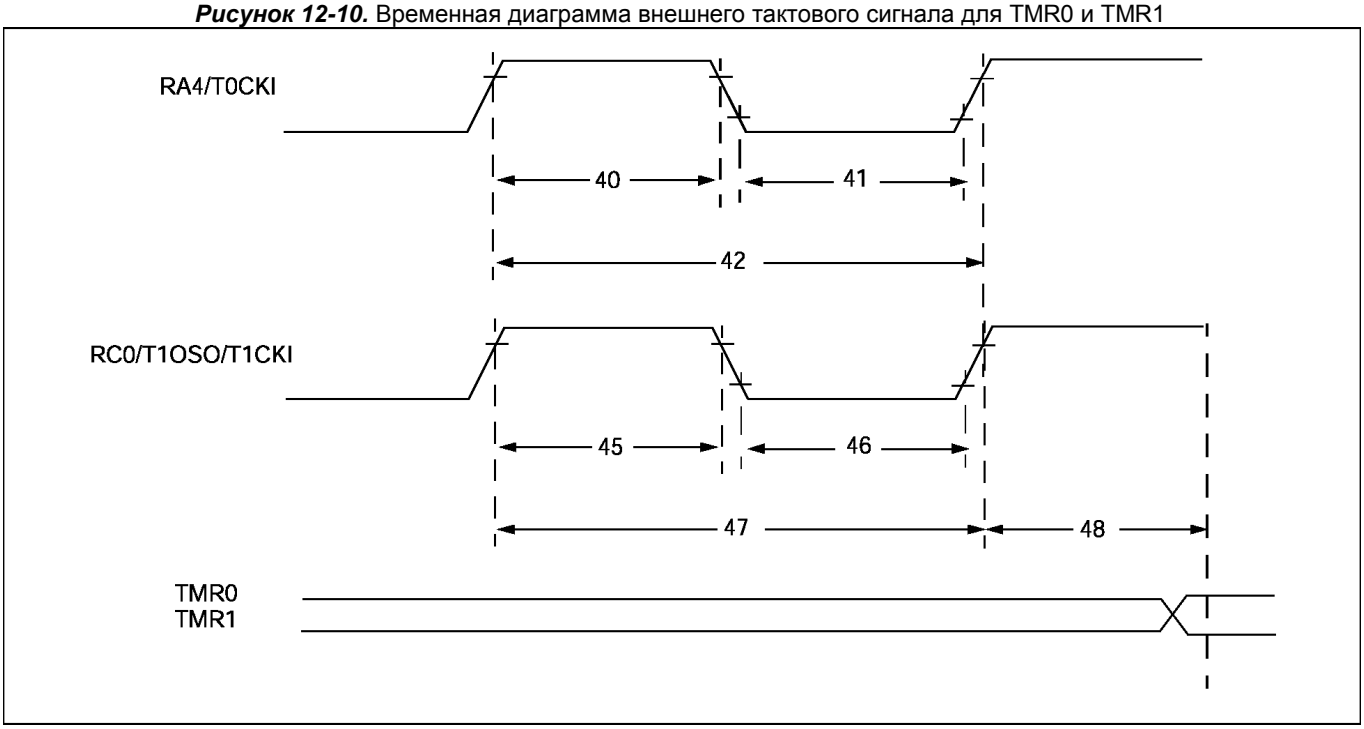


Таблица 15-4 Параметры внешнего тактового сигнала для TMR0 и TMR1

№ пар.	Обоз.	Описание		Мин.	Тип.**	Макс.	Ед.	Примечание
40*	Tt0H	Длительность высокого уровня T0CKI	Без предделителя	$0.5T_{CY}+20$	-	-	нс	
			С предделителем	10	-	-	нс	
41*	Tt0L	Длительность низкого уровня T0CKI	Без предделителя	$0.5T_{CY}+20$	-	-	нс	
			С предделителем	10	-	-	нс	
42*	Tt0P	Период T0CKI	Без предделителя	$T_{CY}+40$	-	-	нс	
			С предделителем	20 или $(T_{CY}+40)/N$	-	-	нс	N = коэфф.предд.
45*	Tt1H	Длительность высокого уровня T1CKI	Синхр.реж. без преддел.	$0.5T_{CY}+20$	-	-	нс	
			Синхр. режим с преддел.	15	-	-	нс	
			Асинхронный режим	30	-	-	нс	
46*	Tt1L	Длительность низкого уровня T1CKI	Синхр.реж. без преддел.	$0.5T_{CY}+20$	-	-	нс	
			Синхр. режим с преддел.	15	-	-	нс	
			Асинхронный режим	30	-	-	нс	
47*	Tt1P	Период T1CKI	Синхронный режим	30 или $(T_{CY}+40)/N$	-	-	нс	N = коэфф.предд.
			Асинхронный режим	60	-	-	нс	
	Ft1	Частота резонатора для TMR1 (T1OSCEN=1)		DC	-	200*	кГц	
48	TCKE1	Задержка от активного фронта тактового сигнала до приращения TMR1		$2T_{OSC}$	-	$7T_{OSC}$	-	

* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25C, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Таблица 12-6 Характеристика компаратора

			Стандартные рабочие условия (если не указано иное) Температурный диапазон: Расширенный -40°C ≤ T_A ≤ +125°C				
№ пар.	**Обоз.**	**Описание**	**Мин.**	**Тип.****	**Макс.**	**Ед.**	**Примечание**
	V_{OS}	Входное напряжение смещения	-	±5.0	±10	мВ	
	V_{CM}	Входное напряжение*	0	-	V_{DD}-1.5	В	
	C_{MRR}	Коэффициент отражения*	+55*	-	-	db	
	T_{RESP}	Время реакции (1)	-	150	400*	нс	
	T_{MC2OV}	Время смены режима*	-	-	10*	мкс	

* - Эти параметры определены, но не протестированы.

Примечание 1. Время реакции измерялось при напряжении на одном из входов (V_{DD}-1.5)/2 , а на другом был сформирован переход от V_{SS} к V_{DD}.

Таблица 12-7 Характеристика источника опорного напряжения

			Стандартные рабочие условия (если не указано иное) Температурный диапазон: Расширенный -40°C ≤ T_A ≤ +125°C				
№ пар.	**Обоз.**	**Описание**	**Мин.**	**Тип.****	**Макс.**	**Ед.**	**Примечание**
		Разрешающая способность	- -	V_{DD}/24 V_{DD}/32	- -	Lsb Lsb	VRR=1 VRR=0
		Абсолютная точность	- -	- -	±1/4 ±1/2	Lsb Lsb	VRR=1 VRR=0
		Сопротивление резистора R*	-	2*	-	кОм	
		Время установки(1)	-	-	10*	мкс	

* - Эти параметры определены, но не протестированы.

Примечание 1. Время измерено при VRR=1 и переходе VR<3:0> от 0000 к 1111.

Таблица 12-8 Характеристика модуля АЦП в PIC12F675

№ пар.	Обоз.	Описание	Мин.	Тип**	Макс.	Ед.	Примечание
A01	N_R	Разрядность	-	-	10	бит	
A02	E_{ABS}	Абсолютная погрешность	-	-	TBD	LSb	V_{REF} = 3.0В
A03	E_{IL}	Интегральная погрешность	-	-	TBD	LSb	V_{REF} = 3.0В
A04	E_{DL}	Дифференциальная погрешность	-	-	TBD	LSb	V_{REF} = 3.0В
A05	E_{FS}	Диапазон полной шкалы	2.2*	-	5.5*	В	
A06	E_{OFF}	Ошибка смещения	-	-	TBD	LSb	V_{REF} = 3.0В
A07	E_{GN}	Ошибка усиления	-	-	TBD	LSb	V_{REF} = 3.0В
A10	-	Монотонность(3)	Гарантируется			-	$V_{SS} \leq V_{AIN} \leq V_{REF}$
A20	V_{REF}	Опорное напряжение (V_{DD} или V_{REF})	V_{SS}	-	V_{DD}	В	
A25	V_{AIN}	Аналоговый вход	V_{SS}	-	V_{REF}	В	
A30	Z_{AIN}	Сопротивление источника сигн.	-	-	2.5	кОм	
A50	I_{REF}	Потребляемый ток от источника опорного напряжения(2)	10	-	1000	мкА	Во время выборки V_{AIN}. Основано на дифферинц. значении заряда C_{HOLD} до V_{AIN}.
			-	-	10	мкА	Во время преобразования.

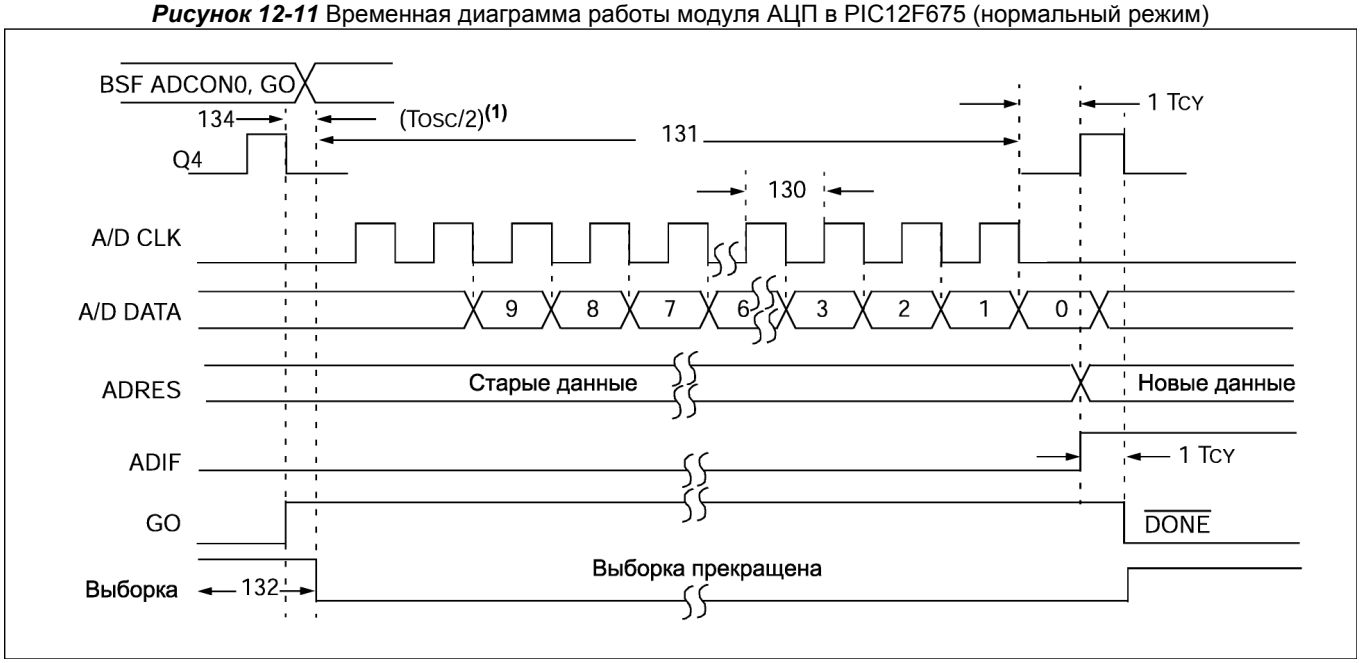
* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25С, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечания:

1. Выключенный модуль АЦП не потребляет тока, кроме токов утечки.
2. Ток с входа V_{REF} или V_{DD} в зависимости от выбранного источника опорного напряжения.
3. Результат АЦП никогда не уменьшается с увеличением напряжения на входе и не имеет кодов отсутствия напряжения.

Рисунок 12-11 Временная диаграмма работы модуля АЦП в PIC12F675 (нормальный режим)



Примечание. Если используется внутренний RC генератор для АЦП, то добавляется время T_{CY} перед запуском АЦП, позволяющее выполнить команду SLEEP.

Таблица 12-9 Параметры работы модуля АЦП в PIC12F675

№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
130	T_{AD}	Период тактового сигнала АЦП	1.6	-	-	мкс	Основа T_{OSC}, $V_{REF} \geq 3.0$ В
			3.0*	-	-	мкс	Основа T_{OSC}, $V_{REF} \geq 2.0$ В
130	T_{AD}	Период внутреннего RC генератора АЦП	3.0*	6.0	9.0*	мкс	V_{DD} = 2.5В
			2.0*	4.0	6.0*	мкс	V_{DD} = 5.5В
131	T_{CNV}	Время преобразования (1)	-	11	-	T_{AD}	
132	T_{ACQ}	Время выборки	(2)	11.5	-	мкс	
			5*	-	-	мкс	Примечание 3
134	T_{GO}	Старт преобразования относительно Q4	-	$T_{OSC}/2$	-	-	Примечание 4

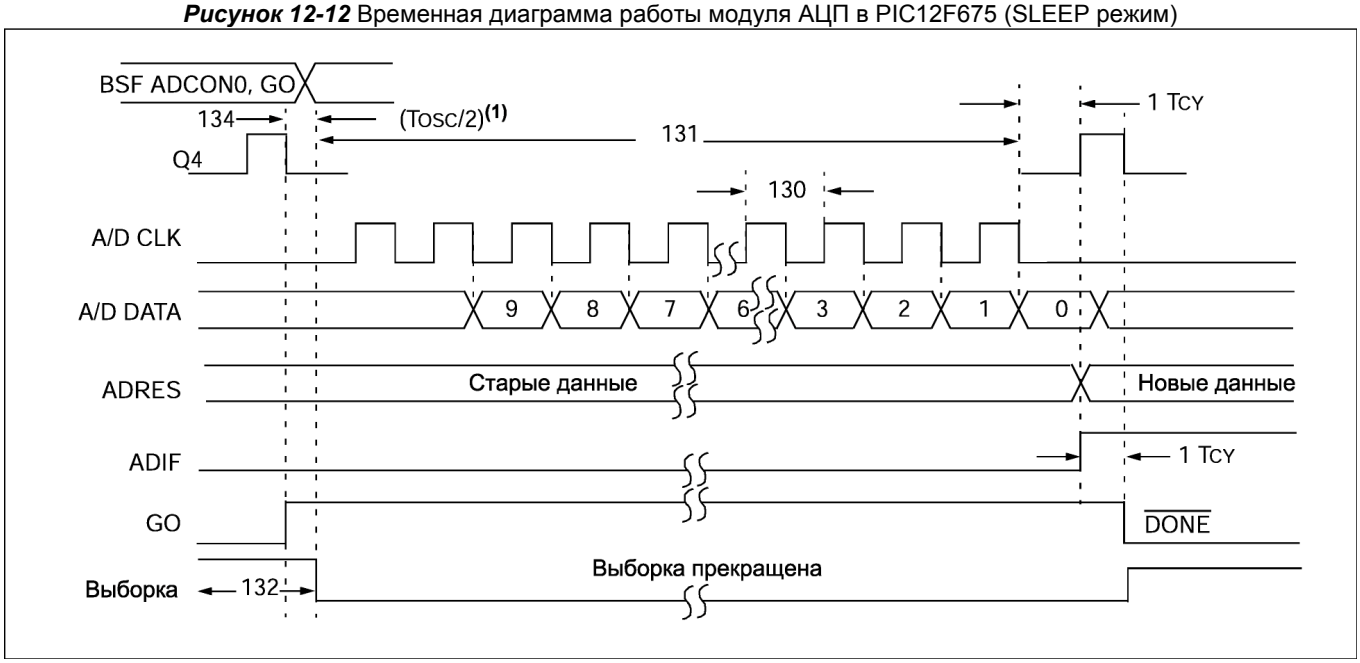
* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25С, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечания:

1. Регистры ADRESH:ADRESL могут быть прочитаны в следующем цикле.
2. Смотрите раздел 7.1 для выбора минимального значения.
3. Минимальное время - задержка усилителя. Может использоваться, если напряжение на входе изменилось не более, чем на 1 LSb (т.е. 4.1мВ @ 4.096В) от последнего измерения.
4. Если используется внутренний RC генератор для АЦП, то добавляется время T_{CY} перед запуском АЦП, позволяющее выполнить команду SLEEP.

Рисунок 12-12 Временная диаграмма работы модуля АЦП в PIC12F675 (SLEEP режим)



Примечание. Если используется внутренний RC генератор для АЦП, то добавляется время T_{CY} перед запуском АЦП, позволяющее выполнить команду SLEEP.

Таблица 12-10 Параметры работы модуля АЦП в PIC12F675

№ пар.	Обоз.	Описание	Мин.	Тип.**	Макс.	Ед.	Примечание
130	T_{AD}	Период тактового сигнала АЦП	1.6	-	-	мкс	$V_{REF} \geq 3.0$ В
			3.0*	-	-	мкс	$V_{REF} \geq 2.0$ В
130	T_{AD}	Период внутреннего RC генератора АЦП	3.0*	6.0	9.0*	мкс	$V_{DD} = 2.5$В
			2.0*	4.0	6.0*	мкс	$V_{DD} = 5.5$В
131	T_{CNV}	Время преобразования (1)	-	11	-	T_{AD}	
132	T_{ACQ}	Время выборки	(2)	11.5	-	мкс	
			5*	-	-	мкс	Примечание 3
134	T_{GO}	Старт преобразования относительно Q4	-	$T_{OSC}/2 + T_{CY}$	-	-	Примечание 4

* - Эти параметры определены, но не протестированы.

** - В столбце "Тип." приведены параметры при V_{DD}=5.0В @ 25С, если не указано иное. Эти параметры являются ориентировочными, используются при разработке устройств и не измеряются.

Примечания:

1. Регистры ADRESH:ADRESL могут быть прочитаны в следующем цикле.
2. Смотрите раздел 7.1 для выбора минимального значения.
3. Минимальное время - задержка усилителя. Может использоваться, если напряжение на входе изменилось не более, чем на 1 LSb (т.е. 4.1мВ @ 4.096В) от последнего измерения.
4. Если используется внутренний RC генератор для АЦП, то добавляется время T_{CY} перед запуском АЦП, позволяющее выполнить команду SLEEP.

13. Корпуса микроконтроллеров

13.1 Описание обозначения на корпусе микроконтроллеров

8-выводный PDIP

XXXXXXXX
XXXXXNNN
○ YYWW

Пример

12F629-I
/017
○ 0215

8-выводный SOIC

XXXXXXXX
XXXXYYWW
○ NNN

Пример

12F629-E
/0215
○ 017

8-выводный MLF-S

XXXXXXX
XXXXXXX
XXYYWW
NNN
○

Пример

12F629
-E/021
0215
017
○

Обозначения:

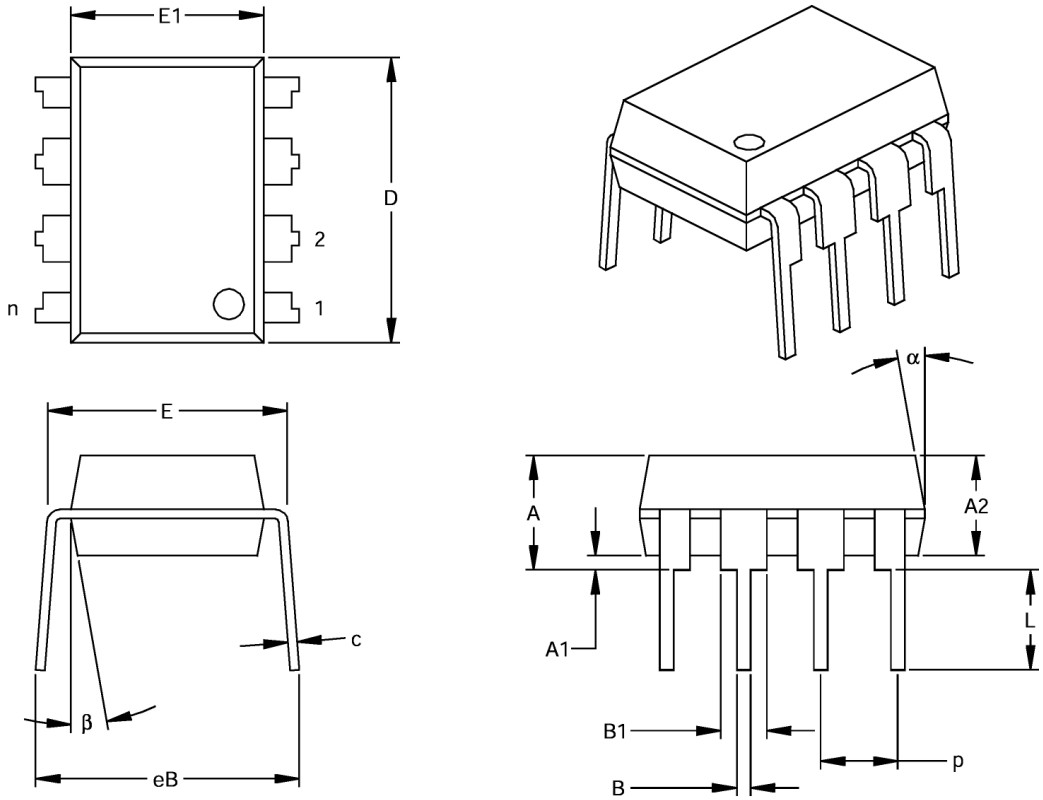
XX..X	Тип микроконтроллера*
YY	Две цифры года изготовления
WW	Две цифры номера недели изготовления считая с 1 января.
NNN	Алфавитно-цифровой код

Примечание. Если тип микроконтроллера не помещается в одну строку, то он будет перемещен на другую строку, ограничивая число доступных символов для информации заказчика.

* Стандартная маркировка микросхем состоит из: типа микроконтроллера, код года, код недели, код завода изготовителя, код упаковщика кристалла в корпус. Изменение маркировки микросхемы выполняется за отдельную плату. Для QTP микроконтроллеров стоимость маркировки входит в цену микросхем QTP.

13.2 Чертежи корпусов

Тип корпуса: 8-выводный PDIP - 300mil



Единицы измерения		Дюймы*			Миллиметры		
Пределы размеров		Мин.	Ном.	Макс.	Мин.	Ном.	Макс.
Число выводов	n		8			8	
Расстояние между выводами	p		0.100			2.54	
Ширина нижней части вывода	B	0.014	0.018	0.022	0.36	0.46	0.56
Ширина верхней части вывода	B1	0.045	0.058	0.070	1.14	1.46	1.78
Радиус сгиба вывода	R	0.000	0.005	0.010	0.00	0.13	0.25
Толщина вывода	c	0.008	0.012	0.015	0.20	0.29	0.38
Высота корпуса	A	0.140	0.155	0.170	3.56	3.94	4.32
Толщина корпуса	A2	0.115	0.130	0.145	2.92	3.30	3.68
Расстояние между корпусом и платой	A1	0.015			0.38		
Длина нижней части вывода	L	0.125	0.130	0.135	3.18	3.30	3.43
Длина корпуса	D	0.360	0.373	0.385	9.14	9.46	9.78
Ширина корпуса	E	0.300	0.313	0.325	7.62	7.94	8.26
Ширина корпуса без выводов	E1	0.240	0.250	0.260	6.10	6.35	6.60
Полная ширина корпуса с выводами	eB	0.310	0.370	0.430	7.87	9.40	10.92
Угол фаски верхней части корпуса	α	5	10	15	5	10	15
Угол фаски нижней части корпуса	β	5	10	15	5	10	15

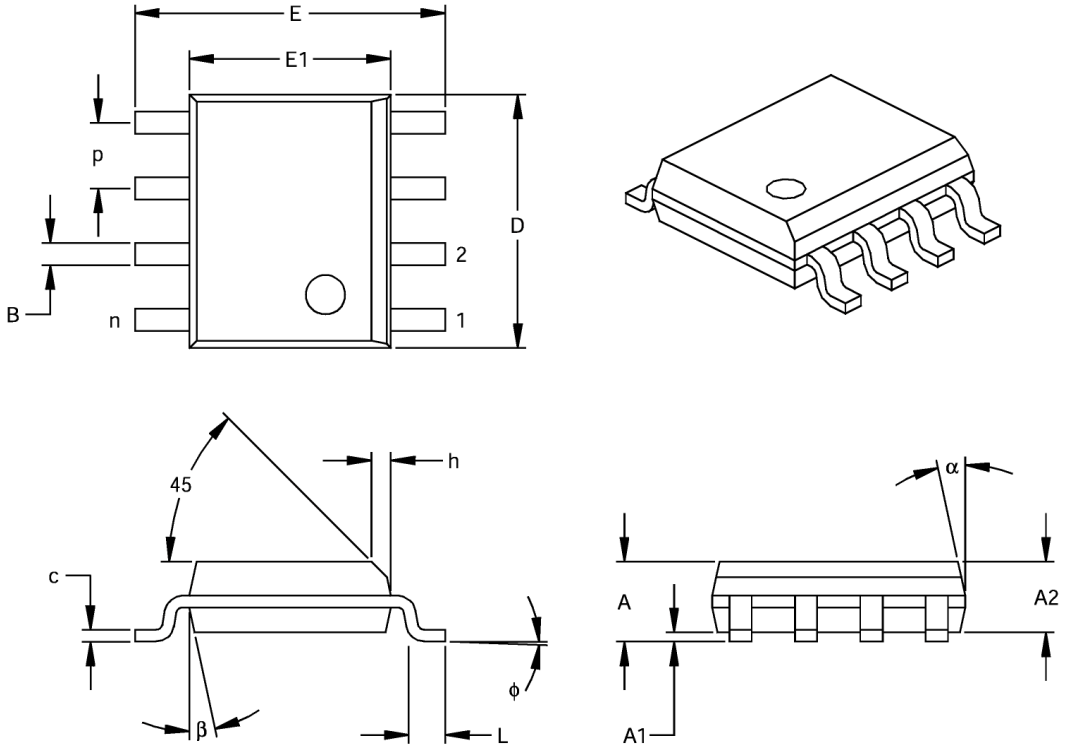
* Основные размеры.

*** Параметры D и E1 не включают выступы. Выступы в сторону не должны превышать 0.010"(0.254мм).

Эквивалент JEDEC: MS-001

Рисунок № C04-018

Тип корпуса: 8-выводный SOIC - 150mil



Единицы измерения		Дюймы*			Миллиметры		
Пределы размеров		Мин.	Ном.	Макс.	Мин.	Ном.	Макс.
Число выводов	n		8			8	
Расстояние между выводами	p		0.050			1.27	
Высота корпуса	A	0.053	0.061	0.069	1.35	1.56	1.75
Толщина корпуса	A2	0.052	0.056	0.061	1.32	1.42	1.55
Расстояние между корпусом и платой	A1	0.004	0.007	0.010	0.10	0.18	0.25
Длина корпуса	D	0.189	0.193	0.197	4.80	4.90	5.00
Ширина корпуса с выводами	E	0.228	0.237	0.244	5.79	6.02	6.20
Ширина корпуса	E1	0.146	0.154	0.157	3.71	3.91	3.99
Размер ориентирующей фаски	h	0.010	0.015	0.020	0.25	0.38	0.51
Длина нижней части вывода	L	0.019	0.025	0.030	0.48	0.62	0.76
Угол наклона нижней части вывода	ϕ	0	4	8	0	4	8
Толщина вывода	c	0.008	0.009	0.010	0.20	0.23	0.25
Ширина вывода	B	0.013	0.017	0.020	0.33	0.42	0.51
Угол фаски верхней части корпуса	α	0	12	15	0	12	15
Угол фаски нижней части корпуса	β	0	12	15	0	12	15

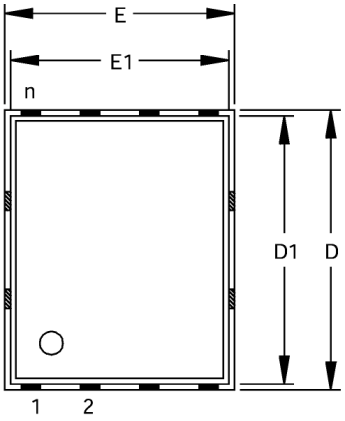
* Основные размеры.

*** Параметры D и E1 не включают выступы. Выступы в сторону не должны превышать 0.010"(0.254мм).

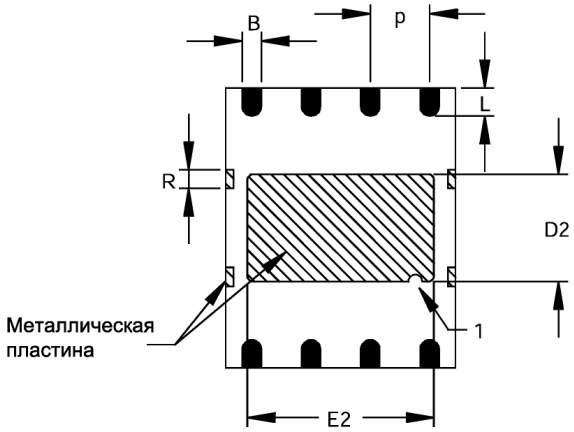
Эквивалент JEDEC: MS-012

Рисунок № C04-057

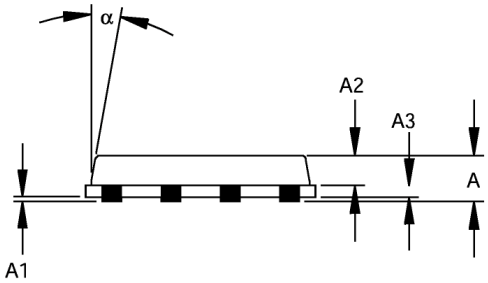
Тип корпуса: 8-выводный MLF – 6x5 мм

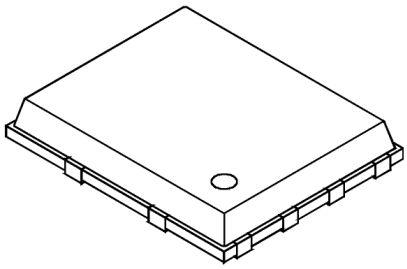


Вид сверху



Вид снизу





Единицы измерения		Дюймы			Миллиметры*		
Пределы размеров		Мин.	Ном.	Макс.	Мин.	Ном.	Макс.
Число выводов	n		8			8	
Расстояние между выводами	p		0.50 BSC			1.27BSC	
Высота корпуса	A		0.033	0.039		0.85	1.00
Толщина корпуса	A2		0.026	0.031		0.65	0.80
Расстояние между корпусом и платой	A1	0.000	0.004	0.002	0.00	0.01	0.05
Толщина подложки	A3		0.008 REF			0.20 REF	
Ширина корпуса с выводами	E		0.194 BSC			4.92 BSC	
Ширина корпуса	E1		0.184 BSC			4.67 BSC	
Ширина полигона	E2	0.152	0.158	0.163	3.85	4.00	4.15
Длина корпуса с выводами	D		0.236 BSC			5.99 BSC	
Длина корпуса	D1		0.226 BSC			5.74 BSC	
Длина полигона	D2	0.085	0.091	0.097	2.16	2.31	2.46
Ширина вывода	B	0.014	0.016	0.019	0.35	0.40	0.47
Длина вывода	L	0.020	0.024	0.030	0.50	0.60	0.75
Ширина крепления	R		0.014			0.356	
Угол фаски верхней части корпуса	α			12			12

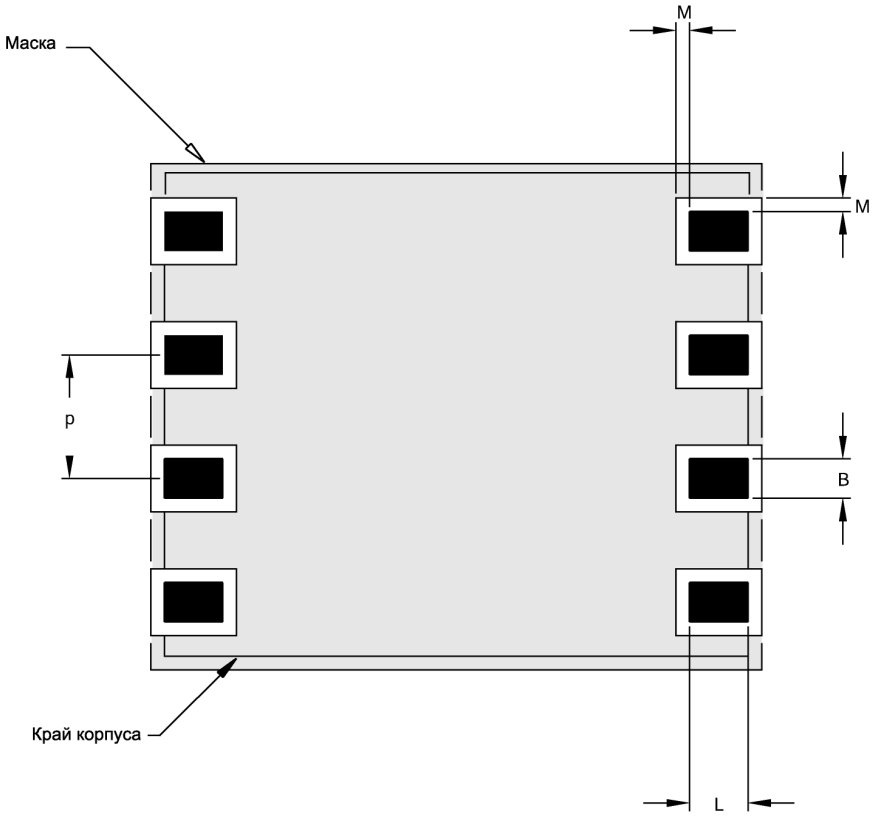
* Основные размеры.

*** Параметры D и E1 не включают выступы. Выступы в сторону не должны превышать 0.010"(0.254мм).

Эквивалент JEDEC:

Рисунок № C04-113

Тип корпуса: 8-выводный MLF – 6x5 мм



Единицы измерения		Дюймы			Миллиметры*		
Пределы размеров		Мин.	Ном.	Макс.	Мин.	Ном.	Макс.
Расстояние между выводами	p	0.50 BSC			1.27BSC		
Ширина вывода	B	0.014	0.016	0.019	0.35	0.40	0.47
Длина вывода	L	0.020	0.024	0.030	0.50	0.60	0.75
Расстояние до маски	M	0.005		0.006	0.13		0.15

* Основные размеры.

Рисунок № C04-2113

13.3 Правила идентификации микроконтроллеров

Чтобы определить параметры микроконтроллеров воспользуйтесь ниже описанным правилом.

PART№	X	/XX	XXX
Микроконтроллер	**Температурный диапазон**	**Корпус**	**Образец**

Микроконтроллер

PIC12F6XX стандартный диапазон, 2.0В ≤ V_{DD} ≤ 5.5В
PIC12F6XXT стандартный диапазон, 2.0В ≤ V_{DD} ≤ 5.5В
(для работы в условиях вибрации)

Температурный диапазон

I = от -40°C до +85°C
E = от -40°C до +125°C

Корпус

P = PDIP
SN = SOIC – 150mil
MF = MLF-S

Образец

3 цифры кода QTP

Примеры:

1. **PIC12F629-E/P 301** = расширенный температурный диапазон, корпус PDIP, 20МГц, код QTP 301.
2. **PIC12F675-I/SN** = промышленный температурный диапазон, корпус SOIC, 20МГц.

Уважаемые господа!

ООО «Микро-Чип» поставляет полную номенклатуру комплектующих фирмы **Microchip Technology Inc** и осуществляет качественную техническую поддержку на русском языке.

С техническими вопросами Вы можете обращаться по адресу support@microchip.ru

По вопросам поставок комплектующих Вы можете обращаться к нам по телефонам:
(095) 963-9601
(095) 737-7545
и адресу sales@microchip.ru

На сайте
www.microchip.ru
Вы можете узнать последние новости нашей фирмы, найти техническую документацию и информацию по наличию комплектующих на складе.