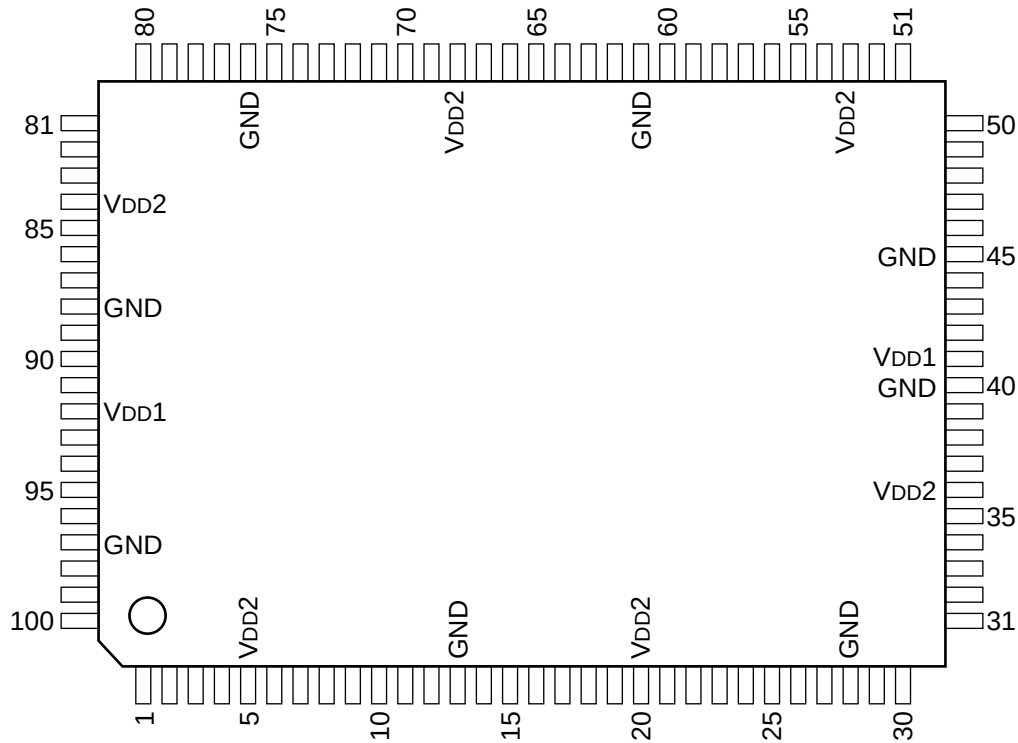


C-MOS FIELD PROGRAMMABLE LOGIC CIRCUIT

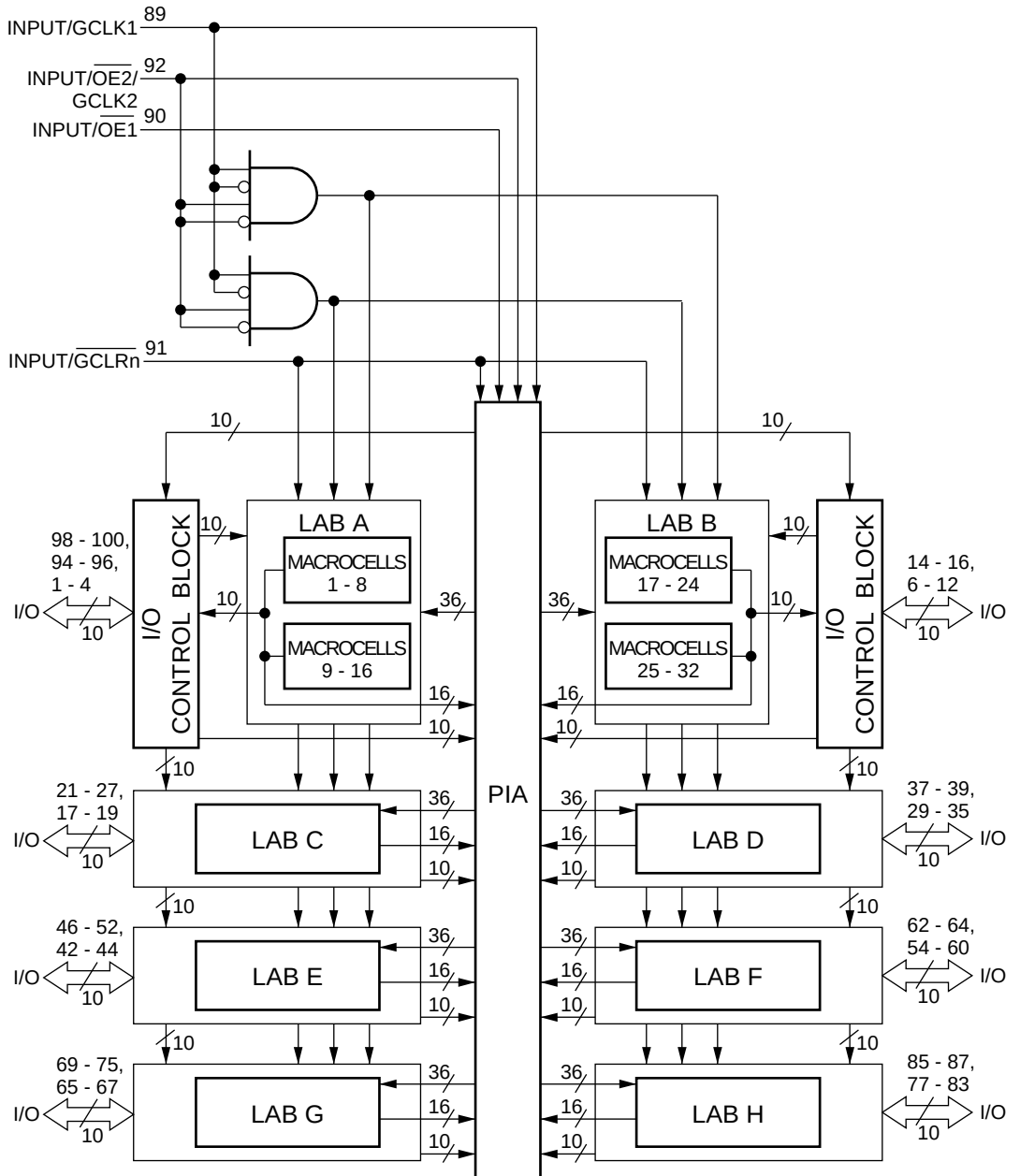
—TOP VIEW—



PIN NO.	I/O	SIGNAL	PIN NO.	I/O	SIGNAL	PIN NO.	I/O	SIGNAL	PIN NO.	I/O	SIGNAL
1	I/O	I/O	26	I/O	I/O	51	I/O	I/O	76	—	GND
2	I/O	I/O	27	I/O	I/O	52	I/O	I/O	77	I/O	I/O
3	I/O	I/O	28	—	GND	53	—	VDD2	78	I/O	I/O
4	I/O	I/O	29	I/O	I/O	54	I/O	I/O	79	I/O	I/O
5	—	VDD2	30	I/O	I/O	55	I/O	I/O	80	I/O	I/O
6	I/O	I/O	31	I/O	I/O	56	I/O	I/O	81	I/O	I/O
7	I/O	I/O	32	I/O	I/O	57	I/O	I/O	82	I/O	I/O
8	I/O	I/O	33	I/O	I/O	58	I/O	I/O	83	I/O	I/O
9	I/O	I/O	34	I/O	I/O	59	I/O	I/O	84	—	VDD2
10	I/O	I/O	35	I/O	I/O	60	I/O	I/O	85	I/O	I/O
11	I/O	I/O	36	—	VDD2	61	—	GND	86	I/O	I/O
12	I/O	I/O	37	I/O	I/O	62	I/O	I/O	87	I/O	I/O
13	—	GND	38	I/O	I/O	63	I/O	I/O	88	—	GND
14	I/O	I/O	39	I/O	I/O	64	I/O	I/O	89	I	INPUT/GCLK1
15	I/O	I/O	40	—	GND	65	I/O	I/O	90	I	INPUT/OE1
16	I/O	I/O	41	—	VDD1	66	I/O	I/O	91	I	INPUT/GCLRn
17	I/O	I/O	42	I/O	I/O	67	I/O	I/O	92	I	INPUT/OE2/GCLK2
18	I/O	I/O	43	I/O	I/O	68	—	VDD2	93	—	VDD1
19	I/O	I/O	44	I/O	I/O	69	I/O	I/O	94	I/O	I/O
20	—	VDD2	45	—	GND	70	I/O	I/O	95	I/O	I/O
21	I/O	I/O	46	I/O	I/O	71	I/O	I/O	96	I/O	I/O
22	I/O	I/O	47	I/O	I/O	72	I/O	I/O	97	—	GND
23	I/O	I/O	48	I/O	I/O	73	I/O	I/O	98	I/O	I/O
24	I/O	I/O	49	I/O	I/O	74	I/O	I/O	99	I/O	I/O
25	I/O	I/O	50	I/O	I/O	75	I/O	I/O	100	I/O	I/O

1	I/O	I/O	100
2	I/O	I/O	99
3	I/O	I/O	98
4	I/O	I/O	96
6	I/O	I/O	95
7	I/O	I/O	94
8	I/O	I/O	87
9	I/O	I/O	86
10	I/O	I/O	85
11	I/O	I/O	83
12	I/O	I/O	82
14	I/O	I/O	81
15	I/O	I/O	80
16	I/O	I/O	79
17	I/O	I/O	78
18	I/O	I/O	77
19	I/O	I/O	75
21	I/O	I/O	74
22	I/O	I/O	73
23	I/O	I/O	72
24	I/O	I/O	71
25	I/O	I/O	70
26	I/O	I/O	69
27	I/O	I/O	67
29	I/O	I/O	66
30	I/O	I/O	65
31	I/O	I/O	64
32	I/O	I/O	63
33	I/O	I/O	62
34	I/O	I/O	60
35	I/O	I/O	59
37	I/O	I/O	58
38	I/O	I/O	57
39	I/O	I/O	56
42	I/O	I/O	55
43	I/O	I/O	54
44	I/O	I/O	52
46	I/O	I/O	51
47	I/O	I/O	50
48	I/O	I/O	49
89	INPUT/ GCLK1		
92	INPUT/ $\overline{\text{OE2}}$ / GCLK2		
91	INPUT/ $\overline{\text{GCLRn}}$		
90	INPUT/ $\overline{\text{OE1}}$		

GCLK1 ; GLOBAL CLOCK1 INPUT
 GCLK2 ; GLOBAL CLOCK2 INPUT
 GCLRn ; GLOBAL CLEAR INPUT
 OE1 ; OUTPUT ENABLE1 INPUT
 OE2 ; OUTPUT ENABLE2 INPUT
 I/O ; INPUT/OUTPUT



*ABOVE DIAGRAM SHOWS CONDITIONS BEFORE PROGRAMMING.