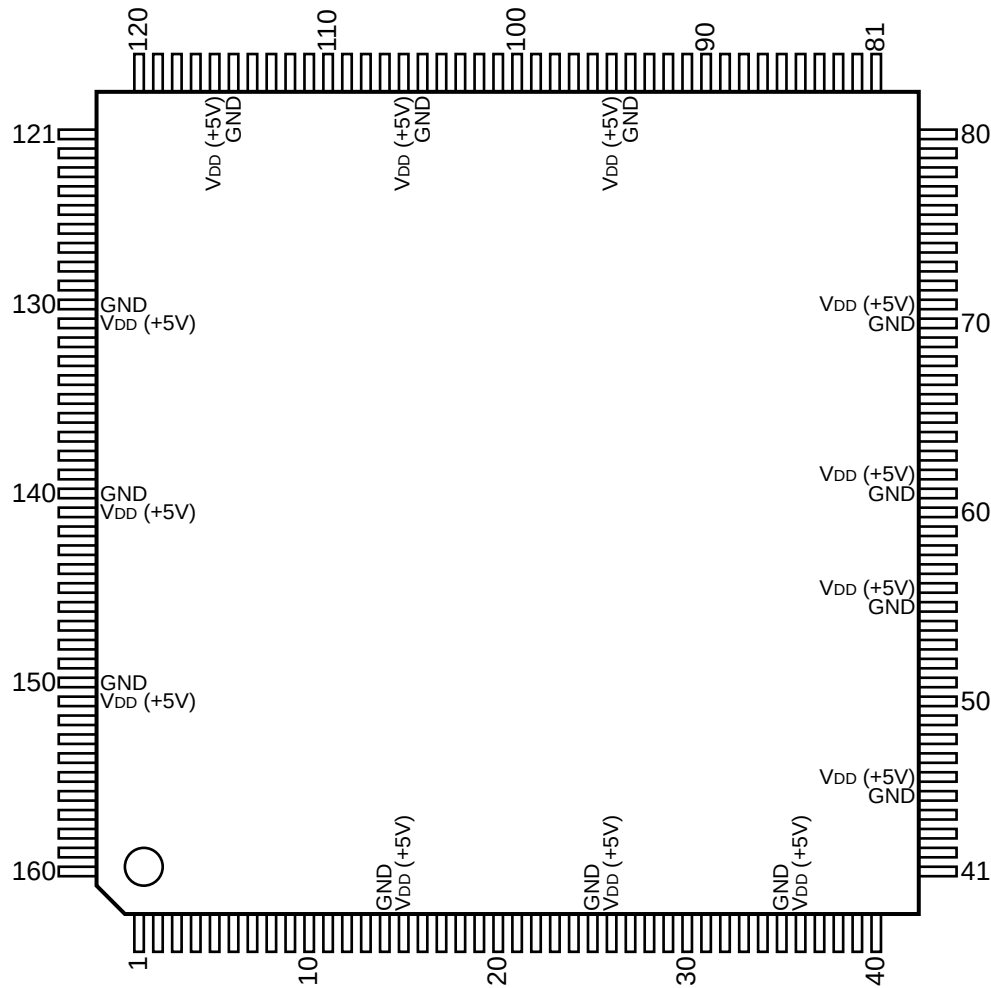


* * * * *

C-MOS 16 BIT DIGITAL SIGNAL PROCESSOR

–TOP VIEW–



PIN NO.	I/O	SIGNAL	PIN NO.	I/O	SIGNAL	PIN NO.	I/O	SIGNAL	PIN NO.	I/O	SIGNAL
1	I	$\overline{\text{RESET}}$	41	I/O	D15	81	I	$\overline{\text{HWR}}$	121	I/O	ID31
2	I	$\overline{\text{INT4}}$	42	I/O	D14	82	I	HA0	122	I/O	ID30
3	I	$\overline{\text{INT3}}$	43	I/O	D13	83	I	HA1	123	I/O	ID29
4	I	$\overline{\text{INT2}}$	44	I/O	D12	84	I/O	HD7	124	I/O	ID28
5	I	$\overline{\text{INT1}}$	45	—	GND	85	I/O	HD6	125	I/O	ID27
6	I	$\overline{\text{WAIT}}$	46	—	V _{DD}	86	I/O	HD5	126	I/O	ID26
7	I	$\overline{\text{HOLDRQ}}$	47	I/O	D11	87	I/O	HD4	127	I/O	ID25
8	I	CLKIN	48	I/O	D10	88	I/O	HD3	128	I/O	ID24
9	I/O	P3	49	I/O	D9	89	I/O	HD2	129	O	$\overline{\text{PWR}}$
10	I/O	P2	50	I/O	D8	90	I/O	HD1	130	—	GND
11	I/O	P1	51	I/O	D7	91	I/O	HD0	131	—	V _{DD}
12	I/O	P0	52	I/O	D6	92	O	$\overline{\text{HRE}}$	132	I/O	ID23
13	O	CLKOUT	53	I/O	D5	93	O	$\overline{\text{HWE}}$	133	I/O	ID22
14	—	GND	54	I/O	D4	94	—	GND	134	I/O	ID21
15	—	V _{DD}	55	—	GND	95	—	V _{DD}	135	I/O	ID20
16	O	$\overline{\text{MWR}}$	56	—	V _{DD}	96	O	T0	136	I/O	ID19
17	O	$\overline{\text{MRD}}$	57	I/O	D3	97	O	T1	137	I/O	ID18
18	O	$\overline{\text{BSTB}}$	58	I/O	D2	98	I	T2	138	I/O	ID17
19	O	$\overline{\text{HOLDAK}}$	59	I/O	D1	99	I	T3	139	I/O	ID16
20	O	$\overline{\text{X/Y}}$	60	I/O	D0	100	I	T4	140	—	GND
21	O	DA15	61	—	GND	101	O	IA15	141	—	V _{DD}
22	O	DA14	62	—	V _{DD}	102	O	IA14	142	I/O	ID15
23	O	DA13	63	I	SI1	103	O	IA13	143	I/O	ID14
24	O	DA12	64	I	SIEN1	104	O	IA12	144	I/O	ID13
25	—	GND	65	I	SCK1	105	—	GND	145	I/O	ID12
26	—	V _{DD}	66	O	SIAK1	106	—	V _{DD}	146	I/O	ID11
27	O	DA11	67	O	SO1	107	O	IA11	147	I/O	ID10
28	O	DA10	68	O	SORQ1	108	O	IA10	148	I/O	ID9
29	O	DA9	69	I	SOEN1	109	O	IA9	149	I/O	ID8
30	O	DA8	70	—	GND	110	O	IA8	150	—	GND
31	O	DA7	71	—	V _{DD}	111	O	IA7	151	—	V _{DD}
32	O	DA6	72	I	SOEN2	112	O	IA6	152	I/O	ID7
33	O	DA5	73	O	SORQ2	113	O	IA5	153	I/O	ID6
34	O	DA4	74	O	SO2	114	O	IA4	154	I/O	ID5
35	—	GND	75	O	SIAK2	115	—	GND	155	I/O	ID4
36	—	V _{DD}	76	I	SCK2	116	—	V _{DD}	156	I/O	ID3
37	O	DA3	77	I	SIEN2	117	O	IA3	157	I/O	ID2
38	O	DA2	78	I	SI2	118	O	IA2	158	I/O	ID1
39	O	DA1	79	I	$\overline{\text{HCS}}$	119	O	IA1	159	I/O	ID0
40	O	DA0	80	I	$\overline{\text{HRD}}$	120	O	IA0	160	—	NC

INPUT

CLKIN	; SYSTEM CLOCK
HA0, HA1	; HD7–HD0 ACCESS REGISTERS POINTER
$\overline{\text{HCS}}$	; HOST CHIP SELECT
$\overline{\text{HOLDRQ}}$	; HOLD REQUEST
$\overline{\text{HRD}}$	; HOST READ
$\overline{\text{HWR}}$	; HOST WRITE
$\overline{\text{INT1}}\text{--}\overline{\text{INT4}}$	; MASKABLE EXTERNAL INTERRUPT
$\overline{\text{RESET}}$	; INTERNAL SYSTEM RESET
SCK1, SCK2	; SERIAL CLOCK
SI1, SI2	; SERIAL DATA
SIEN1, SIEN2	; SERIAL INPUT ENABLE
SOEN1, SOEN2	; SERIAL OUTPUT ENABLE
T2-T4	; DEBUG
$\overline{\text{WAIT}}$	; WAIT (0 : WAIT, 1 : NOT WAIT)

OUTPUT

$\overline{\text{BSTB}}$	; BUS STROBE
CLKOUT	; INTERNAL SYSTEM CLOCK
DA0-DA15	; EXTERNAL DATA / MEMORY ADDRESS BUS
$\overline{\text{HOLDAK}}$	; HOLD ACKNOWLEDGE
$\overline{\text{HRE}}$	; HOST READ ENABLE
$\overline{\text{HWE}}$	; HOST WRITE ENABLE
IA0-IA15	; EXTERNAL INSTRUCTION ADDRESS BUS
$\overline{\text{MRD}}$	; EXTERNAL MEMORY READ
$\overline{\text{MWR}}$	; EXTERNAL MEMORY WRITE
$\overline{\text{PWR}}$	; PROGRAM MEMORY WRITE STROBE
SIACK1, SIACK2	; SERIAL INPUT ACKNOWLEDGE
SO1, SO2	; SERIAL DATA
SORQ1, SORQ2	; SERIAL OUTPUT REQUEST
T0,T1	; DEBUG
$\overline{\text{X}}/\text{Y}$	; MEMORY SELECT

INPUT/OUTPUT

D0–D15	; 16 BIT DATA BUS
HD0-HD7	; 8 BIT HOST DATA BUS
ID0-ID31	; 32 BIT INSTRUCTION
P0-P3	; INPUT/OUTPUT PORT

21	DA15	D15	41
22	DA14	D14	42
23	DA13	D13	43
24	DA12	D12	44
27	DA11	D11	47
28	DA10	D10	48
29	DA9	D9	49
30	DA8	D8	50
31	DA7	D7	51
32	DA6	D6	52
33	DA5	D5	53
34	DA4	D4	54
37	DA3	D3	57
38	DA2	D2	58
39	DA1	D1	59
40	DA0	D0	60
6	WAIT	XY	20
7	HOLDREQ	HOLDACK	19
		MRD	17
		MWR	16
		BSTB	18
101	IA15	ID31	121
102	IA14	ID30	122
103	IA13	ID29	123
104	IA12	ID28	124
107	IA11	ID27	125
108	IA10	ID26	126
109	IA9	ID25	127
110	IA8	ID24	128
111	IA7	ID23	132
112	IA6	ID22	133
113	IA5	ID21	134
114	IA4	ID20	135
117	IA3	ID19	136
118	IA2	ID18	137
119	IA1	ID17	138
120	IA0	ID16	139
		ID15	142
9	P3	ID14	143
10	P2	ID13	144
11	P1	ID12	145
12	P0	ID11	146
		ID10	147
		ID9	148
8	CLKIN	ID8	149
13	CLKOUT	ID7	152
1	RESET	ID6	153
		ID5	154
		ID4	155
2	INT4	ID3	156
3	INT3	ID2	157
4	INT2	ID1	158
5	INT1	ID0	159
		PWR	129
83	HA1	HD7	84
82	HA0	HD6	85
79	HCS	HD5	86
80	HRD	HD4	87
81	HWR	HD3	88
		HD2	89
96	T0	HD1	90
97	T1	HD0	91
98	T2	HRE	92
99	T3	HWE	93
100	T4		
65	SCK1	SORQ1	68
69	SOEN1	SO1	67
64	SIEN1	SI/AK1	66
63	SI1		
76	SCK2	SORQ2	73
72	SOEN2	SO2	74
77	SIEN2	SI/AK2	75
78	SI2		

