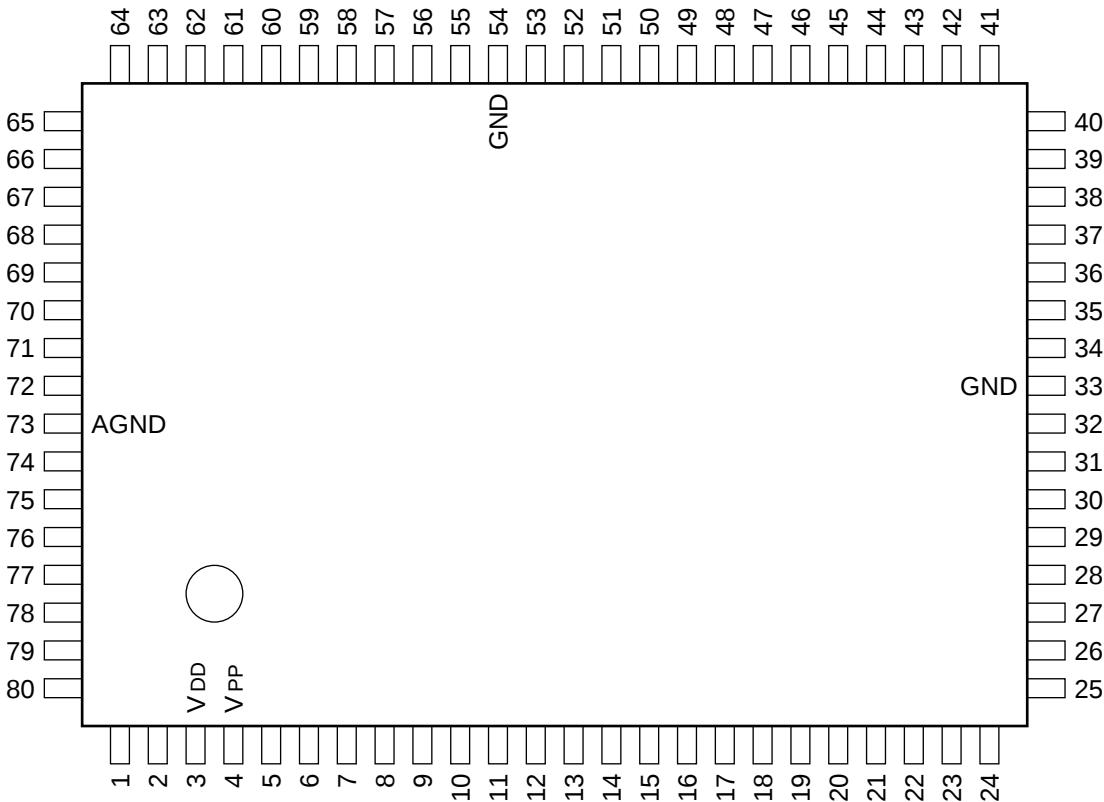

C-MOS 4-BIT MICROCOMPUTER
- TOP VIEW -



(V_{DD} =+5V, V_{PP} =FOR PROGRAMMING)

PIN No.	I/O	SIGNAL	PIN No.	I/O	SIGNAL	PIN No.	I/O	SIGNAL	PIN No.	I/O	SIGNAL
1	I	AN0	21	I/O	P73/KR7	41	I/O	P30	61	I/O	P143
2	I	AVREF	22	I/O	P72/KR6	42	I/O	P23/BUZ	62	I/O	P142
3	—	V _{DD}	23	I/O	P71/KR5	43	I/O	P22/PCL	63	I/O	P141
4	—	V _{PP}	24	I/O	P7P/KR4	44	I/O	P21	64	I/O	P140
5	I/O	P113	25	I/O	P63/KR3	45	I/O	P20/PO0	65	I/O	P133
6	I/O	P112	26	I/O	P62/KR2	46	I	P13/TI0	66	I/O	P132
7	I/O	P111	27	I/O	P61/KR1	47	I	P12/INT2	67	I/O	P131
8	I/O	P110	28	I/O	P60/KR0	48	I	P11/INT1	68	I/O	P130
9	I/O	P103	29	I/O	P53	49	I	P10/INT0	69	I/O	P123
10	I/O	P102	30	I/O	P52	50	I/O	P03/SI0/SB1	70	I/O	P122
11	I/O	P101	31	I/O	P51	51	I/O	P02/SO0/SB0	71	I/O	P121
12	I/O	P100	32	I/O	P50	52	I/O	P01/SCK0	72	I/O	P120
13	I/O	P93	33	—	GND	53	I	P00/INT4	73	—	AGND
14	I/O	P92	34	I/O	P43	54	—	GND	74	I	P153/AN7
15	I/O	P91	35	I/O	P42	55	I	XT1	75	I	P152/AN6
16	I/O	P90	36	I/O	P41	56	—	XT2	76	I	P151/AN5
17	I	P83/SI1	37	I/O	P40	57	—	IC	77	I	P150/AN4
18	I/O	P82/SO1	38	I/O	P33	58	I	X1	78	I	AN3
19	I/O	P81/SCK1	39	I/O	P32	59	I	X2	79	I	AN2
20	I/O	P80/PP0	40	I/O	P31	60	I	RESET	80	I	AN1

53	P00/INT4	P40	37	INPUT	
52	P01/ $\overline{\text{SCK0}}$	P41	36	AN0-AN7	; ANALOG SIGNAL FOR A/D CONVERTER
51	P02/SO0/SB0	P42	35	AV	; A/D CONVERTER REFERENCE
50	P03/SI0/SB1	P43	34	INT0, INT1, INT4	; EDGE DETECT VECTOR INTERRUPT
				INT2	; EDGE DETECT TESTABLE
49	P10/INT0	P50	32	KR0-KR7	; PARALLEL FALL EDGE DETECT TESTABLE
48	P11/INT1	P51	31	P00-P03	; PORT0
47	P12/INT2	P52	30	P10-P13	; PORT1
46	P13/TI0	P53	29	P80-P83	; PORT8
				P150-P153	; PORT15
45	P20/PTO0	P60/KR0	28	$\overline{\text{RESET}}$	; SYSTEM RESET
44	P21	P61/KR1	27	SI0, SI1	; SERIAL DATA
43	P22/PCL	P62/KR2	26	TI0	; EVENT PULSE FOR COUNTER
42	P23/BUZ	P63/KR3	25	X1, X2	; MAIN SYSTEM CLOCK
				XT1, XT2	; SUB SYSTEM CLOCK
41	P30	P70/KR4	24		
40	P31	P71/KR5	23	OUTPUT	
39	P32	P72/KR6	22	BUZ	; FIXED FREQUENCY
38	P33	P73/KR7	21	PCL	; CLOCK
				PPO	; TIMER PULSE GENERATOR
20	P80/PPO	P90	16	PTO0	; TIMER/EVENT COUNTER
19	P81/ $\overline{\text{SCK1}}$	P91	15	SO0, SO1	; SERIAL DATA
18	P82/SO1	P92	14		
17	P83/SI1	P93	13	INPUT/OUTPUT	
				P20-P23	; PORT2
1	AN0	P100	12	P30-P33	; PORT3 (PROGRAMMABLE)
80	AN1	P101	11	P40-P43	; PORT4
79	AN2	P102	10	P50-P53	; PORT5
78	AN3	P103	9	P60-P63	; PORT6 (PROGRAMMABLE)
				P70-P73	; PORT7
77	P150/AN4	P110	8	P90-P93	; PORT9
76	P151/AN5	P111	7	P100-P103	; PORT10
75	P152/AN6	P112	6	P110-P113	; PORT11
74	P153/AN7	P113	5	P120-P123	; PORT12
				P130-P133	; PORT13
2	AVREF	P120	72	P140-P143	; PORT14
		P121	71	SB0, SB1	; SERIAL BUS
58	X1	P122	70	$\overline{\text{SCK0}}$, $\overline{\text{SCK1}}$	; SERIAL CLOCK
59	X2	P123	69		
55	XT1			OTHER	
56	XT2	P130	68	AGND	; ANALOG GND
		P131	67	IC	; INTERNALLY CONNECTED
60	RESET	P132	66		
		P133	65		
57	IC				
		P140	64		
73	AGND	P141	63		
		P142	62		
		P143	61		

