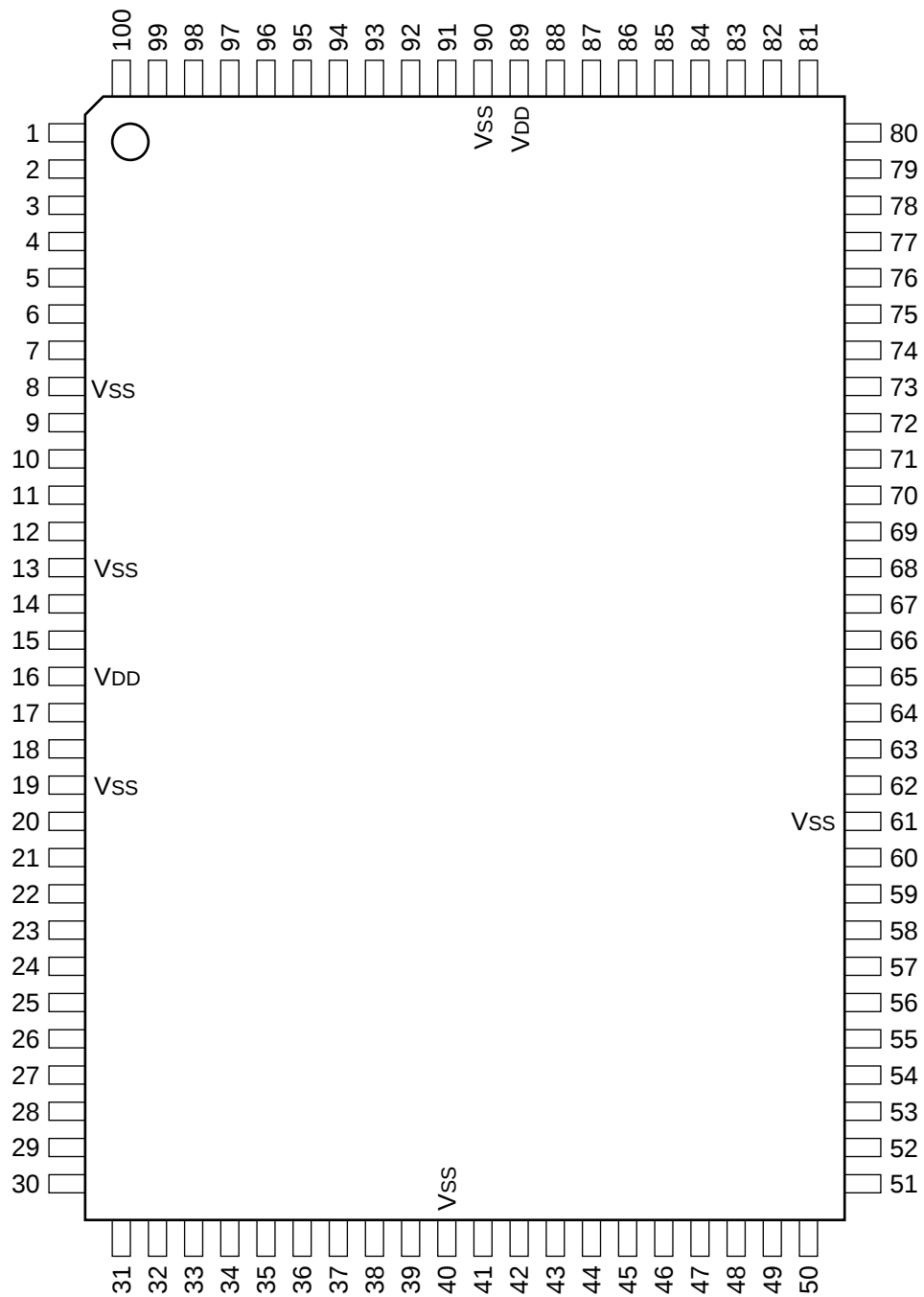
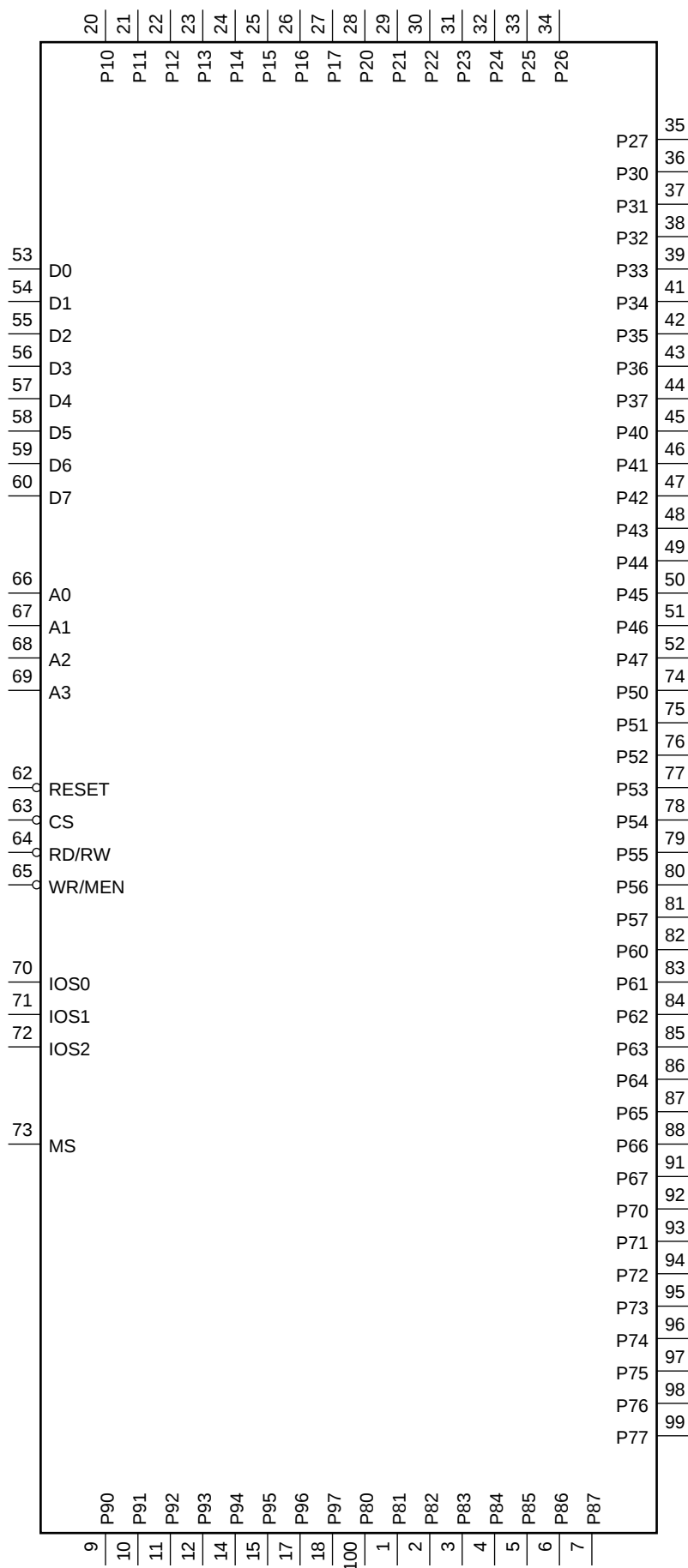


C-MOS SUPER I/O EXPANDER (8-BIT × 9 CH)

—TOP VIEW—





INPUT

A0 - A3	; ADDRESS INPUT
CS	; CHIP SELECT
IOS0 - 2	; I/O SELECT
MS	; MODE SELECT
$\overline{\text{RD}}/\overline{\text{RW}}$	; READ/WRITE
$\overline{\text{RESET}}$	; RESET
$\overline{\text{WR}}/\overline{\text{MEN}}$	; WRITE/MOTOROLA ENABLE

INPUT/OUTPUT

D0 - 7	; DATA BUS
P10 - 17	; I/O PORT 1
P20 - 27	; I/O PORT 2
P30 - 37	; I/O PORT 3
P40 - 47	; I/O PORT 4
P50 - 57	; I/O PORT 5
P60 - 67	; I/O PORT 6
P70 - 77	; I/O PORT 7
P80 - 87	; I/O PORT 8
P90 - 97	; I/O PORT 9

PIN No.	I/O	SIGNAL	PIN No.	I/O	SIGNAL	PIN No.	I/O	SIGNAL	PIN No.	I/O	SIGNAL
1	I/O	P81	26	I/O	P16	51	I/O	P46	76	I/O	P52
2	I/O	P82	27	I/O	P17	52	I/O	P47	77	I/O	P53
3	I/O	P83	28	I/O	P20	53	I/O	D0	78	I/O	P54
4	I/O	P84	29	I/O	P21	54	I/O	D1	79	I/O	P55
5	I/O	P85	30	I/O	P22	55	I/O	D2	80	I/O	P56
6	I/O	P86	31	I/O	P23	56	I/O	D3	81	I/O	P57
7	I/O	P87	32	I/O	P24	57	I/O	D4	82	I/O	P60
8	—	Vss	33	I/O	P25	58	I/O	D5	83	I/O	P61
9	I/O	P90	34	I/O	P26	59	I/O	D6	84	I/O	P62
10	I/O	P91	35	I/O	P27	60	I/O	D7	85	I/O	P63
11	I/O	P92	36	I/O	P30	61	—	Vss	86	I/O	P64
12	I/O	P93	37	I/O	P31	62	I	$\overline{\text{RESET}}$	87	I/O	P65
13	—	Vss	38	I/O	P32	63	I	$\overline{\text{CS}}$	88	I/O	P66
14	I/O	P94	39	I/O	P33	64	I	$\overline{\text{RD/RW}}$	89	—	VDD
15	I/O	P95	40	—	Vss	65	I	$\overline{\text{WR/MEN}}$	90	—	Vss
16	—	VDD	41	I/O	P34	66	I	A0	91	I/O	P67
17	I/O	P96	42	I/O	P35	67	I	A1	92	I/O	P70
18	I/O	P97	43	I/O	P36	68	I	A2	93	I/O	P71
19	—	Vss	44	I/O	P37	69	I	A3	94	I/O	P72
20	I/O	P10	45	I/O	P40	70	I	IOS0	95	I/O	P73
21	I/O	P11	46	I/O	P41	71	I	IOS1	96	I/O	P74
22	I/O	P12	47	I/O	P42	72	I	IOS2	97	I/O	P75
23	I/O	P13	48	I/O	P43	73	I	MS	98	I/O	P76
24	I/O	P14	49	I/O	P44	74	I/O	P50	99	I/O	P77
25	I/O	P15	50	I/O	P45	75	I/O	P51	100	I/O	P80

