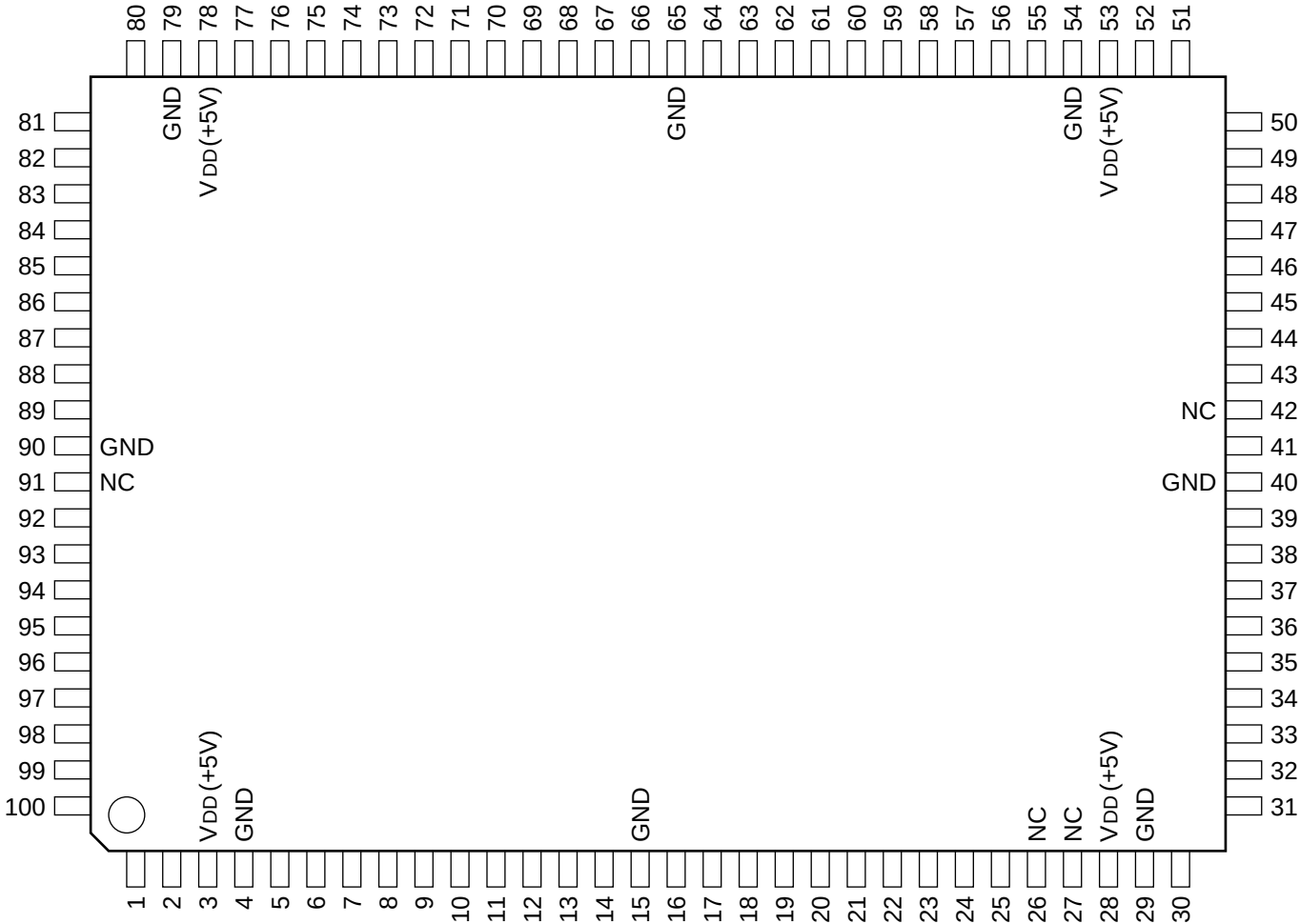

C-MOS LINEAR INTERPOLATION ARITHMETIC
- TOP VIEW -



(V_{DD} = +5V)

PIN No.	I/O	SIGNAL	PIN No.	I/O	SIGNAL	PIN No.	I/O	SIGNAL	PIN No.	I/O	SIGNAL
1	I	WE	26	–	NC	51	I	D21	76	I	M20
2	I	LHS	27	–	NC	52	I	D22	77	I	M21
3	–	V _{DD}	28	–	V _{DD}	53	–	V _{DD}	78	–	V _{DD}
4	–	GND	29	–	GND	54	–	GND	79	–	GND
5	O	Q0	30	O	Q3	55	O	Q4	80	O	Q7
6	I	CD0	31	I	D00	56	I	D23	81	I	M30
7	I	CD1	32	I	D01	57	I	D24	82	I	M31
8	I	CD2	33	I	D02	58	I	D25	83	I	XC0
9	I	CD3	34	I	D03	59	I	D26	84	I	XC1
10	I	CD4	35	I	D04	60	I	D27	85	I	XC2
11	I	CD5	36	I	D05	61	I	D30	86	I	XC3
12	I	CD6	37	I	D06	62	I	D31	87	I	XC4
13	I	CD7	38	I	D07	63	I	D32	88	I	YC0
14	O	Q1	39	I	D10	64	O	Q5	89	I	YC1
15	–	GND	40	–	GND	65	–	GND	90	–	GND
16	O	Q2	41	I	CK	66	O	Q6	91	–	NC
17	I	CD8	42	–	NC	67	I	D33	92	I	YC2
18	I	CD9	43	I	D11	68	I	D34	93	I	YC3
19	I	CD10	44	I	D12	69	I	D35	94	I	YC4
20	I	CD11	45	I	D13	70	I	D36	95	I	XC
21	I	CD12	46	I	D14	71	I	D37	96	I	YC
22	I	CD13	47	I	D15	72	I	M00	97	I	PC
23	I	CD14	48	I	D16	73	I	M01	98	I	A0
24	I	CD15	49	I	D17	74	I	M10	99	I	A1
25	I	TST	50	I	D20	75	I	M11	100	I	A2

	72	73	74	75	76	77	81	82	
	M00	M01	M10	M11	M20	M21	M30	M31	
31	D00						Q0		5
32	D01						Q1		14
33	D02						Q2		16
34	D03						Q3		30
35	D04						Q4		55
36	D05						Q5		64
37	D06						Q6		66
38	D07						Q7		80
39	D10								
43	D11								
44	D12								
45	D13								
46	D14								
47	D15								
48	D16								
49	D17								
50	D20								
51	D21								
52	D22								
56	D23								
57	D24								
58	D25								41
59	D26								
60	D27						LHS		2
61	D30						A0		98
62	D31						A1		99
63	D32						A2		100
67	D33								
68	D34						WE		1
69	D35								
70	D36						CD0		6
71	D37						CD1		7
							CD2		8
95	XC						CD3		9
96	YC						CD4		10
97	PC						CD5		11
							CD6		12
83	XC0						CD7		13
84	XC1						CD8		17
85	XC2						CD9		18
86	XC3						CD10		19
87	XC4						CD11		20
							CD12		21
88	YC0						CD13		22
89	YC1						CD14		23
92	YC2						CD15		24
93	YC3								
94	YC4						TST		25

INPUT

A0-A2 ; REGISTER SELECT ADDRESS
 CD0-CD15 ; WRITE DATA TO REGISTER
 CK ; SYSTEM CLOCK
 D00-D07 ; IMAGE DATA (X : EVEN, Y : EVEN)
 D10-D17 ; IMAGE DATA (X : ODD, Y : EVEN)
 D20-D27 ; IMAGE DATA (X : EVEN, Y : ODD)
 D30-D37 ; IMAGE DATA (X : ODD, Y : ODD)
 LHS ; REGISTER ASSIGN ADDRESS CHANGE
 M00, M01 ; CONTROL BIT (X : EVEN, Y : EVEN)
 M10, M11 ; CONTROL BIT (X : ODD, Y : EVEN)
 M20, M21 ; CONTROL BIT (X : EVEN, Y : ODD)
 M30, M31 ; CONTROL BIT (X : ODD, Y : ODD)
 PC ; IMAGE DATA PROCESSING MODE SELECTOR
 TST ; TEST
 WE ; WRITE ENABLE FOR REGISTER
 XC ; X DATA SELECT FOR NON PROCESSING IMAGE
 XC0-XC4 ; X DIRECTION INTERPOLATION DATA
 YC ; Y DATA SELECT FOR NON PROCESSING IMAGE
 YC0-YC4 ; Y DIRECTION INTERPOLATION DATA

OUTPUT

Q0-Q7 ; RESULT DATA