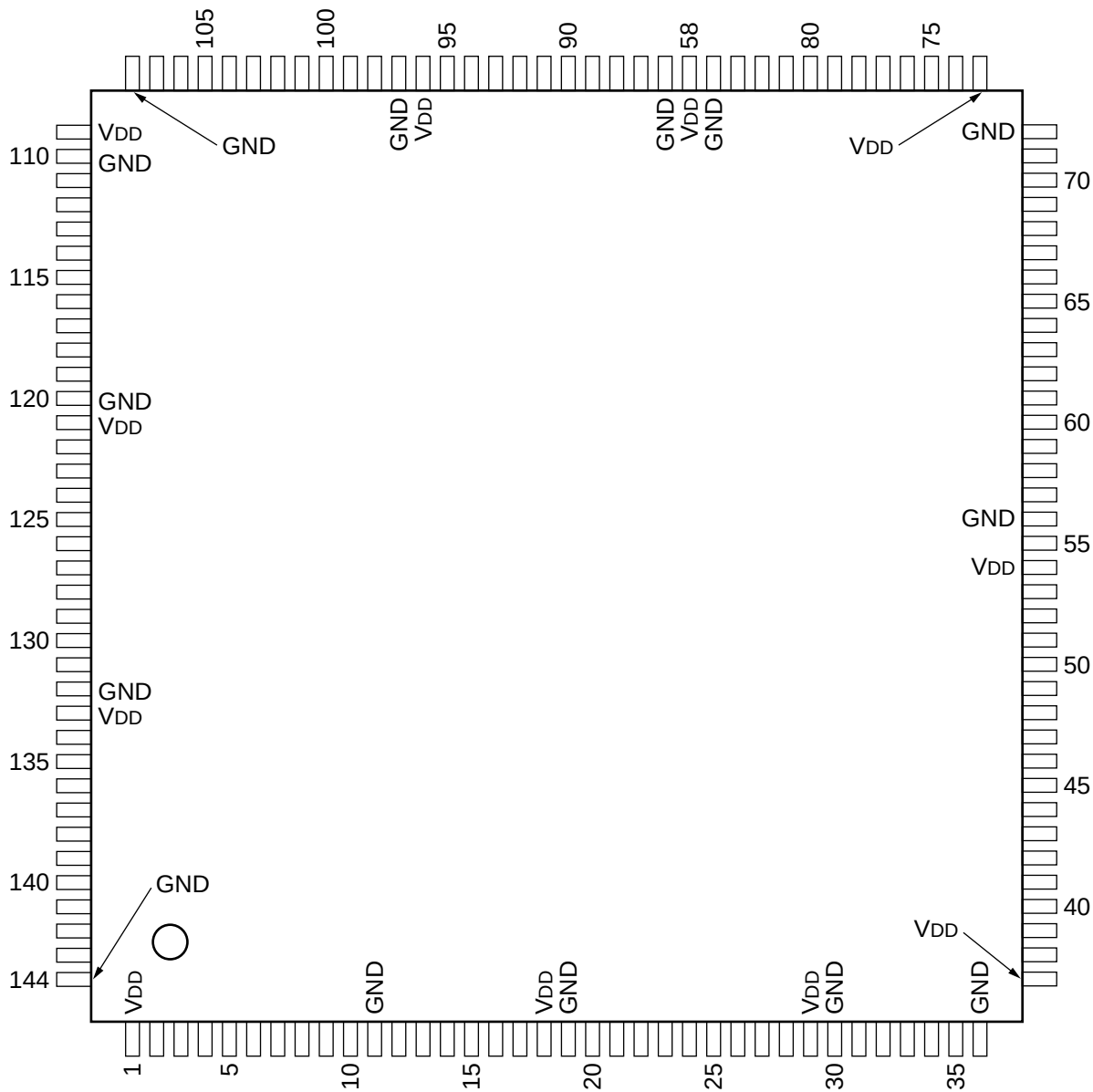


VIDEO SIGNAL PROCESSOR

—TOP VIEW—



REC	AY0 - AY9	AB0 - AB7	AR0 - AR7	JSYY	JSYC
1	INPUT	INPUT	INPUT	OUTPUT	OUTPUT
0	OUTPUT	OUTPUT	OUTPUT	INPUT	INPUT

DIOC	DP0 - DP9
1	OUTPUT
0	INPUT

REC	JIOC	JY0 - JY7	JC0 - JC7
1	1	OUTPUT	OUTPUT
1	0	INPUT	INPUT
0	1		
0	0		

1 : HIGH LEVEL
0 : LOW LEVEL

PIN NO.	I/O	SIGNAL	PIN NO.	I/O	SIGNAL	PIN NO.	I/O	SIGNAL	PIN NO.	I/O	SIGNAL
1	—	VDD	37	—	VDD	73	—	VDD	109	—	VDD
2	O	SPCK2	38	I	REC	74	I/O	DP9	110	—	GND
3	I	XRESET	39	O	JFOE	75	I/O	DP8	111	O	CLP2
4	O	SO	40	O	JOOE	76	I/O	DP7	112	I/O	AB7
5	I	SI	41	O	SPCKO	77	I/O	DP6	113	I/O	AB6
6	I	XSC	42	I	FLBKC	78	I/O	DP5	114	I/O	AB5
7	I	SCK	43	I	FLBKY	79	I/O	DP4	115	I/O	AB4
8	I	TEST0	44	O	SELVD	80	I/O	DP3	116	I/O	AB3
9	I	TEST1	45	O	SELH	81	I/O	DP2	117	I/O	AB2
10	O	SPCK3	46	I	AHD	82	I/O	DP1	118	I/O	AB1
11	—	GND	47	I	AVD	83	I/O	DP0	119	I/O	AB0
12	O	IO0	48	I	AOE	84	—	GND	120	—	GND
13	I/O	JY7	49	I	CLKSEL	85	—	VDD	121	—	VDD
14	I/O	JY6	50	I	AXY7	86	I	CLK27	122	I/O	AR7
15	I/O	JY5	51	I	AXY6	87	—	GND	123	I/O	AR6
16	I/O	JY4	52	I	AXY5	88	I	XTRG	124	I/O	AR5
17	I/O	JY3	53	I	AXY4	89	O	T0	125	I/O	AR4
18	—	VDD	54	—	VDD	90	I	T1	126	I/O	AR3
19	—	GND	55	I	ACLK	91	O	CFP	127	I/O	AR2
20	I/O	JY2	56	—	GND	92	O	CF2	128	I/O	AR1
21	I/O	JY1	57	I	AXY3	93	O	CF1	129	I/O	AR0
22	I/O	JY0	58	I	AXY2	94	O	CF0	130	O	CLP1
23	I/O	JSYY	59	I	AXY1	95	O	XCSYNC	131	I/O	AY9
24	I/O	JC7	60	I	AXY0	96	—	VDD	132	—	GND
25	I/O	JC6	61	I	YINS	97	—	GND	133	—	VDD
26	I/O	JC5	62	I	CINS	98	O	CSOE	134	I/O	AY8
27	I/O	JC4	63	I	AXC7	99	O	LALT	135	I/O	AY7
28	I/O	JC3	64	I	AXC6	100	O	XBFG	136	I/O	AY6
29	—	VDD	65	I	AXC5	101	O	XBF	137	I/O	AY5
30	—	GND	66	I	AXC4	102	O	XVD	138	I/O	AY4
31	I/O	JC2	67	I	AXC3	103	O	XHD	139	I/O	AY3
32	I/O	JC1	68	I	AXC2	104	O	XBLK	140	I/O	AY2
33	I/O	JC0	69	I	AXC1	105	O	SPCK1	141	I/O	AY1
34	I/O	JSYC	70	I	AXC0	106	O	PB	142	I/O	AY0
35	I	JIOC	71	I	DIOC	107	O	LBV	143	O	SUON
36	—	GND	72	—	GND	108	—	GND	144	—	GND

INPUT

AXCO - AXC7	: C AUX DATA (8-BIT OFFSET BINARY DATA)
AXY0 - AXY7	: Y AUX DATA (8-BIT OFFSET BINARY DATA)
ACLK	: 13.5 MHZ EXTERNAL CLOCK
AHD	: EXTERNAL REFERENCE HD
AVD	: EXTERNAL REFERENCE VD
AOE	: EXTERNAL REFERENCE OE
CINS	: C AUX DATA INSERT (H : INS/L : NORMAL)
CLK27	: 27 MHZ MASTER CLOCK
CLKSEL	: 13.5 MHZ INTERNAL CLOK SELECT(H : CLK27/L : ACLK)
DIOC	: DIO BUS CONTROL (H : OUTPUT/L : INPUT)
FLBKC	: C PLAYBACK OE
FLBKY	: Y PLAYBACK OE
JIOC	: JIO BUS CONTROL (H : NORMAL/L : Hi-Z)
REC	: MODE SELECT (H : REC/L : PB)
SCK	: COMMUNICATION CLOCK
SI	: COMMUNICATION SERIAL DATA
TEST0, TEST1, T1	: TEST (H : NORMAL)
XCS	: COMMUNICATION CHIP SELECT
XRESET	: SYSTEM RESET (H : NORMAL/L : RESET)
XTRG	: VTR SELF CHECK
YINS	: Y AUX DATA INSERT (H : INS/L : NORMAL)

OUTPUT

CF0 - CF2	: COLOR FRAME DATA
CFP	: COLOR FRAME PILSE
CSOE	: SYNCHRONISED OE SYNC BY COMP SYNC
CLP1, CLP2	: CLAMP SIGNAL OF A/D, D/A
JFOE	: FORCED OE
JOOE	: SELECTED OE
IO0	: I/O PORT (RESERVED)
LALT	: LINE ALTERNATE
LBY	: CHROMA SELECT SIGNAL AT MIX MODE(H : R-Y/L : B-Y)
PB	: INVERT OUTPU OF REC INPUT(H : PB/L : REC)
SELH	: SELECTED HD
SELVD	: SELECTED VD
SO	: COMMUNICATION SERIAL DATA
SPCK0 - SPCK2	: SELECTED 13.5 MHZ CLOCK
SUON	: H : SETUP OPERATE, L : SETUP NON PERATE
TO	: TEST (OPEN : NORMAL)
XBLK	: COMPOSITE BLANKING
XBF	: BURST FLUG
XBFG	: XBF SEMI WIDE PULSE
XCSYNC	: COMPOSITE SYNC SIGNAL
XHD	: PLAYBACK HD
XVD	: PLAYBACK VD

INPUT/OUTPUT

AY0 - AY9	: ANALOG Y DATA
AB0 - AB7	: ANALOG CHROMA DATA (SEP MODE : B-Y, MIX MODE : NOT USED)
AR0 - AR7	: ANALOG CHROMA DATA (SEP MODE : R-Y, MIX MODE : MIXC)
DP0 - DP9	: DIGITAL PARALLEL DATA INPUT/DISITAL MIX(BYR) OUTPUT
JCO - JC7	: C DATA FOR J-CORE
JY0 - JY7	: Y DATA FOR J-CORE
JSYC	: C REFERENCE SYNC
JSYY	: Y REFERENCE SYNC

